



Universidade Federal de Juiz de Fora
Programa de Pós-Graduação em
Engenharia Elétrica

Thiago Trindade Cardoso

ESTRATÉGIA DE CONTROLE MODERNO E DISCRETO APLICADO A UM
PROTÓTIPO DE FONTE MODULAR DE CORRENTE DO SIRIUS

Dissertação de Mestrado

Juiz de Fora
2019

Thiago Trindade Cardoso

Estratégia de Controle Moderno e Discreto Aplicado a um Protótipo de Fonte
Modular de Corrente do Sirius

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, área de concentração: Sistemas Eletrônicos, da Faculdade de Engenharia da Universidade Federal de Juiz de Fora como requisito parcial para obtenção do grau de Mestre.

Orientador: Prof. André Augusto Ferreira, Dr.Eng.
Coorientador: Prof. Pedro Machado de Almeida, Dr.Eng.

Juiz de Fora
2019

Ficha catalográfica elaborada através do programa de geração automática da Biblioteca Universitária da UFJF, com os dados fornecidos pelo(a) autor(a)

Trindade Cardoso, Thiago.

Estratégia de controle moderno e discreto aplicado a um protótipo de fonte modular de corrente do Sirius / Thiago Trindade Cardoso. -- 2019.

97 p.

Orientador: André Augusto Ferreira

Coorientador: Pedro Machado de Almeida

Dissertação (mestrado acadêmico) - Universidade Federal de Juiz de Fora, Faculdade de Engenharia. Programa de Pós Graduação em Engenharia Elétrica, 2019.

1. Fonte modular de corrente. 2. Controle Digital. 3. Observador de Estados. 4. Sirius. I. Augusto Ferreira, André , orient. II. Machado de Almeida, Pedro, coorient. III. Título.

Thiago Trindade Cardoso

Estratégia de Controle Moderno e Discreto Aplicado a um Protótipo de Fonte
Modular de Corrente do Sirius

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, área de concentração: Sistemas Eletrônicos, da Faculdade de Engenharia da Universidade Federal de Juiz de Fora como requisito parcial para obtenção do grau de Mestre.

Aprovada em 10 de Abril de 2019.

BANCA EXAMINADORA:

Prof. André Augusto Ferreira, Dr.Eng.

Universidade Federal de Juiz de Fora, UFJF

Pedro Machado de Almeida, Dr.Eng.

Universidade Federal de Juiz de Fora, UFJF

Rodolfo Lacerda Valle, Dr.Eng.

Centro Federal de Educação Tecnológica de Minas Gerais, CEFET-MG

Janaína Gonçalves de Oliveira, PhD.

Universidade Federal de Juiz de Fora, UFJF

Dedico este trabalho aos meu pais.

AGRADECIMENTOS

Agradeço aos meus pais, Andréa e Eduardo, pelo amor, incentivo, apoio, ensinamentos durante toda vida.

À minha irmã, Thaís, pelo companheirismo e acolhimento nos momentos difíceis.

Ao meu querido amigo Douglas de Assis Ferreira pela companhia, amizade, apoio e luta durante essa jornada.

Aos professores André Augusto Ferreira e Pedro Machado de Almeida pela orientação, ensinamentos, amizade, atenção e paciência durante todo o desenvolvimento deste trabalho.

À toda equipe do LNLS pela receptividade e troca de conhecimentos, em especial ao Cléber Rodrigues e Gabriel Brunheira.

Aos meus companheiros do LABSOLAR que me ajudaram durante o mestrado, em especial, ao José Américo pela companhia, ensinamentos e lições de vida.

Aos meus amigos e companheiros do PPEE, dos quais especialmente cito: Bruno, Felipe, Lucas, Ruan e Adeílson.

Ao CNPq, INERGE, CAPES, FAPEMIG, CNPEM, à Universidade Federal de Juiz de Fora e à Faculdade de Engenharia pelo suporte financeiro e por prover as ferramentas necessárias para o desenvolvimento deste trabalho.

”A única forma de chegar ao impossível é acreditar que é possível.”

Lewis Carroll

RESUMO

A necessidade de uma corrente de alta precisão para alimentação das cargas magnéticas em aceleradores de partículas traz como objeto de estudo diferentes estratégias de controle. Esta dissertação apresenta a análise e síntese de uma técnica de controle moderno e discreto baseada em realimentação de estados aplicado a um protótipo de fonte de alimentação de cargas magnéticas do Sirius. A fonte é formada por associações em série e/ou em paralelo de módulos para que, em conjunto, atendam as exigências de tensão e de corrente dos magnetos. O módulo é constituído de dois estágios de conversores estáticos, um de entrada e outro de saída. A topologia do estágio de saída consiste de um conversor em ponte completa associado a um filtro de terceira ordem. O modelo matemático é discutido e verificado por um conjunto consistente de simulações computacionais. A discretização da planta associado ao emprego do Regulador Linear Quadrático Digital proporcionou alocar os polos de malha fechada no procedimento de projeto de controle digital dos módulos. Em virtude das limitações relacionadas à quantidade de variáveis monitoradas, foi utilizado um observador de estados de ordem reduzida para viabilizar a implementação e teste em um Controlador Digital de Sinais do protótipo fornecido pelo Laboratório Nacional de Luz Síncrotron. Nos ensaios experimentais foi possível constatar que a quantidade de operações matemáticas cresce significativamente com a associação de módulos e pode comprometer a execução em tempo real das rotinas de controle. No entanto, a técnica de subamostragem possibilita o controle da associação de módulos. Os resultados em bancada do protótipo confirmam os resultados de simulação e permitem avaliar os benefícios e limitações da aplicação do controle digital e moderno na fonte de corrente.

Palavras-chave: Fonte modular de corrente, Sirius, controle digital, Regulador Linear Quadrático, observador de estados.

ABSTRACT

The need for a high precision current to feed the magnetic load in particle accelerators brings as object of study different control strategies. This dissertation presents the analysis and synthesis of a modern and discrete time control technique based on state feedback applied to a power supply magnetic prototype of Sirius. Series and / or parallel associations of modules of lower power form the source in a way that, together, they reach voltage and current requirements of the magnets. The module consists of two stages of static converters, one of input and one of output, which the control of the second is object of study of this work. The topology consists of a full bridge converter associated with a third order filter. The mathematical model of the prototype is described and verified by a consistent set of computational simulations. This plant's discretization enabled the use of the Digital Quadratic Linear Regulator to allocate the closed loop poles in the design process of digital control of the sources. Due to the specific limitations related to the Digital Signal Controller of the prototype, a reduced order observer was used to reduce the number of monitored signals. Modern and digital control strategy was tested in the prototype provided by LNLS. It was possible to verify that the number of mathematical operations increases significantly with the association of modules and can compromise the execution in real time of the control routines. Therefore, subsampling technique made it possible to control the serial association of two modules. Experimental results confirm the simulation results and allow to evaluate the benefits and limitations of the application of modern and digital control in the current source.

Keywords: Modular current source, Sirius, discrete control, Discrete Linear Quadratic Regulator, state observer.

LISTA DE ILUSTRAÇÕES

Figura 1	Estrutura de geração da luz síncrotron. Fonte adaptada de: (LOBATO, 2016)	20
Figura 2	Elementos magnéticos do <i>Booster</i> . Fonte: (OLIVEIRA, 2018)	20
Figura 3	Representação genérica de dois estágios de um módulo. Fonte adaptada de (OLIVEIRA, 2018)	21
Figura 4	Estratégia de controle utilizada pelo CERN.	22
Figura 5	Estratégia de controle adotada pelo LNLS para módulos em paralelo. Cortesia do LNLS.	23
Figura 6	Topologia utilizada pelo PSI para alimentação de suas cargas magnéticas. Fonte adaptado de (KE; JENNI & KÜNZI, 2010)	24
Figura 7	Estrutura proposta ao PSI para controle da corrente dos magnetos. Fonte adaptado de (KE; JENNI & KÜNZI, 2010)	24
Figura 8	Topologia utilizada pelo Sirius para alimentação dos dipolos do <i>Booster</i> . Fonte:(OLIVEIRA, 2018)	25
Figura 9	Estrutura proposta ao Sirius para controle da corrente dos magnetos (OLIVEIRA, 2018)	26
Figura 10	Topologia do estágio de saída para um módulo.	29
Figura 11	Topologia do estágio de saída para dois módulos associados em série.	31
Figura 12	Referência de corrente dos magnetos.	33
Figura 13	Estrutura do controlador em conjunto com o observador.	35
Figura 14	Diagrama de blocos da dinâmica do observador de estados.	38
Figura 15	Fluxograma de funcionamento do integrador utilizando anti-windup.	39
Figura 16	Definição das variáveis no DSC.	40

Figura 17	Definição da estrutura utilizada para o produto matricial.	43
Figura 18	Estrutura definida para o cálculo do erro entre a referência e a corrente da carga.	44
Figura 19	Algoritmos que ilustram a rotina para executar a malha fechada. ...	45
Figura 20	Diagrama de blocos da rotina demonstrada na Figura 19.	46
Figura 21	Comparação da resposta em frequência do sistema antes e depois da adição de polos.	47
Figura 22	Resposta em frequência do <i>feedforward</i> de quarta ordem proposto comparado ao de primeira ordem.	48
Figura 23	Estratégia de controle utilizando o <i>feedforward</i> proposto em (2.33).	48
Figura 24	Diagrama de blocos para o sistema desconsiderando a dinâmica do observador de estados de ordem reduzida.	49
Figura 25	Resposta em frequência do sistema em malha aberta sem considerar o observador de estados.	52
Figura 26	Diagrama de blocos do sistema em malha aberta.	52
Figura 27	Resposta em frequência do sistema em malha aberta considerando observador de estados.	53
Figura 28	Mapa de polos e zeros em malha fechada.	54
Figura 29	Influência do observador na resposta em frequência.	55
Figura 30	Foto da placa de desenvolvimento do F28M36P63C2.	57
Figura 31	Efeito da amostragem em 1 kHz da tensão de saída.	60
Figura 32	Efeito da amostragem em 48 kHz da corrente de saída.	60
Figura 33	Execução do processador C28 em relação ao PWM.	62
Figura 34	Fluxograma da sequência lógica de execução das instruções durante uma interrupção de controle.	63
Figura 35	Diagrama de blocos do funcionamento do sistema em malha fechada.	64

Figura 36	Circuito esquemático para a modelagem da carga magnética.	65
Figura 37	Resposta da corrente i para um degrau unitário em V_{in}	66
Figura 38	Tempo de execução pelo processador C28.	66
Figura 39	Bancada experimental.	68
Figura 40	Diagrama esquemático do arranjo em série. Fonte adaptada de (OLIVEIRA, 2018)	69
Figura 41	Comparação do efeito do integrador <i>anti-windup</i> em relação ao integrador comum.	71
Figura 42	Resultado de simulação do desempenho do observador.	72
Figura 43	Corrente na carga (i_o) em relação a referência.	74
Figura 44	Erro da corrente injetada na carga em relação a referência.	74
Figura 45	Resultado de simulação ilustrando a equalização da tensão de saída.	76
Figura 46	Comparação da corrente da carga i_o do circuito simulado e experimental para um degrau de 0,5 no índice de modulação.	77
Figura 47	Comparação da tensão de saída v_{c1} do circuito simulado com o experimental quando é dado um degrau de 0,5 no índice de modulação. ...	78
Figura 48	Análise de desempenho do observador.	80
Figura 49	Comparação entre a resposta do controle em malha fechada da corrente da carga para uma variação em degrau da referência de corrente. ...	82
Figura 50	Análise da resposta do estimador de estados no rastreamento da referência de corrente da carga.	83
Figura 51	Resposta dinâmica da tensão de saída v_{c1}	84
Figura 52	Análise da resposta da corrente de carga i_o para um módulo.	85
Figura 53	Erro em partes por milhão (ppm) da corrente da carga para a configuração de um módulo.	86
Figura 54	Ruído na corrente de saída com o relé aberto.	86

Figura 55	Resposta transitória do observador de estados para a associação série de dois módulos.	87
Figura 56	Tensão de saída dos dois módulos em série ($v_{c1}+v_{c2}$).	88
Figura 57	Resultado experimental da equalização das tensões de saída.	88
Figura 58	Análise de resultados da corrente de saída (i_o) obtida para a configuração de dois módulos em série.	89
Figura 59	Erro em ppm da corrente da carga para a configuração de dois módulos associado em série.	90
Figura 60	Esquemático da placa de potência utilizada fornecida pelo Laboratório Nacional de Luz Síncroton (LNLS).	98

LISTA DE TABELAS

Tabela 1	Valores dos elementos do estágio de saída.	49
Tabela 2	Características do transdutor de corrente.	58
Tabela 3	Características do transdutor de tensão.	58
Tabela 4	Características da Conversão Analógico Digital.	59
Tabela 5	Comparação das funções de cada núcleo de processamento.	61
Tabela 6	Parâmetros do módulo.	73

LISTA DE ABREVIATURAS E SIGLAS

A/D Analógico Digital

ADC Conversor Analógico Digitaldo inglês, *Analog-to-Digital Converter*)

CERN Organização Européia para a Pesquisa Nuclear (do francês, *Organisation Européenne pour la Recherche Nucléaire*)

CI Circuito Integrado

CNPEM Centro Nacional de Pesquisa em Energia e Materiais

DLQR Regulador Linear Quadrático em Tempo Discreto (do inglês, *Discrete Linear Quadratic Regulator*)

DSC Controlador Digital de Sinais, (do inglês, *Digital Signal Controller*)

IGBT Transistores Bipolar de Porta Isolada, (do inglês, *Insulated Gate Polar Transistors*)

IHM Interface Homem Máquina

LINAC Acelerador Linear de Partículas, (do inglês, *Linear Particle Accelerator*)

LNLS Laboratório Nacional de Luz Síncroton

MF margem de fase

MG margem de ganho

MOSFET Transistor de efeito de campo metal-óxido-semicondutor, (do inglês, *Metal Oxide Semiconductor Field Effect Transistor*)

PSI Instituto Paul Scherrer (do inglês, *Paul Scherrer Institute*)

ppm partes por milhão

PWM Modulação por largura de pulso (do inglês, *Pulse-Width Modulation*)

UFJF Universidade Federal de Juiz de Fora

ZOH Retentor de Ordem Zero, (do inglês, *Zero Order Hold*)

SUMÁRIO

1	Introdução	19
1.1	Contextualização	19
1.2	Motivação	20
1.3	Estratégias de Controle de corrente aplicada a magnetos de aceleradores de partículas	21
1.4	Identificação do Problema	24
1.5	Objetivos	26
1.6	Estrutura da dissertação	27
2	Fundamentos teóricos	28
2.1	Descrição do estágio de saída	28
2.2	Modelo Dinâmico do sistema	29
2.2.1	Um módulo	29
2.2.2	Dois módulos em série	30
2.3	Referência de corrente da carga	33
2.4	Discretização da planta	33
2.5	Estratégia de controle e implementação no DSC	34
2.5.1	Realimentação de estados	35
2.5.2	Observador de estados de ordem reduzida	36
2.5.3	<i>Anti-windup</i>	38
2.5.4	Implementação da estratégia de controle no DSC	39
2.6	Feedforward proposto	46
2.7	Análise de estabilidade	49

2.8	Conclusões Parciais	55
3	Materiais e métodos	56
3.1	Introdução	56
3.2	Interruptores do conversor utilizado	56
3.3	Controlador Digital de Sinais	57
3.4	Medição de grandezas elétricas	57
3.5	Operação do Controlador Digital de sinais	60
3.6	Modelagem da carga magnética	64
3.7	Subamostragem	66
3.8	Bancada experimental	67
3.9	Conclusões Parciais	68
4	Resultados de Simulação e Experimentais	69
4.1	Descrição da estrutura em série	69
4.2	Estruturas de Controle	70
4.2.1	Integrador Anti-Windup	70
4.2.2	Observador de Estados	71
4.2.3	Controlador com observador de estados	72
4.2.4	Equalização da tensão de saída	75
4.3	Resultados de bancada	76
4.3.1	Ensaio de malha aberta para um módulo	77
4.3.2	Ensaio do observador de estados em malha aberta para um módulo	78
4.3.3	Ensaio em malha fechada para um módulo	80
4.3.4	Dois módulos em série	86
4.3.5	Ensaio em malha fechada para dois módulos em série	87
4.4	Conclusões parciais	90

5 Conclusões finais	92
5.1 Trabalhos Futuros	93
Referências	95
Apêndice A – Esquemático da placa de potência	97

1 INTRODUÇÃO

1.1 CONTEXTUALIZAÇÃO

Fontes de luz síncrotron são máquinas de grande porte, que permitem revelar a estrutura molecular e eletrônica de diferentes materiais (L-NLS, 2019).

Estes feixes de luz síncrotron são produzidos em aceleradores de partículas, em que elétrons são acelerados até próximo a velocidade da luz sob a influência de poderosos eletroímãs e por ondas de radio frequência. Esses elétrons circulam por uma estrutura de anel de armazenamento, em que a trajetória é determinada pelos campos magnéticos gerados pelos eletroímãs. Ao mudar a trajetória, os elétrons perdem energia em forma de uma brilhante e focalizada luz, ou seja, emitem luz síncrotron (L-NLS, 2016).

O L-NLS, localizado na cidade de Campinas, Brasil, foi projetado e construído com tecnologia predominantemente brasileira. Operando desde 1997, a fonte de Luz Síncrotron conhecida como UVX (1,37 GeV), é a única da América Latina e a primeira do Hemisfério Sul. Em 2009, o Brasil iniciou o projeto e construção da fonte Sirius (3 GeV), designada para ser uma das mais avançadas do mundo (BAADER, 2015; POMILIO; WISNIVESKY & LIRA, 1992).

A estrutura de geração de luz síncrotron é ilustrada na Figura 1, em que são identificadas as principais etapas deste processo. O Acelerador Linear de Partículas, (do inglês, *Linear Particle Accelerator*) (LINAC) é um acelerador linear que é responsável pela produção do feixe de elétrons, atingindo um nível de 150 MeV ao seu final. O *Booster* aumenta a aceleração dos elétrons por meio de uma linha de transporte composta por eletroímãs, elevando o nível de energia até o desejado pelo anel de armazenamento, 3 GeV. As linhas de luz se localizam ao redor do anel de armazenamento, onde são extraídos os feixes de luz e selecionados os espectros de trabalho para variadas aplicações.

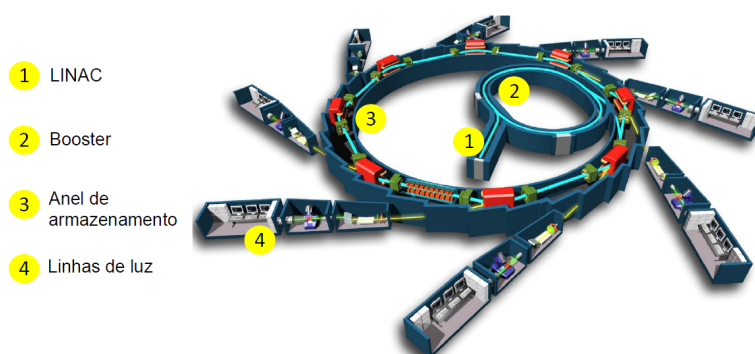


Figura 1: Estrutura de geração da luz síncrotron. Fonte adaptada de: (LOBATO, 2016)

São empregadas diversas fontes de potência na operação de aceleradores de partículas. Esta dissertação contribui para o controle com alta precisão de uma fonte de alimentação para cargas magnética necessária para a operação do Sirius.

1.2 MOTIVAÇÃO

Em fontes de luz síncrotron, o *Booster* é um anel circular com a função de elevar a energia do feixe de fótons (VITOI, 2015; ECKOLDT, 2003). Nele também há diversos magnetos que contribuem para o transporte do feixe de elétrons, destacando-se os dipolos, quadrupolos e sextupolos, ilustrados na Figura 2.

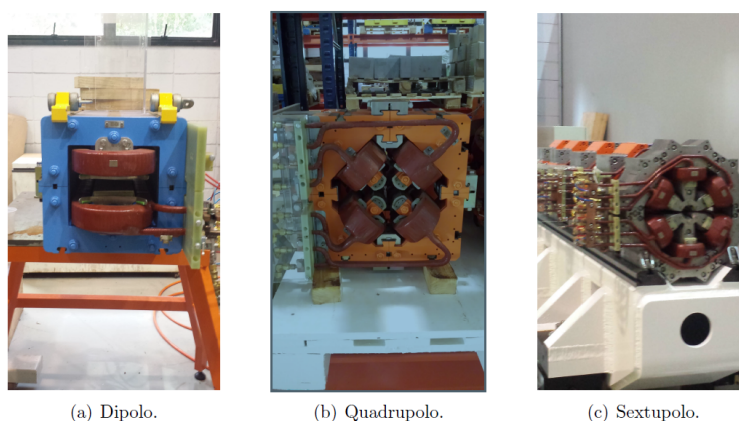


Figura 2: Elementos magnéticos do *Booster*. Fonte: (OLIVEIRA, 2018)

Para fornecer corrente aos magnetos com forma de onda específica (senoidal, triangular ou trapezoidal) e frequência dentro de uma faixa de 0,5 Hz a 10 Hz, são utilizadas fontes que necessitam de alta precisão (VITOI, 2015; RODRIGUES & LIMEIRA,

2015; MARKS & POOLE, 1996; LI et al., 2008; DOBBING et al., 2006). Para as fontes que irão alimentar os dipolos no projeto do Sirius, é necessário fornecer correntes de 1100 A pico e tensão de 900 V pico. A frequência da corrente nos dipolos é especificada em 2 Hz com erro máximo de 100 ppm (RODRIGUES & LIMEIRA, 2015). Um dos grandes desafios de projeto dessas fontes está associado à elaboração de estratégias e controle para atender os requisitos exigidos para alimentar magnetos em aceleradores de partículas.

1.3 ESTRATÉGIAS DE CONTROLE DE CORRENTE APLICADA A MAGNETOS DE ACELERADORES DE PARTÍCULAS

Nesta seção serão apresentadas algumas estratégias de controle da corrente de magnetos no *Booster* utilizadas por diferentes laboratórios de aceleração de partículas.

Para alimentarem as cargas magnéticas, a maioria dos laboratórios utilizam configurações modulares em que, a associação em série e/ou em paralelo dos módulos, permite alcançar níveis requeridos de tensão e de corrente das cargas magnéticas. Na [Figura 3](#) é ilustrada uma representação genérica de um módulo. No estágio de entrada é onde ocorre a retificação e condicionamento da energia proveniente da rede elétrica. O estágio de saída, por sua vez, é responsável por fornecer uma corrente periódica para as cargas magnéticas do *Booster*.

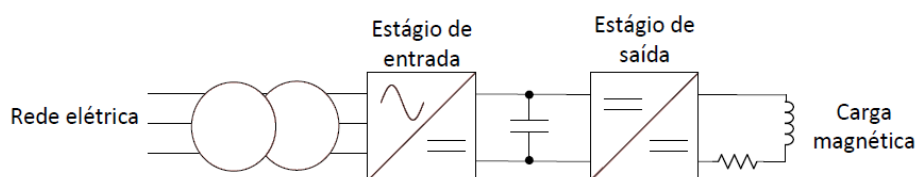


Figura 3: Representação genérica de dois estágios de um módulo. Fonte adaptada de (OLIVEIRA, 2018)

O laboratório da Organização Européia para a Pesquisa Nuclear (do francês, *Organisation Européenne pour la Recherche Nucléaire*) (CERN), localizado na Suíça, utiliza um controlador RST. Na [Figura 4](#) é ilustrada a estrutura de controle utilizada pelo CERN. As funções de transferência R e S são para a regulação (rejeição de distúrbios) enquanto o T é para a corrente de saída ter o comportamento desejado, ou seja, seguir a referência. Este método é bom para rastrear a referência com atraso quase nulo ou

sem sobressinal. A malha de controle de corrente é designada para que o sistema todo se comporte como uma fonte de corrente, atingindo uma precisão muito alta (dezenas de ppm) até mesmo no caso de cargas com constante de tempo altas (LONG, 2014).

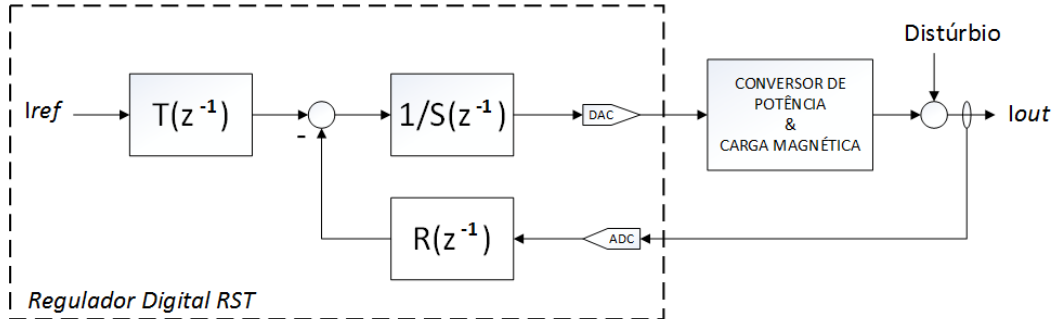


Figura 4: Estratégia de controle utilizada pelo CERN.

A Figura 5 mostra a estratégia de controle utilizada pelo laboratório LNLS, localizado em Campinas. É importante ressaltar que essa topologia foi empregada para módulos conectados em paralelo. Pode-se perceber que a estratégia emprega dois controladores proporcional integral, um para compensar a parcela do ciclo de trabalho proveniente do erro entre a corrente da carga e a referência, e outro para equilibrar as correntes de cada módulo, fazendo que cada parcela da conexão em paralelo injete a mesma quantidade de corrente na carga. No bloco de *feedforward* é aplicado um ganho no ciclo referente ao valor nominal da tensão contínua na entrada do estágio de saída em relação ao valor medido. Assim é possível gerar um novo ciclo de trabalho para os conversores.

Na Figura 6 é mostrada a topologia do conversor utilizado no laboratório Instituto Paul Scherrer (do inglês, *Paul Scherrer Institute*) (PSI) (KE; JENNI & KÜNZI, 2010), localizado na Suíça. Para esse circuito é proposto uma combinação de um controlador em espaço de estados baseado num observador para uma rápida malha de tensão em conjunto com um controlador PI para a precisão da malha de corrente como ilustrado na Figura 7. Os ganhos da matriz \mathbf{K} foram determinados através da alocação dos polos. Segundo os autores, os estados são estimados por não estarem acessíveis, ou por razões de custo, ou devido a ondulação causada pela Modulação por largura de pulso (do inglês, *Pulse-Width Modulation*) (PWM). Portanto, somente são medidas a tensão de saída v_M do filtro de saída e a corrente da carga magnética i_M .

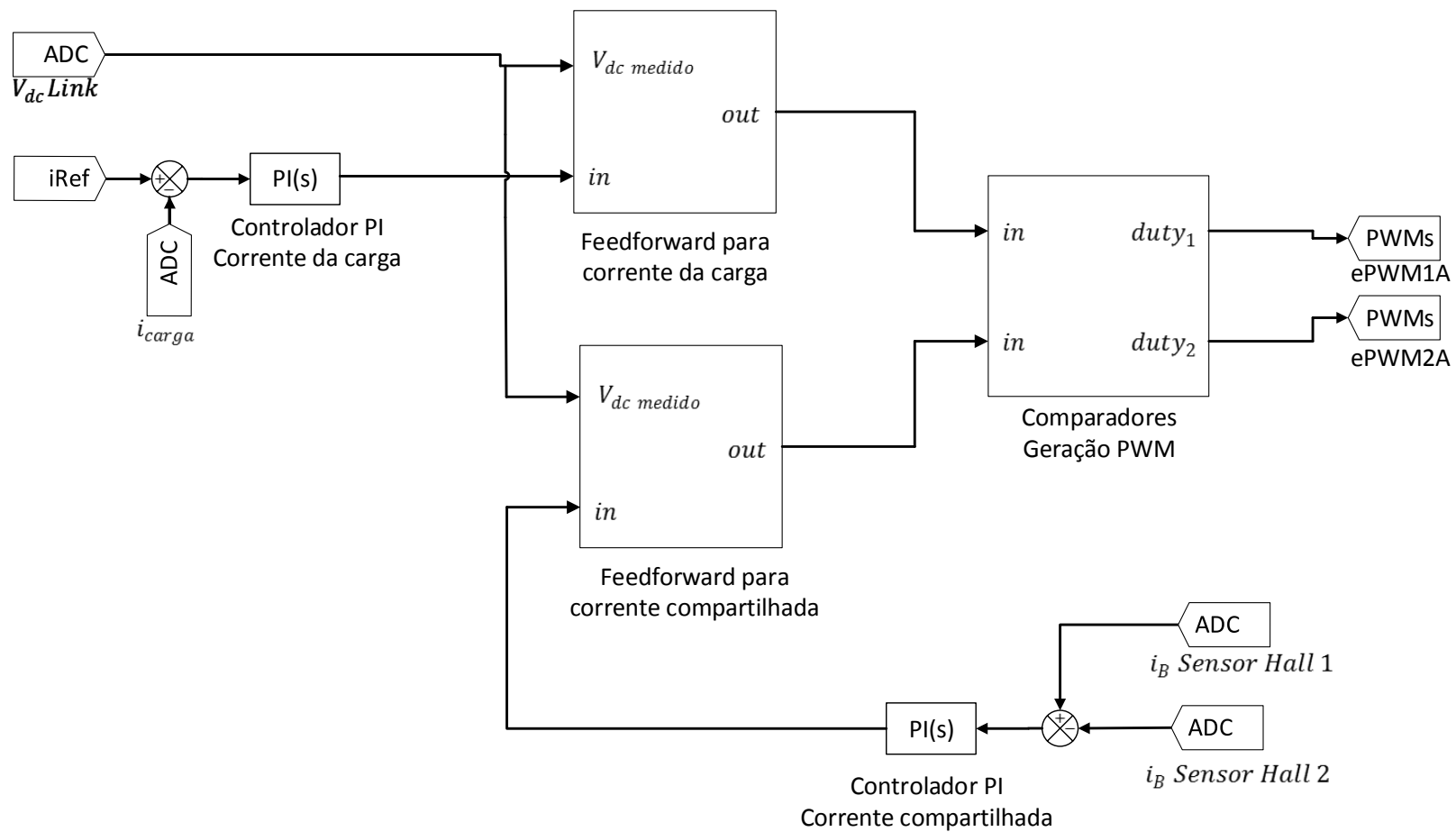


Figura 5: Estratégia de controle adotada pelo LNLS para módulos em paralelo. Cortesia do LNLS.

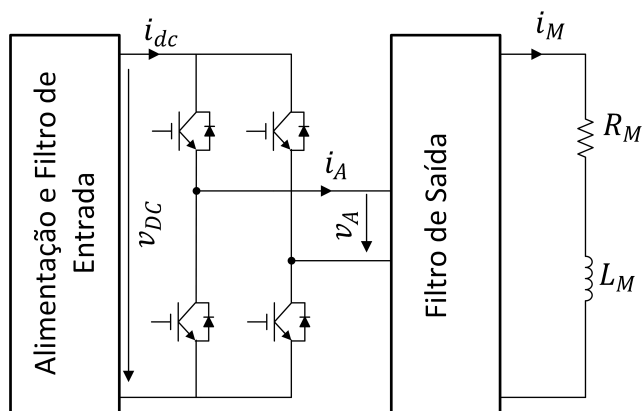


Figura 6: Topologia utilizada pelo PSI para alimentação de suas cargas magnéticas. Fonte adaptado de (KE; JENNI & KÜNZI, 2010)

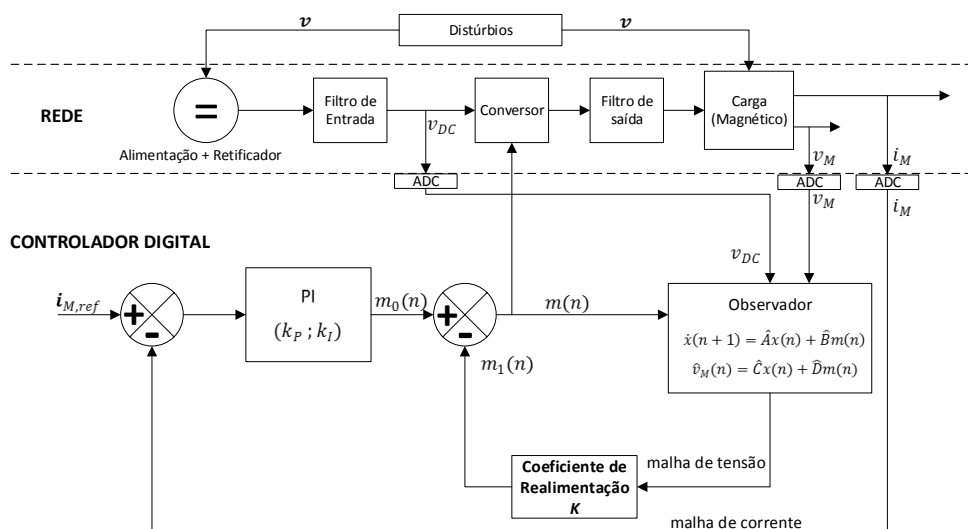


Figura 7: Estrutura proposta ao PSI para controle da corrente dos magnetos. Fonte adaptado de (KE; JENNI & KÜNZI, 2010)

1.4 IDENTIFICAÇÃO DO PROBLEMA

Os dipolos magnéticos do *Booster* do Sirius demandam uma grande potência, com pico em torno de 1 MW. A fonte de corrente é composta pela conexão paralela de 2 conjuntos de 4 módulos arranjados em série e em paralelo, como mostrado na [Figura 8](#).

Reduzindo a tensão e corrente de operação de cada módulo, com tensão de trabalho máxima em torno de 250 V e corrente de 500 A para cada módulo, é possível utilizar interruptores de menor corrente de condução e frequência de comutação mais elevadas.

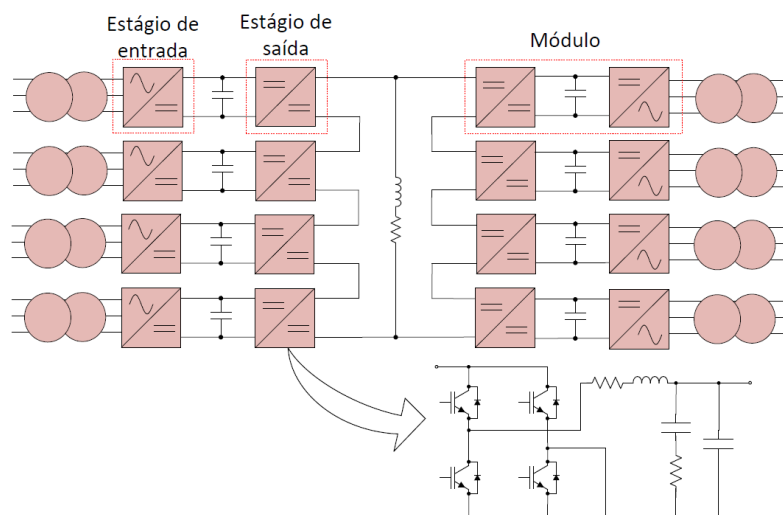


Figura 8: Topologia utilizada pelo Sirius para alimentação dos dipolos do *Booster*. Fonte:(OLIVEIRA, 2018)

Além disso, cargas magnéticas de menor potência podem ser alimentadas pelos mesmos módulos, permitindo uma padronização dos conversores. A utilização de um filtro de terceira ordem no estágio de saída de cada módulo aumenta a complexidade do sistema, devido ao aumento de variáveis de estado.

Algumas limitações devem ser consideradas para o projeto do controlador. Apenas as correntes de saída de cada arranjo em série, corrente dos magnetos e tensões de saída dos módulos estão disponíveis para medição.

A alimentação dos quadrupolos e sextupolos apresentam estruturas modulares de configurações similares aos dipolos, entretanto arranjadas diferentemente. Para facilidade dos projetistas e operadores, é interessante uma estrutura de controle que seja modular.

A estrutura de controle proposta por Oliveira (2018) apresenta similaridades com a sugerida ao PSI por Ke, Jenni e Künzi (2010), apesar de ser estruturada na topologia utilizada pelo Sirius. Como é ilustrado na Figura 9, é feita uma realimentação de estados com ação integral, utilizando um observador de ordem reduzida para estimar os estados não medidos. Algumas diferenças que podem ser citadas é que a estratégia de controle proposta por Oliveira (2018) utiliza um *feedforward* para a redução do erro em regime e o cálculo dos ganhos das matrizes \mathbf{L} , \mathbf{Lu} e \mathbf{Lo} foram feitos utilizando Regulador Linear Quadrático em Tempo Discreto (do inglês, *Discrete Linear Quadratic Regulator*) (DLQR).

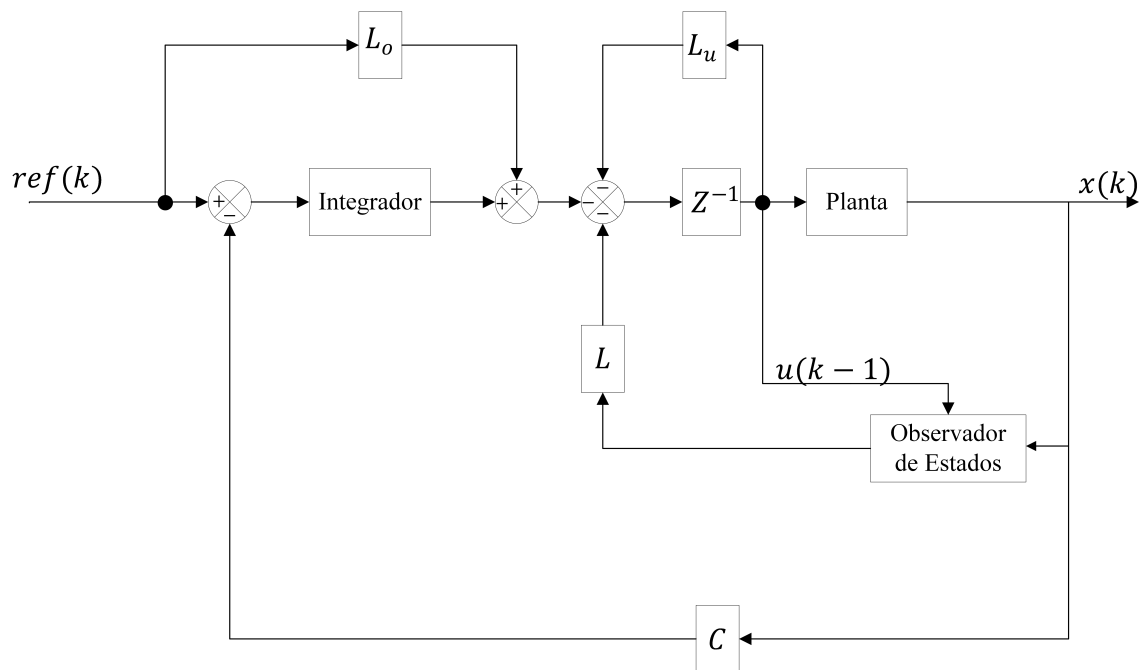


Figura 9: Estrutura proposta ao Sirius para controle da corrente dos magnetos (OLIVEIRA, 2018)

1.5 OBJETIVOS

O objetivo principal deste trabalho é verificar o desempenho dinâmico da estrutura de controle proposta por Oliveira (2018) para os módulos de saída do Sirius. Será abordada a conexão série entre os estágios de saída dos módulos. Nas simulações e implementações práticas será considerado que o estágio de entrada fornece uma tensão contínua e constante na alimentação dos conversores de ponte completa. Como objetivos específicos, pode-se evidenciar:

- Realizar simulações do comportamento dinâmico do sistema baseadas em parâmetros de um protótipo, considerando limitações reais.
- Comparação do comportamento dinâmico do protótipo em bancada com resultados simulados, assim como a validação do estimador de estados.
- Avaliação dos resultados utilizando a estratégia de controle proposta no protótipo em bancada.

1.6 ESTRUTURA DA DISSERTAÇÃO

No Capítulo 2 será apresentada a descrição do estágio de saída da planta, bem como sua modelagem matemática e projeto do sistema de controle.

No Capítulo 3 será abordado o protótipo para testes em bancada juntamente com os equipamentos necessários para este fim como sensores, carga, microcontrolador, etc.

No Capítulo 4 serão apresentados resultados experimentais do observador de estados e do controle em malha fechada para as diferentes topologias estudadas.

No Capítulo 5 serão apresentadas as conclusões finais deste trabalho e as propostas de continuidade.

2 FUNDAMENTOS TEÓRICOS

O objetivo principal deste capítulo é a revisão do estudo do comportamento dinâmico e modelagem da planta, assim como o projeto da estratégia de controle moderno e digital desenvolvido na dissertação de [Oliveira \(2018\)](#).

Inicialmente é descrito o estágio de saída, incluindo a revisão da modelagem para um e dois conversores conectados em série em conjunto com a carga magnética. Em seguida é apresentada uma estratégia de controle para a topologia em que os módulos estão conectados em série para a alimentação da carga magnética. Um vez que é inviável medir todas variáveis de estado da planta, é utilizado um observador de ordem reduzida na estrutura de controle do sistema.

Os algoritmos para a implementação dessa estratégia de controle no Controlador Digital de Sinais, (do inglês, *Digital Signal Controller*) (DSC) são apresentados. Para finalizar é analisada a estabilidade da estratégia de controle do sistema.

2.1 DESCRIÇÃO DO ESTÁGIO DE SAÍDA

A topologia do estágio de saída é mostrada na [Figura 10](#). O circuito é constituído por um conversor em ponte completa, conectado a um filtro de terceira ordem. O filtro é composto por um indutor de entrada L_i em paralelo com dois capacitores C e C_d . O resistor R_d , em série com o capacitor C_d , tem a função de selecionar a faixa de frequência de amortecimento. R_i representa a resistência intrínseca da indutância L_i . A carga magnética é representada pelo indutor L_o em série com o resistor R_o , intrínseco a carga magnética. Usualmente, a carga tem constante de tempo elevada, aproximadamente de 100 ms, pelo fato da impedância L_o ter a mesma ordem de grandeza de R_o .

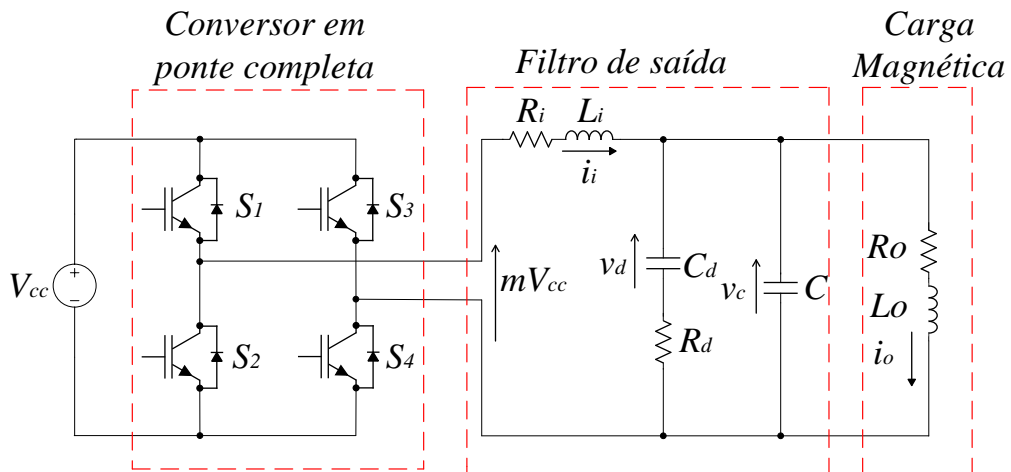


Figura 10: Topologia do estágio de saída para um módulo.

Esse filtro passivo de terceira ordem tem como função reduzir as componentes harmônicas de alta frequência resultantes da comutação do conversor. O par, $C_d R_d$ tem como papel atenuar a ressonância do filtro $L_i C$ (LOBATO, 2016; KüNZI, 2015).

2.2 MODELO DINÂMICO DO SISTEMA

2.2.1 UM MÓDULO

Utilizando equações diferenciais de primeira ordem é possível representar o circuito ilustrado na Figura 10 em espaço de estados, por:

$$\begin{aligned} \dot{\mathbf{x}} &= \mathbf{A}\mathbf{x} + \mathbf{B}u \\ y &= \mathbf{C}\mathbf{x} + \mathbf{D}u \end{aligned} \tag{2.1}$$

em que:

$$\begin{aligned}
\mathbf{x}^T &= \begin{bmatrix} i_i & v_d & v_C & i_o \end{bmatrix}, \\
\mathbf{A} &= \begin{bmatrix} -\frac{R_i}{L_i} & 0 & -\frac{1}{L_i} & 0 \\ 0 & -\frac{1}{R_d C_d} & \frac{1}{R_d C_d} & 0 \\ \frac{1}{C} & \frac{1}{R_d C} & -\frac{1}{R_d C} & -\frac{1}{C} \\ 0 & 0 & \frac{1}{L_o} & -\frac{R_o}{L_o} \end{bmatrix}, \quad \mathbf{B} = \begin{bmatrix} \frac{V_{CC}}{L_i} \\ 0 \\ 0 \\ 0 \end{bmatrix}, \\
\mathbf{C} &= \begin{bmatrix} 0 & 0 & 0 & 1 \end{bmatrix}, \quad \mathbf{D} = \begin{bmatrix} 0 \end{bmatrix}, \\
&u = m.
\end{aligned} \tag{2.2}$$

Neste modelo têm-se que: $\mathbf{x} \in \mathbb{R}^4$ é o vetor de estados, $u \in \mathbb{R}$ é a entrada de controle, $y \in \mathbb{R}$ é a saída do sistema. As matrizes $\mathbf{A} \in \mathbb{R}^{4 \times 4}$, $\mathbf{B} \in \mathbb{R}^{4 \times 1}$, $\mathbf{C} \in \mathbb{R}^{1 \times 4}$ e $\mathbf{D} \in \mathbb{R}^{1 \times 1}$ são conhecidas, respectivamente, como matrizes de transição de estados, de entrada, de saída e de transmissão direta (OLIVEIRA, 2018). A variável m representa o índice de modulação do acionamento do conversor em ponte completa. Em termos do ciclo de trabalho d , é possível escrever $m = 1 - 2d$.

2.2.2 DOIS MÓDULOS EM SÉRIE

Um dos motivos para realizar a associação de módulos é a divisão da potência necessária a carga entre eles. Conectando módulos em série é possível dividir a tensão de saída, enquanto a conexão paralela permite a divisão da corrente de saída entre os módulos. A topologia para conexão entre dois módulos em série é ilustrada na Figura 11.

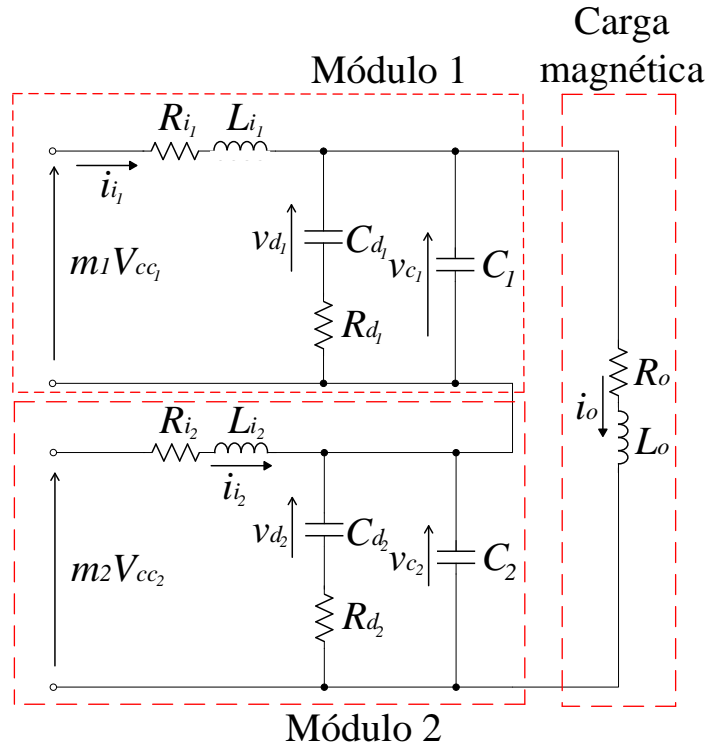


Figura 11: Topologia do estágio de saída para dois módulos associados em série.

Para associação de dois módulos em série, o vetor de variáveis de estado \mathbf{x} é descrito por

$$\mathbf{x} = \left[i_{i,1} \quad v_{d_1} \quad v_{C_1} \quad \vdots \quad i_{i_2} \quad v_{d_2} \quad v_{C_2} \quad \vdots \quad i_o \right]^T. \quad (2.3)$$

O vetor (2.3) foi dividido em três partes. A primeira e segunda correspondem as variáveis dos filtros do módulo 1 e módulo 2, respectivamente. A terceira é a corrente de saída i_o , comum a ambos módulos. Com a associação, têm-se duas entradas de controle, u_1 e u_2 . A estrutura do vetor de entradas é descrita na [Equação 2.4](#).

$$\mathbf{u} = \begin{bmatrix} u_1 \\ \dots \\ u_2 \end{bmatrix} = \begin{bmatrix} m_1 \\ \dots \\ m_2 \end{bmatrix}, \quad (2.4)$$

em que

$$m_1 = 1 - 2d_1; \quad (2.5)$$

e

$$m_2 = 1 - 2d_2; \quad (2.6)$$

Utilizando a formatação padrão para apresentação da modelagem no espaço de estados como em (2.1), a representação do sistema com dois módulos de saída em série é descrita de (2.7) à (2.10).

$$\mathbf{A} = \begin{bmatrix} -\frac{R_{i_1}}{L_{i_1}} & 0 & \frac{-1}{L_{i_1}} & \vdots & & & \vdots & 0 \\ 0 & \frac{-1}{R_{d_1}C_{d_1}} & \frac{1}{R_{d_1}C_{d_1}} & \vdots & & 0_{3 \times 3} & \vdots & 0 \\ \frac{1}{C_1} & \frac{1}{R_{d_1}C_{d_1}} & \frac{1}{R_{d_1}C_{d_1}} & \vdots & & & \vdots & \frac{-1}{C_1} \\ \dots & \dots & \dots & \vdots & \dots & \dots & \vdots & \dots \\ & & & \vdots & -\frac{R_{i_1}}{L_{i_1}} & 0 & \frac{-1}{L_{i_1}} & \vdots \\ & 0_{3 \times 3} & & \vdots & 0 & \frac{-1}{R_{d_1}C_{d_1}} & \frac{1}{R_{d_1}C_{d_1}} & \vdots \\ & & & \vdots & \frac{1}{C_1} & \frac{1}{R_{d_1}C_{d_1}} & \frac{1}{R_{d_1}C_{d_1}} & \vdots \\ \dots & \dots & \dots & \vdots & \dots & \dots & \dots & \vdots \\ 0 & 0 & \frac{1}{L_o} & \vdots & 0 & 0 & \frac{1}{L_o} & \vdots \\ & & & & & & & \frac{-R_o}{L_o} \end{bmatrix}, \quad (2.7)$$

$$\mathbf{B} = \begin{bmatrix} \frac{V_{cc1}}{L_{i_1}} & \vdots \\ 0 & \vdots \\ 0 & \vdots \\ \dots & \vdots \\ & \vdots \\ 0_{3 \times 1} & \vdots \\ & \vdots \\ \dots & \vdots \\ 0 & \vdots \end{bmatrix}, \quad (2.8)$$

$$\mathbf{C} = \begin{bmatrix} 0_{1 \times 3} & \vdots & 0_{1 \times 3} & \vdots & 1 \end{bmatrix}, \quad (2.9)$$

$$\mathbf{D} = \begin{bmatrix} 0 & \vdots & 0 \end{bmatrix}. \quad (2.10)$$

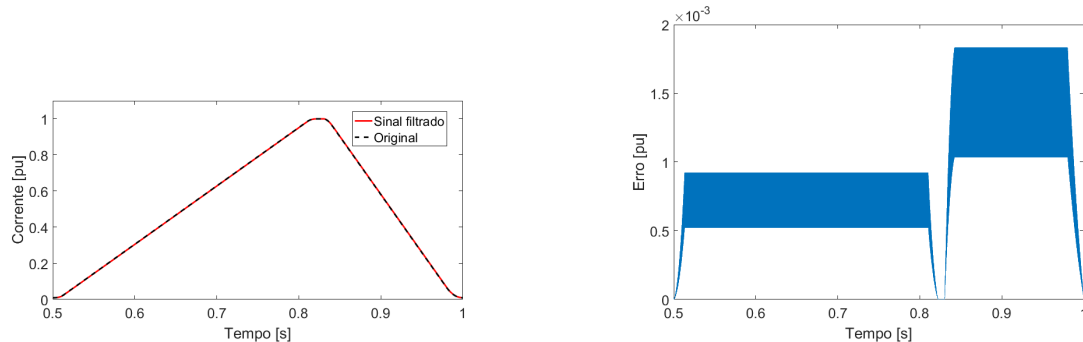
Desta forma, para dois módulos conectados em série têm-se: $\mathbf{x} \in \mathbb{R}^7$, $\mathbf{u} \in \mathbb{R}^2$,

$\mathbf{y} \in \mathbb{R}$, $\mathbf{A} \in \mathbb{R}^{7 \times 7}$, $\mathbf{B} \in \mathbb{R}^{7 \times 2}$, $\mathbf{C} \in \mathbb{R}^{1 \times 7}$ e $\mathbf{D} \in \mathbb{R}^{1 \times 2}$.

2.3 REFERÊNCIA DE CORRENTE DA CARGA

A referência de um sistema de controle é de extrema importância para a escolha do compensador. A referência de corrente dos magnetos utilizada para acelerar as partículas não tem uma forma de onda usual e é ilustrada na [Figura 12](#) (a). Essa forma de onda tem período igual a 0,5 s, ou seja, frequência de 2 Hz.

A corrente utilizada pelo LNL5 foi amostrada em uma frequência de 8 kHz. Para que a forma de onda não tenha componentes originadas da amostragem, é utilizado um filtro passa-baixa de primeira ordem com frequência de corte de 1 kHz. Na [Figura 12](#) (a) é comparado o sinal original (antes da filtragem) e o filtrado. Na [Figura 12](#) (b) tem-se o erro entre a forma de onda de referência amostrada e após ser filtrada. Percebe-se que o erro absoluto tem valor máximo de 0,00185 pu.



(a) Ciclo de referência de corrente.

(b) Erro absoluto entre a referência de corrente antes e depois da filtragem.

Figura 12: Referência de corrente dos magnetos.

2.4 DISCRETIZAÇÃO DA PLANTA

Na [Subseção 2.2.2](#) foi descrita a modelagem para 2 módulos conectados em série, cujo modelo contínuo é descrito nas equações (2.7) à (2.10). Para que a estratégia de controle possa ser implementada em um Controlador Digital de Sinais, (do inglês, *Digital Signal Controller*), tem-se que discretizar a planta. Para tal, foi utilizado o método Retentor de Ordem Zero, (do inglês, *Zero Order Hold*) (ZOH) (ÅSTRÖM & WITTENMARK, 1997; VACCARO, 1995), resultando no seguinte sistema em espaço de estados:

$$\begin{cases} \mathbf{x}[k+1] = \mathbf{\Phi}\mathbf{x}[k] + \mathbf{\Gamma}\mathbf{u}[k] \\ y[k] = \mathbf{C}\mathbf{x}[k] + \mathbf{D}\mathbf{u}[k] \end{cases}, \quad (2.11)$$

onde k é um inteiro que representa a amostra atual.

Para discretização da planta foi utilizada a função `c2d` do MATLAB em que o período de amostragem T_s considerado foi metade do período de comutação do conversor em ponte completa devido a necessidade de um tempo maior para processar as operações de controle.

Usualmente, o atraso de uma amostra é levado em consideração para representar o tempo de processamento (OLIVEIRA, 2018). Com o objetivo de reduzir o erro em regime do sistema, foi inserido um controlador com ação integral na corrente de saída i_o . Como a referência tem componentes de frequências baixas (fundamental em 2 Hz), um ganho elevado no integrador pode reduzir significativamente o erro da variável controlada.

Incluindo a dinâmica do integrador e o atraso de uma amostra ao modelo da planta, o sistema aumentado pode ser representado como (OGATA, 2011):

$$\begin{bmatrix} \mathbf{x}[k+1] \\ \mathbf{u}[k] \\ q[k+1] \end{bmatrix} = \begin{bmatrix} \mathbf{\Phi} & \mathbf{\Gamma} & \mathbf{0} \\ \mathbf{0} & \mathbf{0} & \mathbf{0} \\ -\mathbf{C} & \mathbf{0} & 1 \end{bmatrix} \begin{bmatrix} \mathbf{x}[k] \\ \mathbf{u}[k-1] \\ q[k] \end{bmatrix} + \begin{bmatrix} \mathbf{0} \\ \mathbf{I} \\ 0 \end{bmatrix} \mathbf{u}[k]. \quad (2.12)$$

2.5 ESTRATÉGIA DE CONTROLE E IMPLEMENTAÇÃO NO DSC

A associação de módulos traz como consequência um aumento das variáveis de estado do sistema. Para que a realimentação dos estados seja realizada é necessário mensurar todos os estados. Este fato pode tornar inviável a estratégia de controle devido ao grande número de sensores e conversores Analógico Digital (A/D) necessários. Entretanto, como o sistema é completamente observável, os observadores de estados de ordem reduzida são uma opção que propicia a implantação da lei de controle.

Foi proposto por Oliveira (2018) uma estratégia controle para a topologia com dois módulos em série utilizando observadores de ordem reduzida como ilustrado na Figura 13. Nessa estratégia de controle os ganhos \mathbf{L}_a (relacionado as variáveis medidas), \mathbf{L}_b (relacionado as variáveis estimadas), \mathbf{L}_u (relacionado as variáveis manipuladas) se referem a realimentação de estados, o ganho \mathbf{L}_o é referente ao *feedforward* e o ganho \mathbf{L}_q se refere a ação integral. O bloco do observador será descrito com mais detalhes na

Os ganhos \mathbf{L}_x podem ser subdivididos em \mathbf{L}_a e \mathbf{L}_b que estão associados, respectivamente, as variáveis de estado medidas $\mathbf{x}_a[k]$ e as variáveis estimadas $\mathbf{x}_b[k]$ que serão descritas em detalhe na próxima subseção.

2.5.2 OBSERVADOR DE ESTADOS DE ORDEM REDUZIDA

Para a topologia em que dois módulos estão conectados em série, apenas as tensões de saída v_{C_1} e v_{C_2} , e a corrente de saída i_o serão medidas. As variáveis de estados medidas são representadas por $\mathbf{x}_a[k]$, ao passo que as variáveis estimadas são reconhecidas como $\mathbf{x}_b[k]$. Em (2.14) são caracterizadas as matrizes $\mathbf{x}_a[k]$ e $\mathbf{x}_b[k]$.

$$\mathbf{x}_a[k] = \begin{bmatrix} v_{C_1}[k] \\ v_{C_2}[k] \\ i_o[k] \end{bmatrix} \quad \mathbf{x}_b[k] = \begin{bmatrix} i_1[k] \\ v_{d_1}[k] \\ i_2[k] \\ v_{d_2}[k] \end{bmatrix}. \quad (2.14)$$

Em seguida, um novo vetor de estado é representado em (2.15) a partir de (2.3).

$$\begin{bmatrix} \mathbf{x}_a[k] \\ \mathbf{x}_b[k] \end{bmatrix} = \begin{bmatrix} \mathbf{C}_a \\ \mathbf{C}_b \end{bmatrix} \mathbf{x}[k]. \quad (2.15)$$

onde:

$$\mathbf{C}_a = \begin{bmatrix} 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 \end{bmatrix}, \quad (2.16)$$

$$\mathbf{C}_b = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 & 0 \end{bmatrix}, \quad (2.17)$$

De posse do novo vetor de estados, (2.15), é possível representar o modelo discreto utilizado para o projeto do observador, como demonstrado em (2.18).

$$\begin{bmatrix} \mathbf{x}_a[k+1] \\ \mathbf{x}_b[k+1] \end{bmatrix} = \begin{bmatrix} \Phi_{aa} & \Phi_{ab} \\ \Phi_{ba} & \Phi_{bb} \end{bmatrix} \begin{bmatrix} \mathbf{x}_a[k] \\ \mathbf{x}_b[k] \end{bmatrix} + \begin{bmatrix} \Gamma_a \\ \Gamma_b \end{bmatrix} \mathbf{u}[k]. \quad (2.18)$$

É interessante demonstrar separadamente a dinâmica de $\mathbf{x}_a[k]$ e $\mathbf{x}_b[k]$. Utilizando de manipulações matemáticas é possível obter a equação de saída (2.19). Comparando com a Equação 2.18 percebe-se a inserção do atraso de uma amostra. Isto deve ocorrer pelo fato do DSC ter acesso somente a dados de amostras passadas e atual. Todos elementos que se encontram do lado direito da igualdade são conhecidos.

$$\Phi_{ab}\mathbf{x}_b[k-1] = \mathbf{x}_a[k] - \Phi_{aa}\mathbf{x}_a[k-1] - \Gamma_a\mathbf{u}[k-1]. \quad (2.19)$$

A dinâmica da porção não mensurável é apresentada em (2.20). Ela tem como grandezas conhecidas o estados passados das variáveis \mathbf{x}_a e \mathbf{u} .

$$\mathbf{x}_b[k] = \Phi_{bb}\mathbf{x}_b[k-1] + \Phi_{ba}\mathbf{x}_a[k-1] + \Gamma_b\mathbf{u}[k-1]. \quad (2.20)$$

Utilizando como referência Franklin et al. (1998) e considerando as equações (2.19) e (2.20) é descrita a matriz do observador na Equação 2.21 . É inserida uma matriz de ganhos \mathbf{L}_{or} com a finalidade de corrigir a diferença entre a saída medida e a estimada. A variável $\bar{\mathbf{x}}_b[k]$ representa o vetor de variáveis estimadas após essa correção.

$$\begin{aligned} \bar{\mathbf{x}}_b[k] = & \Phi_{bb}\bar{\mathbf{x}}_b[k-1] + \Phi_{ba}\mathbf{x}_a[k-1] + \Gamma_b\mathbf{u}[k-1] + \\ & + \mathbf{L}_{or} \left(\mathbf{x}_a[k] - \Phi_{aa}\mathbf{x}_a[k-1] - \Gamma_a\mathbf{u}[k-1] - \Phi_{ab}\bar{\mathbf{x}}_b[k-1] \right) \end{aligned} \quad (2.21)$$

Na Figura 14 é demonstrado o diagrama de blocos da dinâmica do observador.

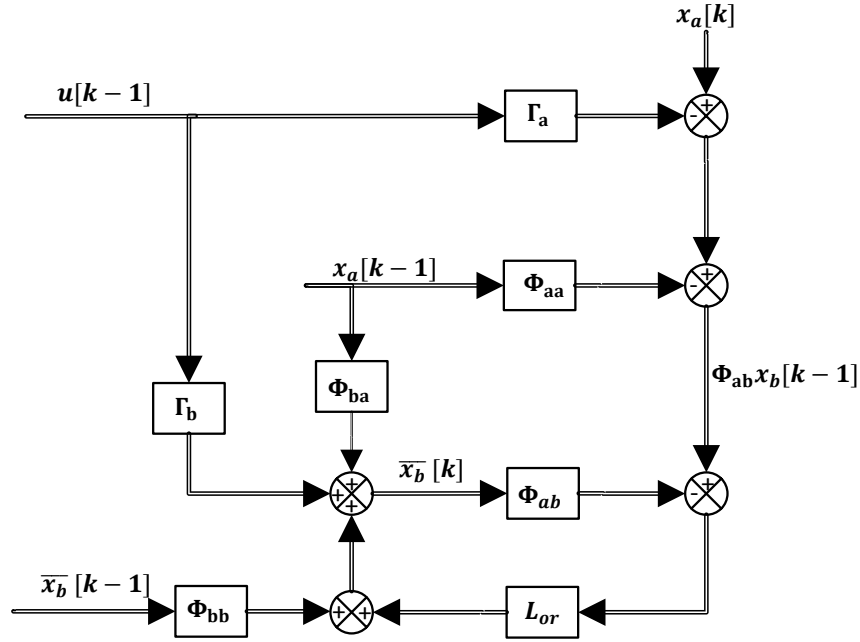


Figura 14: Diagrama de blocos da dinâmica do observador de estados.

A partir de (2.21) pode-se obter o modelo simplificado que representa o observador de estados de ordem reduzida descrito por (2.22).

$$\bar{x}_b[k] = \Phi_{ob}\bar{x}_b[k-1] + \Gamma_{ob}u_{ob}[k] \quad (2.22)$$

em que:

$$\Phi_{ob} = \left(\Phi_{bb} - L_{or}\Phi_{ab} \right) \quad (2.23)$$

$$\Gamma_{ob} = \left[L_{or}C_a \quad \left(\Phi_{ba} - L_{or}\Phi_{aa} \right) \quad \left(\Gamma_b - L_{or}\Gamma_a \right) \right]$$

$$u_{ob} = \left[x[k] \quad x_a[k-1] \quad u[k-1] \right]^T$$

2.5.3 ANTI-WINDUP

O índice de modulação de um conversor em ponte completa é limitado entre -1 e +1. Existem ocasiões em que a entrada atinge valores fora dessa margem, ocorrendo a saturação da ação de controle. O problema é que, durante a saturação, o integrador continua acumulando o erro e a variável de estado gerada pelo integrador armazena

um valor elevado.

Quando o controlador retorna à região linear, há um período de tempo elevado para diminuir a integral do erro, fazendo com que a ação de controle fique saturada por mais tempo e gere um elevado sobressinal.

Dessa forma, foi utilizada uma topologia de integrador *anti-windup* baseado em Vaccaro (1995). Na Figura 15 é ilustrado o fluxograma desse saturador dinâmico da integral do erro. A ideia central desse modelo de integrador consiste no princípio do não acúmulo do erro quando a ação de controle está saturada. Caso não seja alcançado o limiar para saturação, o mesmo funciona como um integrador comum.

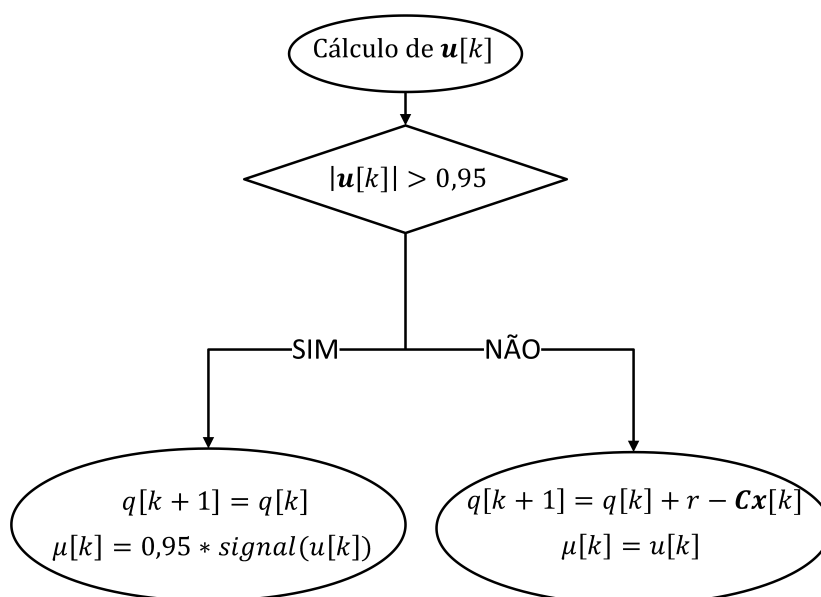


Figura 15: Fluxograma de funcionamento do integrador utilizando anti-windup.

2.5.4 IMPLEMENTAÇÃO DA ESTRATÉGIA DE CONTROLE NO DSC

A inicialização das variáveis de estado do sistema no DSC é ilustrada em Figura 16. Um único vetor é criado, começando-se pelas variáveis utilizadas pelo observador e após tem-se as que são necessárias para os cálculos do controlador. Os *net_signals* de 1 a 12 são utilizados para o cálculo das variáveis estimadas e os *net_signals* de 8 a 18 são utilizados para atualização dos índices de modulação pelo controlador. O vetor representado no DSC pode ser descrito pela Equação 2.24.

```

1 /**
2 * States vector defines
3 */
4 #define LLOAD_K_1          g_controller_ctom.net_signals [1].f
5 #define V_C_MOD1_K_1      g_controller_ctom.net_signals [2].f
6 #define V_C_MOD3_K_1      g_controller_ctom.net_signals [3].f
7 #define LL_MOD1_K_1       g_controller_ctom.net_signals [4].f
8 #define V_D_MOD1_K_1      g_controller_ctom.net_signals [5].f
9 #define LL_MOD3_K_1       g_controller_ctom.net_signals [6].f
10 #define V_D_MOD3_K_1     g_controller_ctom.net_signals [7].f
11 #define M_MOD1_K_1        g_controller_ctom.net_signals [8].f
12 #define M_MOD3_K_1        g_controller_ctom.net_signals [9].f
13 #define LLOAD_K           g_controller_ctom.net_signals [10].f
14 #define V_C_MOD1_K        g_controller_ctom.net_signals [11].f
15 #define V_C_MOD3_K        g_controller_ctom.net_signals [12].f
16 #define LL_MOD1_K         g_controller_ctom.net_signals [13].f
17 #define LL_MOD3_K         g_controller_ctom.net_signals [14].f
18 #define V_D_MOD1_K        g_controller_ctom.net_signals [15].f
19 #define V_D_MOD3_K        g_controller_ctom.net_signals [16].f
20 #define REF_K             g_controller_ctom.net_signals [17].f
21 #define Q_K_1             g_controller_ctom.net_signals [18].f

```

Figura 16: Definição das variáveis no DSC.

$$v_{\text{DSC}} = \begin{bmatrix} i_o[k-1] \\ vc_1[k-1] \\ vc_2[k-1] \\ i_{l1}[k-1] \\ v_{d1}[k-1] \\ i_{l2}[k-1] \\ v_{d2}[k-1] \\ m_1[k-1] \\ m_2[k-1] \\ i_o[k] \\ vc_1[k] \\ vc_2[k] \\ i_{l1}[k] \\ i_{l2}[k] \\ v_{d1}[k] \\ v_{d2}[k] \\ ref[k] \\ q[k] \end{bmatrix} \quad (2.24)$$

Para implementação do observador de estados é necessário realizar manipulações

algébricas. A partir de (2.22) e (2.23) é possível chegar em (2.26).

$$\bar{\mathbf{x}}_b[k] = \Phi_{\mathbf{R}} v_{\text{or}} = \begin{bmatrix} i_{l1}[k] \\ v_{d1}[k] \\ i_{l2}[k] \\ v_{d2}[k] \end{bmatrix} \quad (2.25)$$

onde

$$\Phi_{\mathbf{R}} = \begin{bmatrix} (\Phi_{\text{ba}} - \mathbf{L}_{\text{or}} \cdot \Phi_{\text{aa}}) & (\Phi_{\text{bb}} - \mathbf{L}_{\text{or}} \cdot \Phi_{\text{ab}}) & (\Gamma_{\text{b}} - \mathbf{L}_{\text{or}} \cdot \Gamma_{\text{a}}) & \mathbf{L}_{\text{or}} \end{bmatrix} \quad (2.26)$$

e

$$v_{\text{or}} = \begin{bmatrix} vc_1[k-1] \\ vc_2[k-1] \\ i_o[k-1] \\ i_{l1}[k-1] \\ v_{d1}[k-1] \\ i_{l2}[k-1] \\ v_{d2}[k-1] \\ m_1[k-1] \\ m_2[k-1] \\ vc_1[k] \\ vc_2[k] \\ i_o[k] \end{bmatrix} \quad (2.27)$$

Porém a sequência dos elementos do vetor de variáveis de estado utilizadas no modelo da planta aumentada (2.27) e no DSC são diferentes (2.29). Dessa forma, é necessário trocar a ordem das colunas e linhas da matriz $\Phi_{\mathbf{R}}$ de acordo com a mudança da ordem dos elementos do vetor de estados. Para tal, deve-se trocar a coluna 1 com a 3, a coluna 10 com a 12 e a linha 2 com a 3, obtendo $\Phi_{\mathbf{R}_{\text{DSC}}}$. A estimação de estados no DSC pode ser obtida através de (2.28).

$$\bar{\mathbf{x}}_{b_{\text{DSC}}}[k] = \Phi_{\mathbf{R}_{\text{DSC}}} v_{\text{or}_{\text{DSC}}} = \begin{bmatrix} i_{l1}[k] \\ i_{l2}[k] \\ v_{d1}[k] \\ v_{d2}[k] \end{bmatrix} \quad (2.28)$$

em que

$$v_{\text{orDSC}} = \begin{bmatrix} i_o[k-1] \\ vc_1[k-1] \\ vc_2[k-1] \\ i_{l1}[k-1] \\ v_{d1}[k-1] \\ i_{l2}[k-1] \\ v_{d2}[k-1] \\ m_1[k-1] \\ m_2[k-1] \\ i_o[k] \\ vc_1[k] \\ vc_2[k] \end{bmatrix} \quad (2.29)$$

Os ganhos do controlador foram apenas alterados de posição em relação a [Equação 2.13](#). Em (2.30) é ilustrado o cálculo dos índices de modulação de cada módulo onde o vetor de estados utilizado é demonstrado por (2.31).

$$\begin{bmatrix} m_1[k] \\ m_2[k] \end{bmatrix} = -\mathbf{L}_{DSC} \cdot v_L \quad (2.30)$$

onde

$$v_L = \begin{bmatrix} m1[k-1] \\ m2[k-1] \\ i_o[k] \\ vc1[k] \\ vc2[k] \\ il1[k] \\ il2[k] \\ vd1[k] \\ vd2[k] \\ ref[k] \\ q[k] \end{bmatrix} \quad (2.31)$$

```

1  #define STATE_OBSERVER          &g_controller_ctom.dsp_modules.
    dsp_vect_product [0]
2  #define STATE_OBSERVER_IN      &L_LOAD_K_1          // In: net_signals
    [1..12]
3  #define STATE_OBSERVER_OUT     &L_MOD1_K          // Out: net_signals
    [4..7]
4  #define NUM_ROWS_OBSERVER      4
5  #define NUM_COLUMNS_OBSERVER  12
6
7  #define STATE_CONTROLLER       &g_controller_ctom.dsp_modules.
    dsp_vect_product [1]
8  #define STATE_CONTROLLER_IN    &M_MOD1_K_1        // In: net_signals
    [8..18]
9  #define STATE_CONTROLLER_OUT   &DUTY_CYCLE_MOD_1  // Out:
    output_signals [0..1]
10 #define NUM_ROWS_CONTROLLER    2
11 #define NUM_COLUMNS_CONTROLLER 11
12
13 /// INITIALIZATION OF LOAD CURRENT CONTROL LOOP
14
15 /**
16 *      name:      STATE_OBSERVER
17 * description:   State observer
18 * dsp module:    DSP_Vect_Product
19 *      in:       STATE_OBSERVER_IN >> net_signals [1..12]
20 *      out:      STATE_OBSERVER_OUT >> net_signals [4..7]
21 */
22 init_dsp_vect_product (STATE_OBSERVER, NUM_ROWS_OBSERVER,
23 NUM_COLUMNS_OBSERVER, observer, STATE_OBSERVER_IN,
24 STATE_OBSERVER_OUT);
25
26 /**
27 *      name:      STATE_CONTROLLER
28 * description:   State controller
29 * dsp module:    DSP_Vect_Product
30 *      in:       STATE_CONTROLLER_IN >> net_signals [8..18]
31 *      out:      STATE_CONTROLLER_OUT >> output_signals [0..1]
32 */
33 init_dsp_vect_product (STATE_CONTROLLER, NUM_ROWS_CONTROLLER,
34 NUM_COLUMNS_CONTROLLER, controller, STATE_CONTROLLER_IN,
35 STATE_CONTROLLER_OUT);
36

```

Figura 17: Definição da estrutura utilizada para o produto matricial.

```

1 /**
2 *      name:      ERROR_LLOAD
3 * description:   Load current reference error
4 * dsp module:   DSP_Error
5 *      +:      LLOAD_REFERENCE
6 *      -:      LLOAD_K
7 *      out:     LLOAD_ERROR
8 */
9
10 init_dsp_error(ERROR_LLOAD, &LLOAD_REFERENCE, &LLOAD_K, &LLOAD_ERROR)
    ;

```

Figura 18: Estrutura definida para o cálculo do erro entre a referência e a corrente da carga.

No DSC é definida uma estrutura para manipulação e produto de matrizes conforme ilustra a Figura 17. Esta estrutura tem como argumentos o nome da estrutura, número de linhas, número de colunas, a matriz de ganhos (controlador ou observador), o vetor de estados e os estados de saída, respectivamente. Os estados de saída armazenam os resultados do produto da matriz de ganhos pelo vetor de estados como definidos em (2.26) e (2.30).

Foi também definida uma estrutura para o cálculo do erro da corrente i_o em relação a referência $ref[k]$ como ilustrado na Figura 18. Os argumentos da estrutura são, respectivamente, o nome, a referência de corrente, a corrente medida e a variável onde será armazenado o erro.

A Figura 19 ilustra como é executado o sistema em malha fechada. O cálculo dos estados estimados não está demonstrado por ser processado anteriormente (na malha aberta também se calcula o estimador). Primeiramente, é realizado o cálculo do erro da variável controlada (linha 8). Em seguida, ocorre a integração do erro (linha 11) e o cálculo de um novo índice de modulação através da lei de controle pela estrutura mostrada na linha 14 (em que é executada a operação definida em (2.30)). Depois, é aplicado o anti-windup (linhas 17-38), e então é inserido um novo índice de modulação dos conversores (linhas 40-41). Assim, é salvo as amostras atuais como passadas para cálculo nas próximas iterações (linhas 44-53).

O diagrama de blocos da Figura 20 ilustra a rotina descrita por Figura 19.

```

1  /// Closed-loop
2  else
3  {
4
5  SATURATE(LLOAD_REFERENCE, MAX_REF, MIN_REF);
6  REF_K = LLOAD_REFERENCE;
7
8  run_dsp_error(ERROR_LLOAD);
9
10 /// Integrator
11 Q_K = Q_K_1 + LLOAD_ERROR;
12
13 /// Calculate state controller
14 run_dsp_vect_product (STATE_CONTROLLER);
15
16 //SATURATE(DUTY_CYCLE_MOD_1, PWMMAXDUTY, PWMLMIN_DUTY);
17 if (DUTY_CYCLE_MOD_1 > PWMMAXDUTY)
18 {
19 DUTY_CYCLE_MOD_1 = PWMMAXDUTY;
20 Q_K = Q_K_1;
21 }
22 else if (DUTY_CYCLE_MOD_1 < PWMLMIN_DUTY)
23 {
24 DUTY_CYCLE_MOD_1 = PWMLMIN_DUTY;
25 Q_K = Q_K_1;
26 }
27
28 if (DUTY_CYCLE_MOD_3 > PWMMAXDUTY)
29 {
30 DUTY_CYCLE_MOD_3 = PWMMAXDUTY;
31 Q_K = Q_K_1;
32 }
33 else if (DUTY_CYCLE_MOD_3 < PWMLMIN_DUTY)
34 {
35 DUTY_CYCLE_MOD_3 = PWMLMIN_DUTY;
36 Q_K = Q_K_1;
37 }
38 }
39
40 set_pwm_duty_hbridge_inline (PWMLMOD1A, DUTY_CYCLE_MOD_1);
41 set_pwm_duty_hbridge_inline (PWMLMOD3A, DUTY_CYCLE_MOD_3);
42
43 /// Save current samples as past samples
44 LLOAD_K_1 = LLOAD_K;
45 V_C_MOD1_K_1 = V_C_MOD1_K;
46 V_C_MOD3_K_1 = V_C_MOD3_K;
47 LL_MOD1_K_1 = LL_MOD1_K;
48 LL_MOD3_K_1 = LL_MOD3_K;
49 V_D_MOD1_K_1 = V_D_MOD1_K;
50 V_D_MOD3_K_1 = V_D_MOD3_K;
51 M_MOD1_K_1 = DUTY_CYCLE_MOD_1;
52 M_MOD3_K_1 = DUTY_CYCLE_MOD_3;
53 Q_K_1 = Q_K;
54 }

```

Figura 19: Algoritmos que ilustram a rotina para executar a malha fechada.

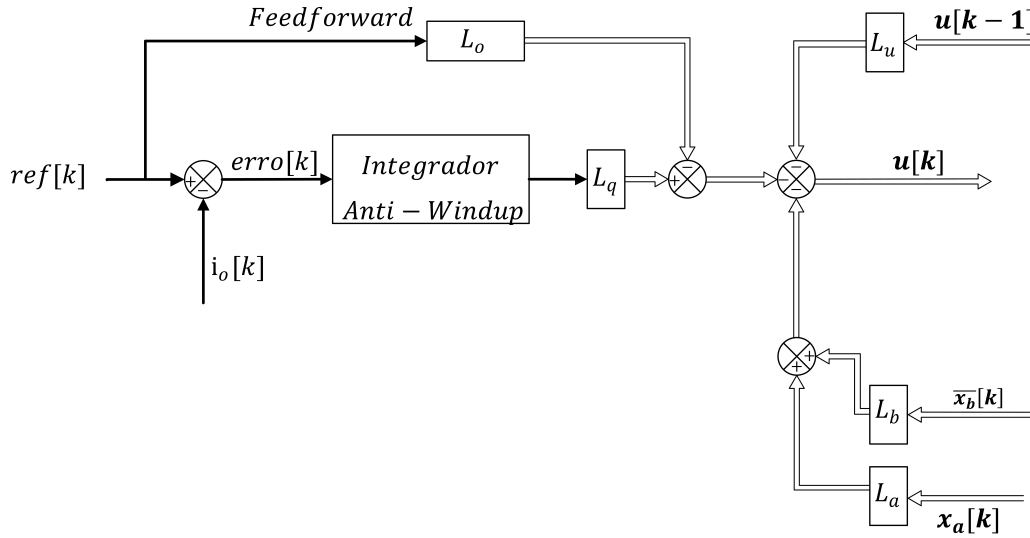


Figura 20: Diagrama de blocos da rotina demonstrada na Figura 19.

2.6 FEEDFORWARD PROPOSTO

Para diminuir o erro em regime permanente será empregado um diferente tipo de controlador *feedforward* baseado na metodologia do inverso da planta (GRAICHEN; HAGENMEYER & ZEITZ, 2005; WU, 2009). Dessa forma, com a referência de corrente na entrada do mesmo é possível obter aproximadamente em sua saída o índice de modulação desejado. É necessário então uma modelagem matemática precisa, que descreva a planta, como foi descrito na Equação 2.2. Na Equação 2.32 é expresso em valor numéricos a modelagem da corrente de saída de um módulo em relação ao índice de modulação, porém agora em função de transferência em tempo contínuo. A modelagem foi realizado utilizando o método de Laplace. Os parâmetros utilizados para a obtenção dos resultados são dados na Tabela 1.

$$G(s) = \frac{1,088 \cdot 10^{12} \cdot s + 1,286 \cdot 10^{16}}{s^4 + 1,113 \cdot 10^5 \cdot s^3 + 3,848 \cdot 10^9 \cdot s^2 + 4,516 \cdot 10^{13} \cdot s + 6,325 \cdot 10^{14}} \quad (2.32)$$

Percebe-se que quando se inverte $G(s)$ tem-se uma função de transferência imprópria $G(s)^{-1}$. Assim, para poder utilizar $G(s)^{-1}$ é necessário adicionar polos no controlador. Na Figura 21 é mostrada uma comparação do diagrama de Bode antes e depois da adição de três polos em 25000 rad/s. A adição de polos em tal frequência ocorreu devido a decomposição em série Fourier da forma de onda de referência. Percebeu-se que com 2000 componentes harmônicos em 2 Hz, tendo frequência máxima

aproximada de 25000 rad/s, o erro entre referência e série de Fourier seria menor que 100 ppm . Percebe-se que o sistema tem um comportamento semelhante ao inverso da planta para baixas frequências, e como a referência é periódica em 2 Hz, a adição dos polos irá influenciar minimamente no sistema.

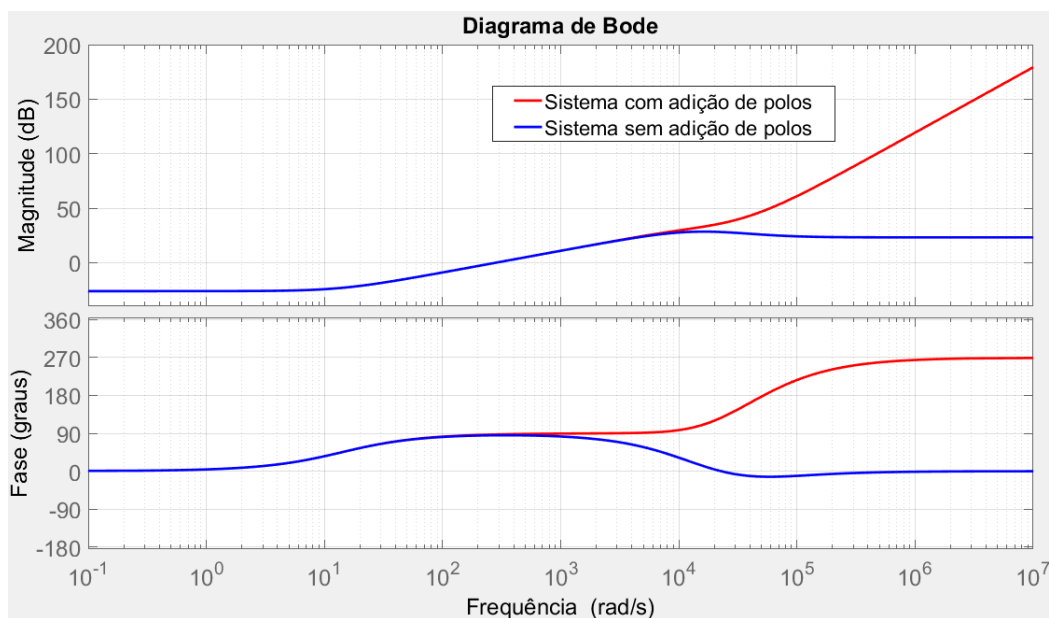


Figura 21: Comparação da resposta em frequência do sistema antes e depois da adição de polos.

Quando há associação de módulos, a complexidade da planta aumenta significativamente, o que, conseqüentemente, incrementa a ordem do *feedforward* representado como L_o . Desse modo, optou-se por utilizar a compensação do polo dominante, tornando o compensador de primeira ordem e facilitando a implementação.

Esse sistema considera um filtro *feedforward* como o representado na [Equação 2.33](#). Na [Figura 22](#) é comparado o diagrama de Bode do compensador de quarta ordem com o de primeira ordem em que também foi adicionado um polo em 25000 rad/s. Observa-se que para baixas frequências os sistemas têm comportamentos semelhantes. Entretanto, considerando o tempo de processamento de um filtro de primeira ordem com um de sétima ordem (necessário para a topologia em série) é mais interessante utilizar o *feedforward* de primeira ordem por sua simplicidade e tempo de processamento reduzido.

$$L_{ff}(s) = \frac{L_o s + R_o}{s + 25000} \quad (2.33)$$

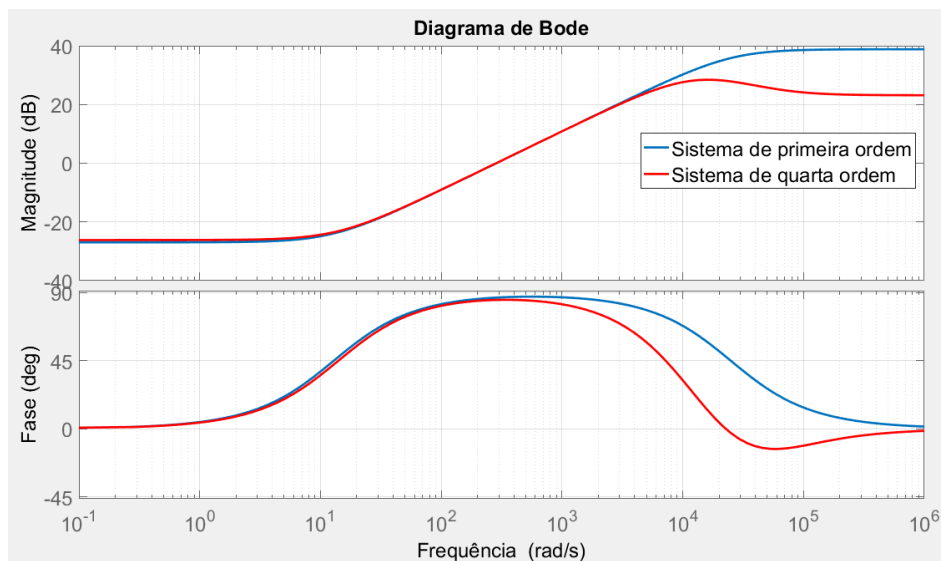


Figura 22: Resposta em frequência do *feedforward* de quarta ordem proposto comparado ao de primeira ordem.

O filtro $L_{ff}(s)$ foi discretizado utilizando Tustin com o mesmo período que o de comutação. Assim, é ilustrado na Figura 23 a estratégia de controle com o *feedforward* proposto.

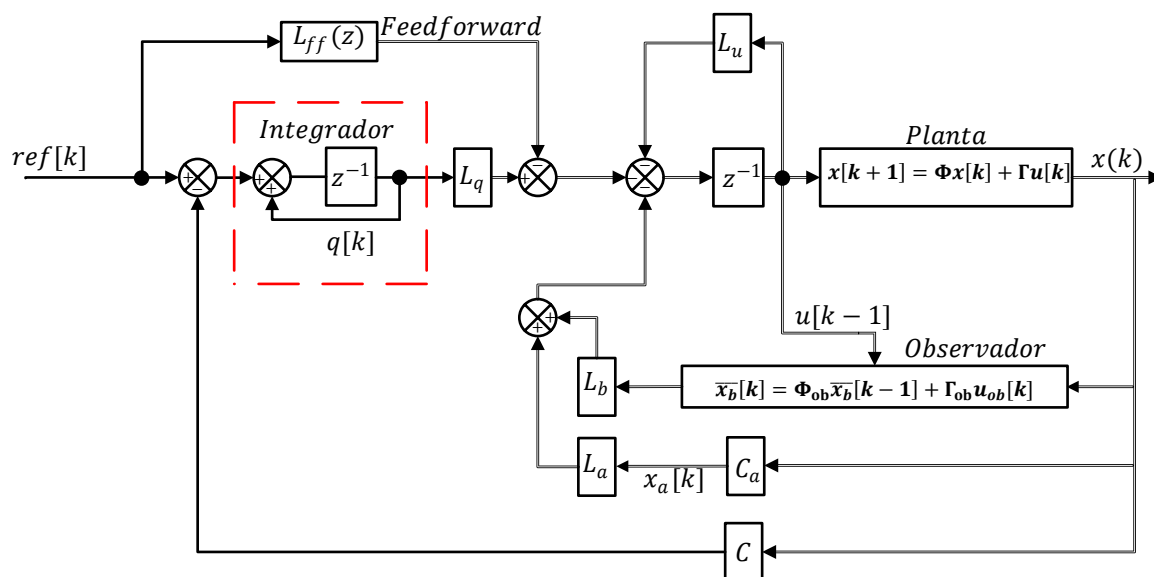


Figura 23: Estratégia de controle utilizando o *feedforward* proposto em (2.33).

2.7 ANÁLISE DE ESTABILIDADE

Com a estratégia de controle descrita, os parâmetros do protótipo listados na [Tabela 1](#) e o modelo do sistema descrito de (2.7) à (2.10) é possível calcular os ganhos do controlador e observador através do DLQR.

Tabela 1: Valores dos elementos do estágio de saída.

Parâmetro	Valor
V_{cc}	6,1 V
R_{in}	0,026 Ω
L_{in}	94 mH
C_{dn}	23,5 μF
R_{dn}	3,6 Ω
C	2,8 μF
R_o	0,274 Ω
L_o	21,3 mH

Primeiramente, será analisada a estabilidade para o sistema desconsiderando o observador de estados como ilustrado na [Figura 24](#).

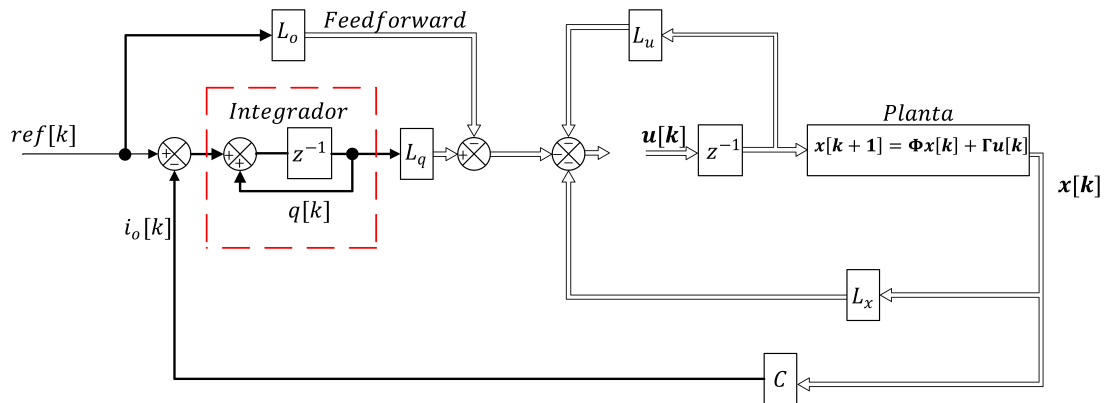


Figura 24: Diagrama de blocos para o sistema desconsiderando a dinâmica do observador de estados de ordem reduzida.

O sistema é controlável, sendo o posto da matriz de controlabilidade igual a dimensão da matriz aumentada descrita em (2.12). Para dois módulos associados em série, o sistema possui 10 variáveis de estado, sendo 7 referentes aos estados da planta, 2 ao atraso do sinal de entrada de cada módulo e 1 ao integrador. Em (2.34) são descritas as matrizes \mathbf{Q} e \mathbf{R} .

em que:

$$\mathbf{L}_{x_1} = \begin{bmatrix} 0,0246170 & 0,0014494 & -0,0002235 \\ 0,0213686 & 0,0007972 & 0,0000969 \end{bmatrix}$$

$$\mathbf{L}_{x_2} = \begin{bmatrix} 0,0213686 & 0,0007972 & 0,0000969 \\ 0,0246170 & 0,0014494 & -0,0002235 \end{bmatrix}$$

$$\mathbf{L}_o = \begin{bmatrix} 4,9181104 \\ 4,9181104 \end{bmatrix}$$

$$\mathbf{L}_u = \begin{bmatrix} 0,0345279 & 0,0284201 \\ 0,0284201 & 0,0345279 \end{bmatrix}$$

$$\mathbf{L}_q = \begin{bmatrix} -0,1249583 \\ -0,1249583 \end{bmatrix}$$

É importante frisar que o emprego da matriz \mathbf{L} é feito utilizando 32 bits para a escrita dos ganhos, para que os números escritos sejam os mesmo interpretados pelo microcontrolador.

Para verificar a estabilidade do sistema analisou-se sua resposta em frequência ilustrada na [Figura 25](#). O sistema possui margem de ganho (MG) de 34,9 dB e margem de fase (MF) igual a 53,2°. O sistema apresentou alto ganhos para baixa frequência devido a planta ter uma característica passa-baixa e ao projeto do controlador visar um elevado ganho em baixas frequências, além de uma resposta rápida da planta. Esse fato pode ser evidenciado no diagrama de Bode pela frequência em que a magnitude cruza o valor de 0 dB. A faixa de passagem para este caso é de 268 Hz.

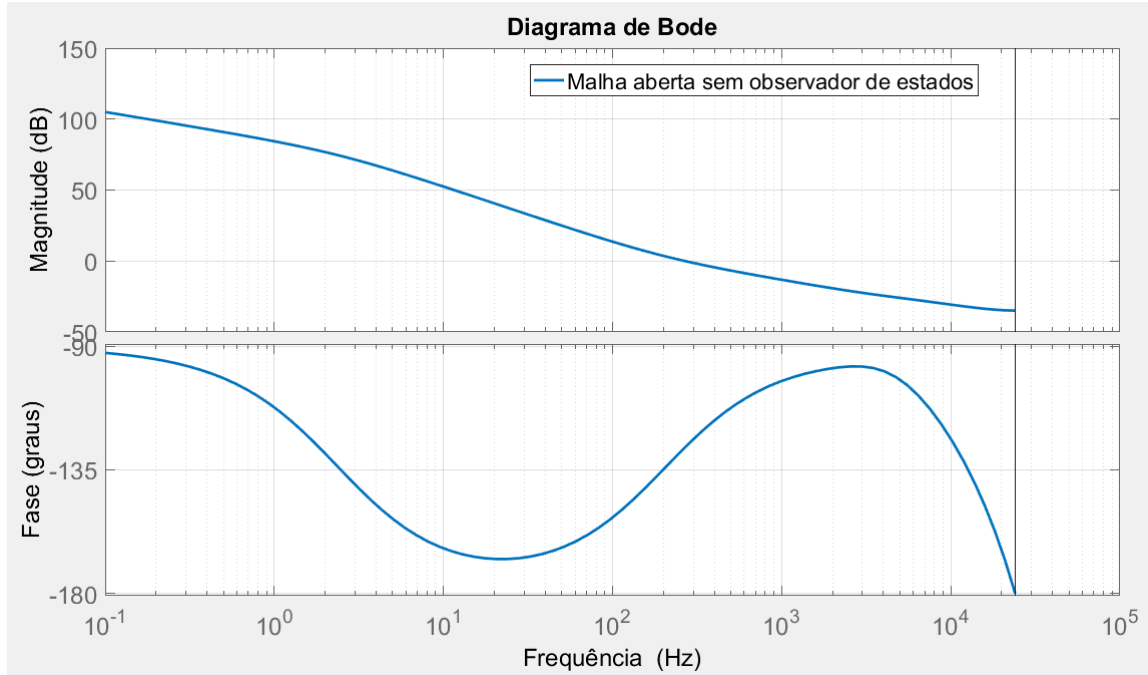


Figura 25: Resposta em frequência do sistema em malha aberta sem considerar o observador de estados.

Com a análise da resposta em frequência do controlador, passou-se para a avaliação da resposta em frequência do sistema completo, considerando o controlador e observador como ilustrado em (26).

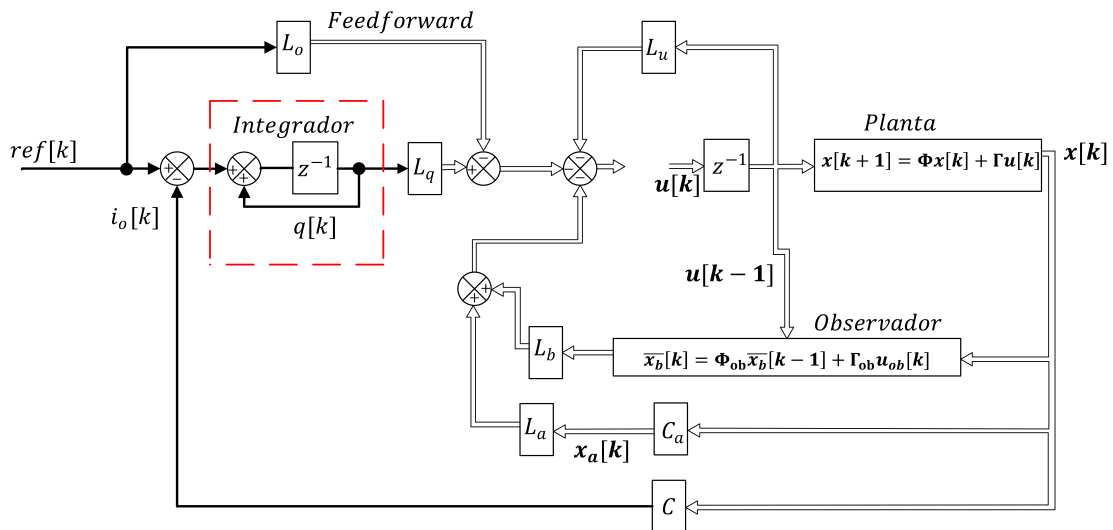


Figura 26: Diagrama de blocos do sistema em malha aberta.

Dessa forma, em (2.38) são descritas as matrizes \mathbf{Q}_{or} e \mathbf{R}_{or} necessárias para o cálculo dos ganhos do observador de estados.

$$\mathbf{Q}_{or} = \begin{bmatrix} 1 & & & \\ & 1 & & \\ & & 1 & \\ & & & 1 \end{bmatrix} \quad \mathbf{R}_{or} = \begin{bmatrix} 1 & & \\ & 1 & \\ & & 1 \end{bmatrix} \quad (2.38)$$

Para obter a matriz de ganhos do observador é utilizada a função **DLQR** no MATLAB. Para isso são inseridas como argumentos da função as matrizes Φ_{bb}^T , Φ_{ab}^T , \mathbf{Q}_{or} e \mathbf{R}_{or} e ela retorna a matriz \mathbf{L}_{or}^T . A matriz \mathbf{L}_{or} é descrita em (2.39) com todos valores em 32 bits.

$$\mathbf{L}_{or} = \begin{bmatrix} 0,1835127 & 0,0002481 & 0,0001088 \\ 0,1842975 & 0,0001062 & 0,0002134 \\ 0,0002481 & 0,1835127 & 0,0001088 \\ 0,0001062 & 0,1842975 & 0,0002134 \end{bmatrix} \quad (2.39)$$

Para analisar a influência do observador de estados no sistema em malha aberta foi ilustrada a resposta em frequência do sistema **Figura 27** onde se apresentou uma **MG** igual à 31,4 dB e **MF** igual a 53,1°.

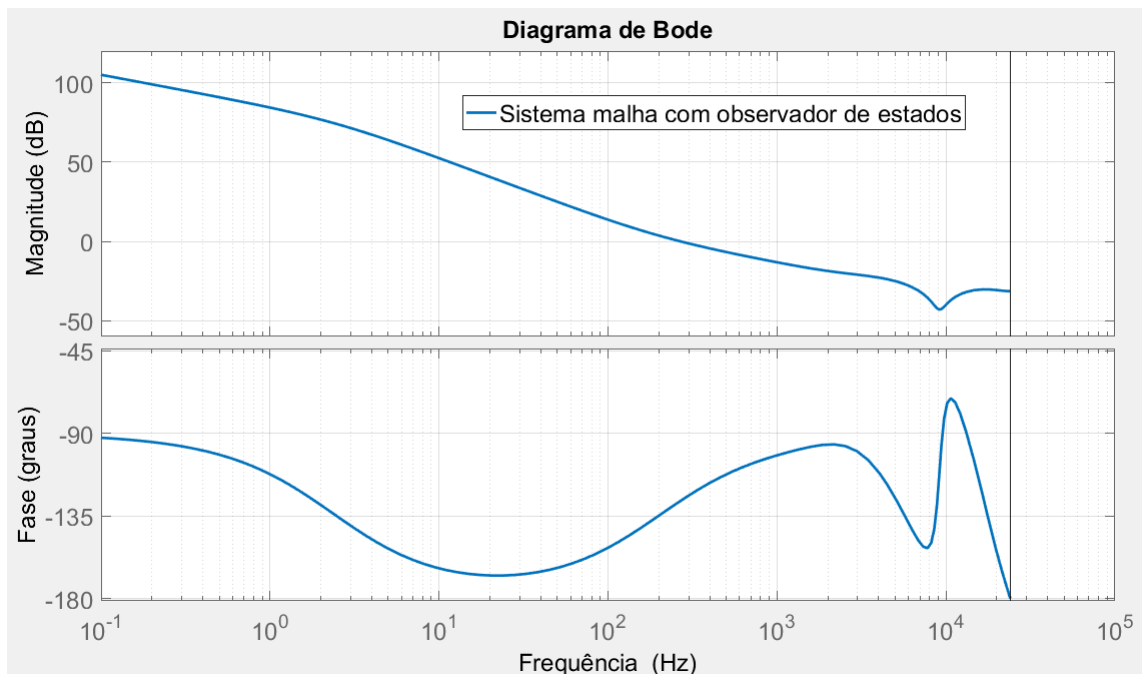


Figura 27: Resposta em frequência do sistema em malha aberta considerando observador de estados.

Além da análise em malha aberta, é também avaliado os polos e zeros em malha fechada como ilustrado na **Figura 28**. Observa-se que os polos do sistema estão locali-

zados dentro do círculo unitário. Levando-se em conta que as margens de ganho e fase são positivas e os polos em malha fechada estão dentro do círculo unitário, o sistema de controle com o observador de ordem reduzida é considerado estável.

Na [Figura 29](#) é feita uma comparação da resposta em frequência do sistema com e sem observador de estados de ordem reduzida. A margem de fase do sistema praticamente não se alterou, porém houve uma queda na margem de ganho de 34,9 dB para 31,4 dB. Percebe-se que o observador de estados não altera a dinâmica do controlador em baixas frequências.

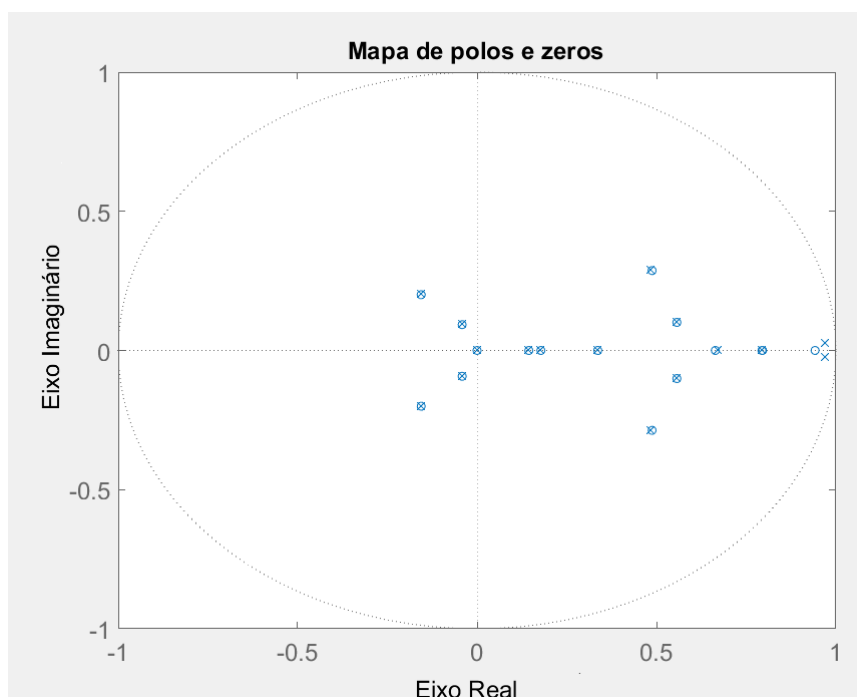


Figura 28: Mapa de polos e zeros em malha fechada.

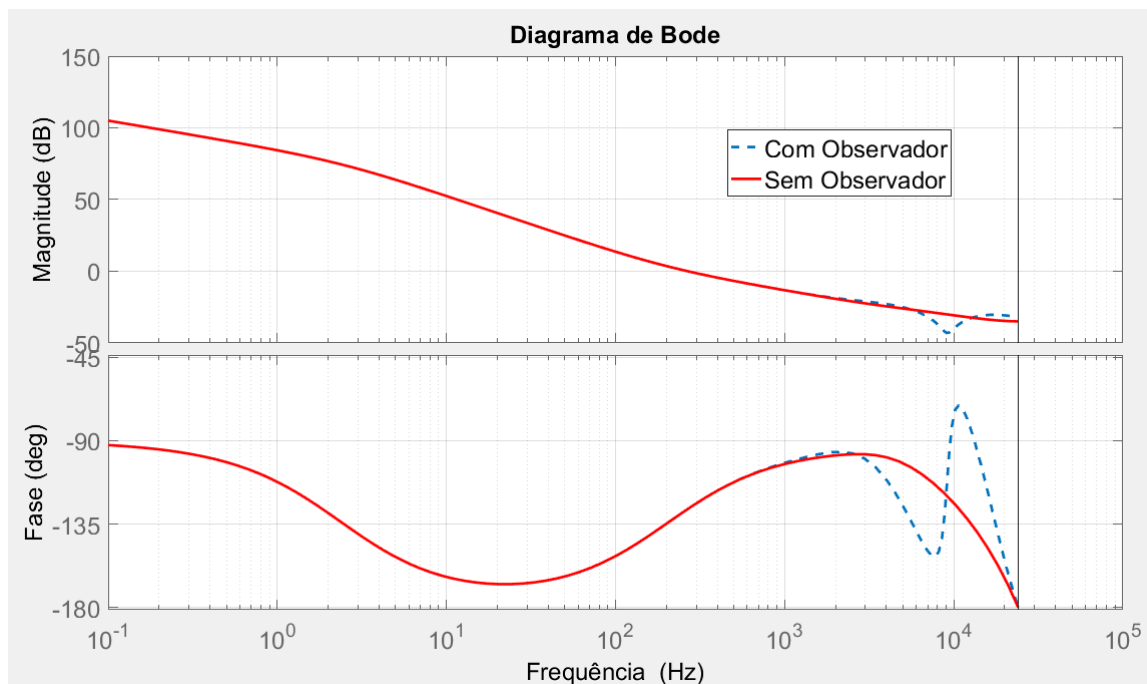


Figura 29: Influência do observador na resposta em frequência.

2.8 CONCLUSÕES PARCIAIS

Neste capítulo foi apresentada a modelagem em espaço de estados de um e dois módulos associados em série.

Foram realizadas a discretização da planta e a descrição da estratégia de controle utilizada, assim como sua implementação no [DSC](#).

De posse do modelo em malha fechada e dos parâmetros do protótipo foram feitas análises em malha aberta e malha fechada para avaliar a estabilidade do sistema. A utilização do observador de estados não afetou a estabilidade do sistema. Foi possível comprovar a estabilidade através das margens de fase e ganho, e pela localização dos polos e zeros em malha fechada.

Foram descritos os valores das matrizes de ganho do controlador e observador, o que permite a realização de testes de simulação e em bancada para verificar seu comportamento.

3 MATERIAIS E MÉTODOS

3.1 INTRODUÇÃO

A implementação de controle digital se torna interessante devido a possibilidade de se aplicar estratégias de controle mais sofisticadas do que as analógicas. E ainda, possibilita mudar a estratégia de controle sem, ou com poucas, modificações no hardware do controlador ([ALMEIDA, 2011](#)).

Através do acordo de cooperação entre Universidade Federal de Juiz de Fora ([UFJF](#)) e Centro Nacional de Pesquisa em Energia e Materiais ([CNPEM](#)), foi fornecido um protótipo para validação das estratégias de controle sugeridas para a fonte de corrente do Sirius. Os parâmetros de projeto de controladores foram baseados neste protótipo que é composto por 4 conversores em ponte completa para o estágio de saída e que podem ser associados em série e/ou em paralelo. Como estágio de entrada são utilizadas 4 fontes de bancada de alimentação.

3.2 INTERRUPTORES DO CONVERSOR UTILIZADO

Na estrutura da fonte de corrente do Sirius são utilizados Transistores Bipolar de Porta Isolada, (do inglês, *Insulated Gate Polar Transistors*) ([IGBT](#))s por trabalharem com correntes elevadas. No módulo utilizado a corrente é limitada em 10 A, foi empregado o uso de Transistor de efeito de campo metal-óxido-semicondutor, (do inglês, *Metal Oxide Semiconductor Field Effect Transistor*) ([MOSFET](#)). Mais especificamente, o SI7898DP para montagem da estrutura do conversor.

Além da possibilidade de comutar os interruptores em frequências mais elevadas, as perdas por condução são menores. Para o acionamento dos mesmos foi predefinido, em software, um tempo morto de 300 ns.

3.3 CONTROLADOR DIGITAL DE SINAIS

O DSC utilizado foi o F28M36P63C2 da *Texas Instruments*, cuja a placa de desenvolvimento mostrada na [Figura 30](#) foi elaborada e construída pelo LNLS. Esse DSC é composto por dois núcleos com subsistemas de comunicação (ARM Cortex-M3 ou simplesmente ARM) e controle em tempo real (TMS320C28x 32-Bit CPU ou simplesmente C28).

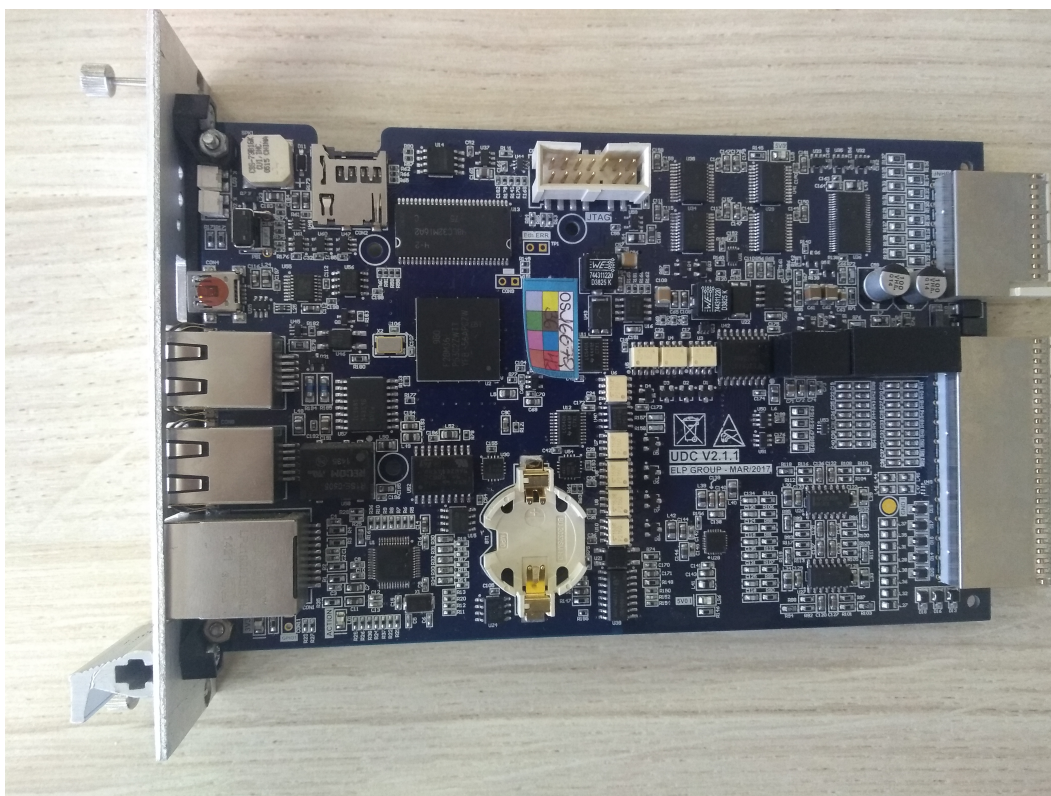


Figura 30: Foto da placa de desenvolvimento do F28M36P63C2.

O subsistema de comunicações possui diversos periféricos incluindo Ethernet 1588, USB OTG com PHY, CAN, UART, SSI, I2C e uma interface externa. O subsistema de controle em tempo real é um processador de ponto flutuante de 32 bits e possui periféricos de controle flexíveis e de alta precisão ([TEXAS, 2017](#)).

3.4 MEDIÇÃO DE GRANDEZAS ELÉTRICAS

A precisão das grandezas elétricas medidas dependem diretamente do tipo de transdutor utilizado ([ALMEIDA, 2011](#)). Neste trabalho serão utilizados sensores de corrente do tipo *Zero Flux Detector* que apresentam elevada acurácia, linearidade, alta resolu-

ção, larga banda de passagem e poucos ruídos no sinal de saída. Sensores de tensão com isolamento galvânico fornecem medições de tensão diferencial isoladas de alta qualidade (LEM, 2018).

Transdutores de Corrente

O transdutor de corrente utilizado foi o ITN 12-P que apresenta saída em corrente e suas principais características estão descritas na [Tabela 2](#).

Tabela 2: Características do transdutor de corrente.

Parâmetro	Valor
Corrente de medição	0...25A
Corrente primária nominal	8,8 A
Corrente secundária nominal	35 mA
Taxa de conversão	1:250
Tensão de alimentação	± 15 V

Transdutores de Tensão

O transdutor de tensão utilizado foi o Isoblock V e suas principais características estão descritas na [Tabela 3](#).

Tabela 3: Características do transdutor de tensão.

Parâmetro	Valor
Tensão de medição	0...50V
Ruído do sensor integrado (referenciado a entrada)	<6 mV
Taxa de conversão	1:5
Tensão de alimentação	8...28 V

Conversores Analógico Digital

Apesar do microcontrolador ter canais de Conversor Analógico Digitaldo inglês, *Analog-to-Digital Converter*) (ADC) foram utilizados conversores externos. Isso foi feito, para isolar os sinais analógicos que entravam na placa UDC. Dessa forma, isolou-se a comunicação digital do ADC com o F28M36P63C2.

O conversor utilizado para discretizar a tensão de saída do módulo foi o Circuito Integrado (CI) ADS8638SRGER. Ele possui 8 canais de 12 bits e foi inserido na placa de desenvolvimento ([Figura 30](#)). O conversor então se comunica com o ARM. Porém o

ARM, não fica dedicado a conversão A/D, sua principal função é a comunicação com o sistema de controle. Por esse motivo, foi fixada uma taxa de conversão de 1 kHz. Isso se deve, ao protótipo ter sido fabricado para apenas monitorar tal medida, e não ter o intuito de utilizá-la em uma malha de controle.

O conversor utilizado para discretizar a corrente de saída foi o CI AD7634BSTZ. Ele pode converter a uma taxa de 500 kHz e tem uma resolução de 18 bits, o que não implica em nenhum problema para a estrutura de controle proposta dado que ele comunica diretamente com o C28. A Tabela 4 demonstra as taxas de conversão utilizadas, o transdutor, o filtro anti-aliasing de 1º ordem e a resolução dos sinais medidos.

Tabela 4: Características da Conversão Analógico Digital.

Sinal Medido	Taxa de Amostragem	Frequência de corte filtro	Resolução (bits)
Corrente de saída no módulo 1	48 kHz	24 kHz	18 bits
Corrente de saída no módulo 2	48 kHz	24 kHz	18 bits
Tensão de saída do módulo 1	1 kHz	402 Hz	12 bits
Tensão de saída do módulo 2	1 kHz	402 Hz	12 bits

Na Figura 31 é exibida a diferença da tensão medida pelo osciloscópio (mais próxima do valor real) com a vista pelo controlador. Isso se deve a limitação física do circuito, trazendo uma baixa taxa de amostragem para a tensão de saída. Sendo assim, foi feita uma simulação levando em conta a quantização dos ADC e comparada a diferença com uma simulação desconsiderando esse fator o que está ilustrado na Figura 31. Pode-se perceber que para os mesmos ganhos de controlador e observador o sistema se tornou mais oscilatório em malha fechada devido a inserção do retentor de ordem zero, dessa forma é interessante simular levando em conta esse fator que tem impacto relevante na malha de controle. A Figura 32 faz a mesma comparação entre a corrente de saída amostrada e simulada.

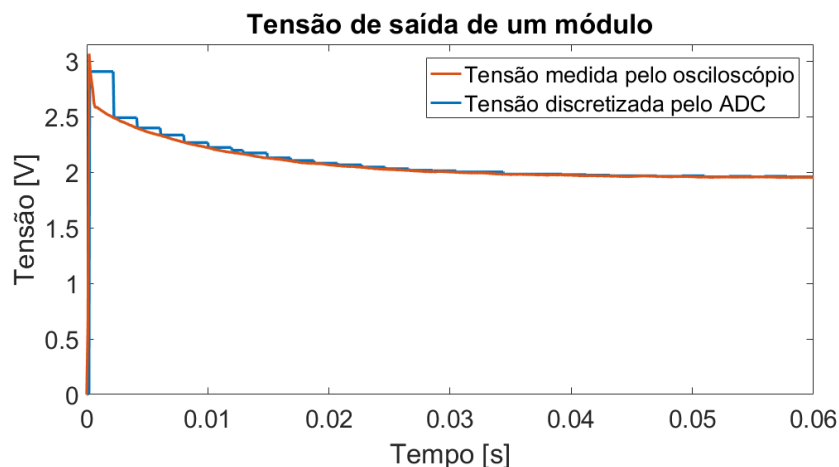


Figura 31: Efeito da amostragem em 1 kHz da tensão de saída.

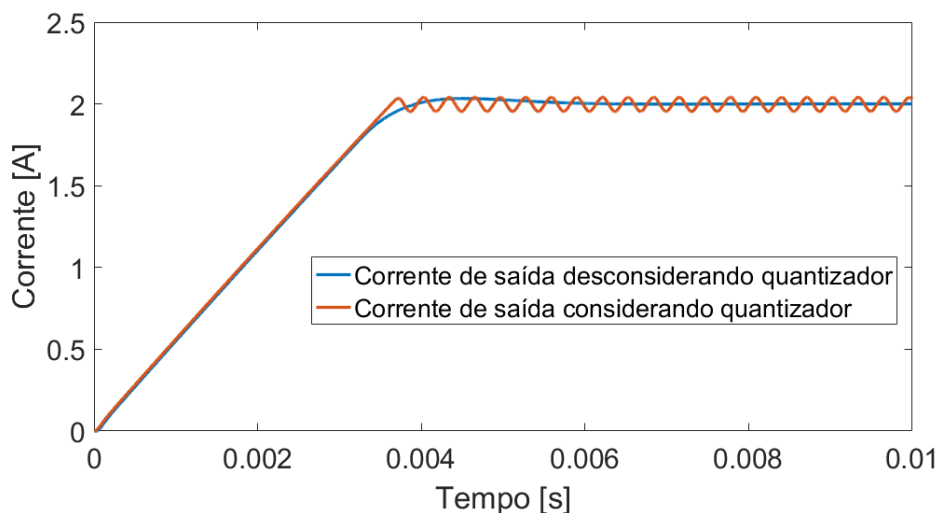


Figura 32: Efeito da amostragem em 48 kHz da corrente de saída.

3.5 OPERAÇÃO DO CONTROLADOR DIGITAL DE SINAIS

A programação implementada no [DSC](#) engloba malhas de controle, interface de comunicação do ARM com [ADCs](#) externos e via serial com um computador, inicialização de periféricos, comunicação entre os núcleos C28 e ARM. Tal implementação foi desenvolvida em linguagem C, no ambiente *Code Composer* da *Texas Instruments*, e em *Python* para interface de comunicação entre um computador e o ARM através de um conversor USB para RJ-45. Na [Tabela 5](#) estão descritas as principais funções de cada núcleo de processamento.

Tabela 5: Comparação das funções de cada núcleo de processamento.

ARM Cortex-M3	C28x
· Inicialização do Hardware	· Execução dos processos em tempo real com base nas configurações de operação definidas pelo ARM
· Configura operação da fonte	· Amostragem HRADC (ADC de alta resolução)
· Verificação de Interlocks	· Aplicação da lei de controle
· Leitura de Buffers	· Execução de Interlocks
· Interface Homem Máquina (IHM)	· Moduladores PWM

Na [Figura 33](#) é possível aprimorar a compreensão de como funciona a execução das instruções no C28. Percebe-se que a cada período do [PWM](#) é executada uma interrupção de controle onde ocorre a atuação do controlador que no caso é a interrupção de maior prioridade. A interrupção IPC acontece quando o ARM envia algum sinal para o C28. Ela pode, por exemplo, alterar a referência, o modo de operação e fazer leitura de buffers. A malha de BG (*background*) é o tempo em que não se está executando nenhuma lei de controle e o DSC está livre para receber qualquer outro tipo de interrupção. Também verifica se existe algum Interlock (intertravamento) no sistema (sobretensão, sobrecorrente, etc). No caso de haver uma interrupção de menor prioridade, a IPC à título de exemplo, a mesma somente será executada após finalizar o tratamento da interrupção de mais alta prioridade, a interrupção de controle no presente caso.

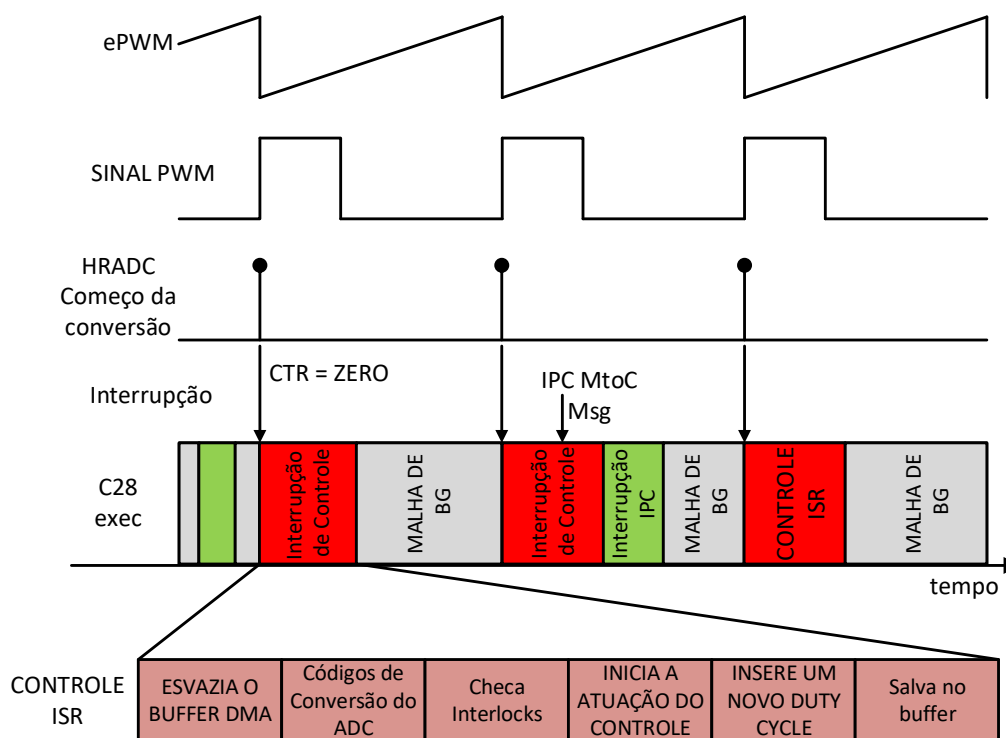


Figura 33: Execução do processador C28 em relação ao PWM.

O fluxograma mostrado na [Figura 34](#) ilustra a sequência lógica de execução de instruções durante uma interrupção de controle. Após esvaziar o buffer, é realizada a leitura dos [ADCs](#), caso o valor passe o limiar predefinido é executado um comando de *Interlock* e a fonte é desligada, do contrário a operação prossegue no modo selecionado. É importante ressaltar que quando a fonte é desligada, ficam salvos os dados de leitura em um buffer podendo então verificar qual tipo de falta ocorreu ocasionando o desligamento da fonte. A cada novo ciclo de [PWM](#) também são salvas as correntes e tensões medidas em um buffer e assim termina a interrupção de controle.

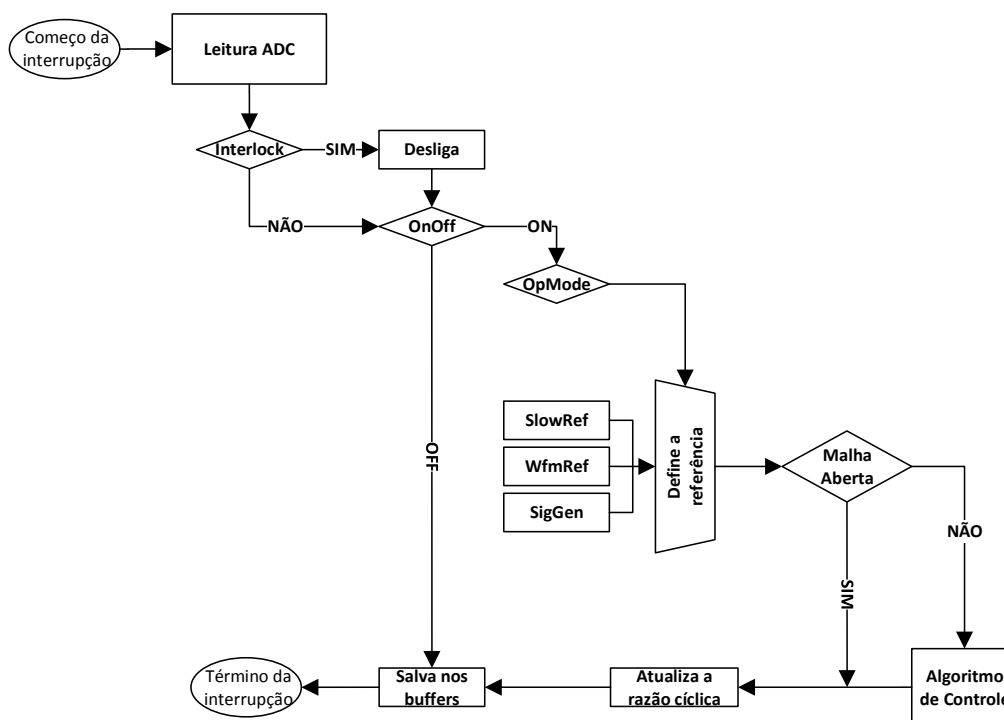


Figura 34: Fluxograma da sequência lógica de execução das instruções durante uma interrupção de controle.

Pela interface IHM do *Python* pode-se selecionar se o sistema operará em malha aberta ou fechada. Caso o sistema esteja operando em malha aberta, o valor de referência escolhido é um índice de modulação. Caso contrário, o valor passado ao DSC será a referência da corrente de saída.

Existem três modos de operação para gerar diferentes tipos de referência, o que também é escolhido pelo usuário. O primeiro modo, *SlowRef*, é ideal para testes em malha aberta e resposta ao degrau. Nesse caso, um único valor pode ser inserido. O segundo modo, *WfmRef*, é muito utilizado para vários degraus ou formas de onda não convencionais. Para sua operação é inserido um vetor com o número desejado de pontos. É necessário uma fonte pulsos externa para sincronizar com o deslocamento do índice do vetor, de tal forma que a cada pulso é incrementado uma posição no vetor e esse valor é utilizado como referência.

O terceiro modo, *SigGen*, é comum quando se quer utilizar referências convencionais como uma onda quadrada ou triangular. Nesse modo, uma referência externa deve ser inserida em um pino configurado no DSC. É importante ressaltar que no segundo e no terceiro modo de operação é possível multiplicar a referência de entrada por um escalar.

O fluxograma apresentado na [Figura 35](#) ilustra o processo do sistema em malha fechada. É verificada a comunicação do ARM com o C28 para geração da referência nos três modos citados anteriormente. No módulo de controle, processado no C28, há a leitura do ADC e atualização do ciclo de trabalho. As saídas dos sensores de tensão e corrente passam por [ADCs](#) externos que são filtrados e então recebidos pelo controlador. Os *netsignals* são como todos os sinais são tratados dentro do μC (erro, corrente da carga magnética, etc), cada um tem sua numeração de *netsignals* e são variáveis globais. Esses sinais podem ser lidos a qualquer momento através de um *buffer* de dados.

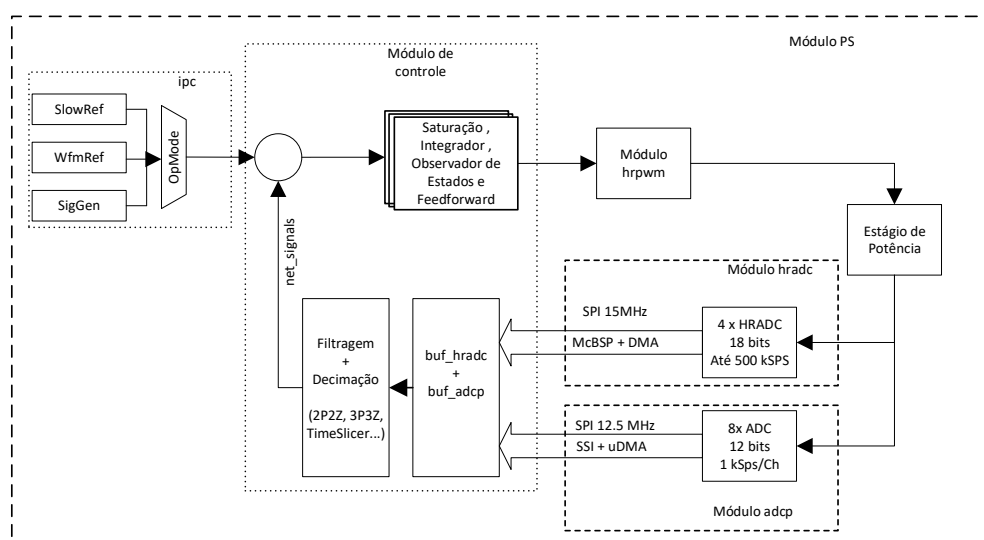


Figura 35: Diagrama de blocos do funcionamento do sistema em malha fechada.

3.6 MODELAGEM DA CARGA MAGNÉTICA

Para verificar os valores da indutância e da resistência intrínseca reais da carga, a mesma foi conectada uma fonte contínua de amplitude V_{in} em série, como ilustrado na [Figura 36](#).

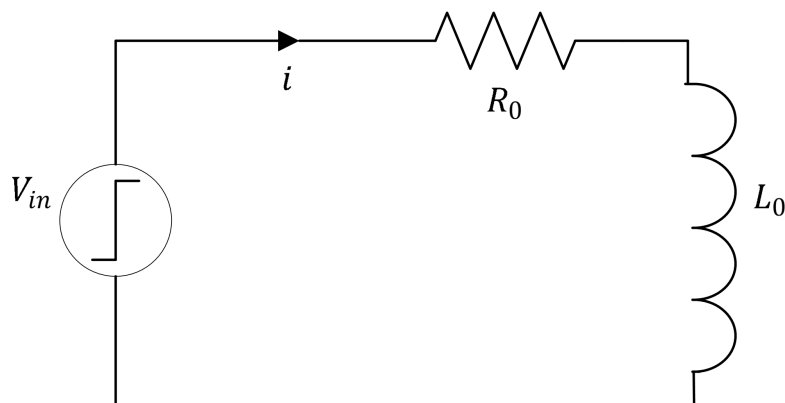


Figura 36: Circuito esquemático para a modelagem da carga magnética.

A dinâmica da corrente é descrita pela [Equação 3.1](#), onde a constante de tempo (τ) é demonstrada na [Equação 3.2](#) (OGATA, 2011) .

$$I(s) = \frac{V_{in}}{s + \frac{R_o}{L_o}} \quad (3.1)$$

em que

$$\tau = \frac{L_o}{R_o} \quad (3.2)$$

Sabendo que a indutância L_o em estado permanente se comportará como um curto, tem-se que a corrente de saída em estado permanente é igual a razão de V_{in} por R_o . Dessa forma, é analisada a resposta da corrente i quando se tem um degrau unitário em V_{in} como mostrado na [Figura 37](#). Pode-se perceber um valor em estado permanente da corrente i aproximadamente 3,648 A e em 63% do valor final é obtido τ aproximadamente 77 ms, considerando um degrau no instante $t=0$ s. Com esses valores é possível encontrar que a carga magnética é modelada por um resistor de 274 m Ω em série com um indutor de 21,3 mH.

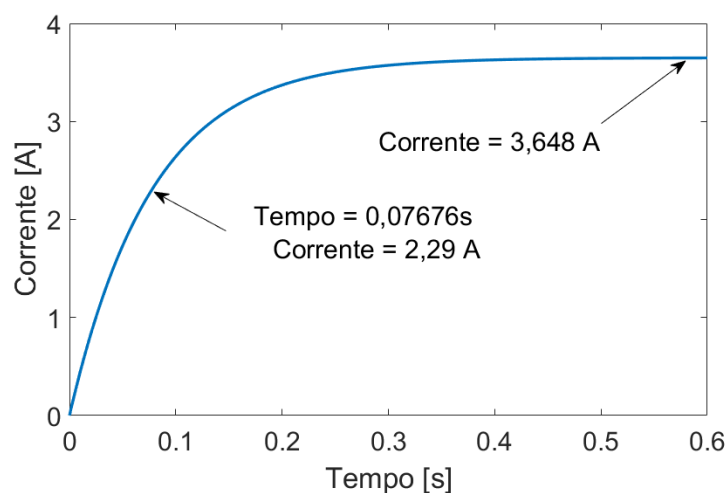


Figura 37: Resposta da corrente i para um degrau unitário em V_{in} .

3.7 SUBAMOSTRAGEM

Com a associação de módulos em série e paralelo, a complexidade do controlador, incluindo o observador de estados aumentam. Sendo assim, são necessárias mais operações durante a interrupção de controle.

Foi verificado que mesmo para o modo em série de dois módulos, o DSC não é capaz de executar rotinas de controle em tempo real. Na Figura 38, é possível verificar uma situação em que a rotina de controle consome praticamente todo tempo disponível durante o intervalo entre duas interrupções. Este tempo foi obtido através de um pino do DSC que fica em alta quando o mesmo está executando algum processo.

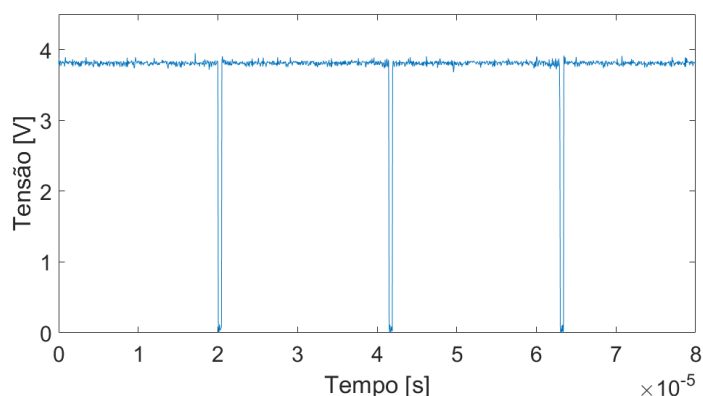


Figura 38: Tempo de execução pelo processador C28.

Dessa forma, para operar com a topologia série foi necessário utilizar a técnica de

subamostragem. Para tal, foi escolhida uma frequência de 24 kHz, metade da frequência de comutação, fazendo com que a interrupção de controle ocorra a cada dois ciclos. Dessa forma, foi necessário atualizar o projeto dos controladores. É importante destacar que foi utilizado o software MATLAB para projetar os ganhos dos controladores e observadores de estado. Todos os valores obtidos foram truncados em 32 bits, pois o C28 é um processador de 32 bits.

3.8 BANCADA EXPERIMENTAL

Na [Figura 39](#) é mostrada a foto da bancada utilizada para o controle de corrente da carga magnética, onde os elementos estão enumerados para facilitar a identificação:

1. Fontes de alimentação CC

Foram utilizadas duas fontes do modelo HWS1500-6. São fontes que tem uma tensão de saída entre 4,8 V e 7,2 V com máxima corrente de 250 A e potência máxima de 1500 W.

2. Gerador de formas de onda

O gerador de forma de ondas utilizado foi o Agilent 33521 A. Ele tem uma banda de 30 MHz para pulsos, ondas senoidais e quadradas.

3. Conversor USB-RJ45

4. Carga Magnética

5. Protótipo fornecido pelo [LNLS](#).

6. [IHM](#)

A interface foi utilizada através de notebook em que se era possível, utilizando um protocolo em Python, comunicar com o [DSC](#).

7. Osciloscópio

O osciloscópio utilizado foi o DSOX3024T da Keysight. Ele tem 4 canais analógicos com 200 MHz de banda com resolução do [ADC](#) de 8 bits.

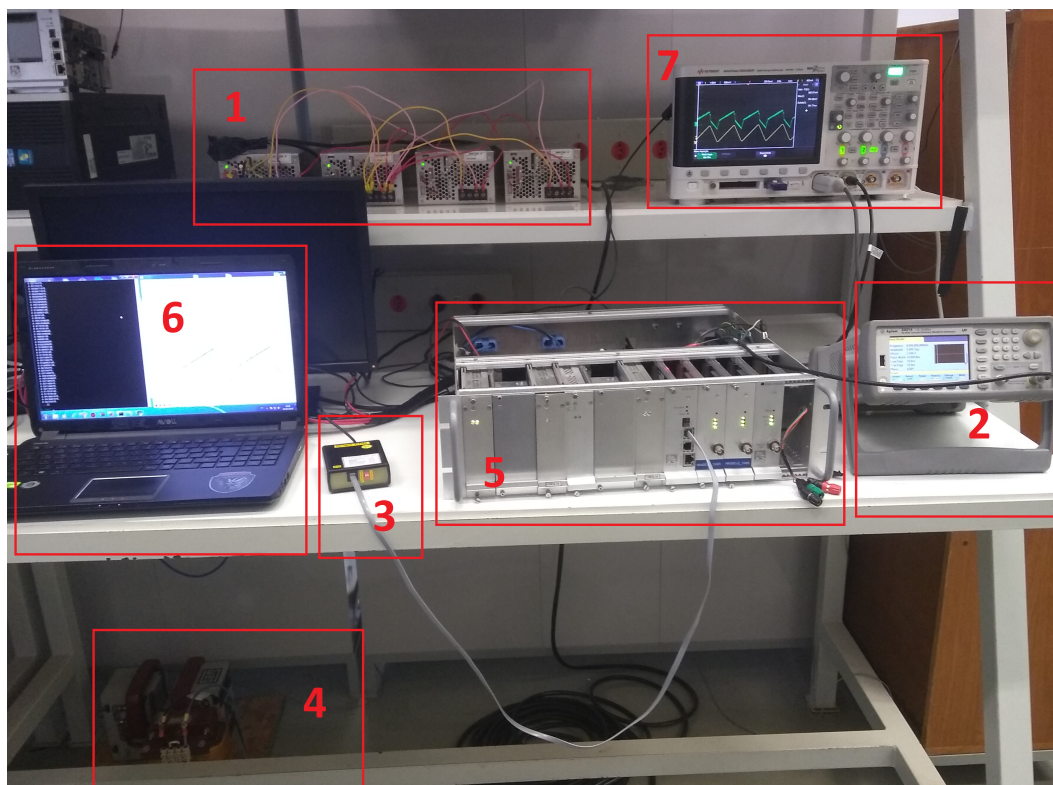


Figura 39: Bancada experimental.

3.9 CONCLUSÕES PARCIAIS

Neste capítulo foram apresentadas as principais características do protótipo utilizado, os sensores, conversores A/D, interruptores, entre outras.

Também foi descrito o funcionamento do DSC, assim como suas interrupções para realização do controle da corrente de magnetização das bobinas e leitura de dados através de um computador.

Evidenciou-se a necessidade da subamostragem do controlador. Devido ao aumento do número de variáveis de estados quando módulos são associados, as dimensões das matrizes de ganho do controlador e observador conseqüentemente aumentam. No caso da topologia para modos em série foi necessária a subamostragem do controlador e observador.

Por último realizou-se a modelagem da carga magnética e foi ilustrada a bancada experimental.

4 RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

Definida a estrutura do protótipo e a estratégia de controle moderno e discreta, este capítulo apresenta os resultados de simulação e experimentais.

Uma das metas principais da estratégia de controle é seguir com elevada precisão a referência e corrente, com erro inferior a 100 ppm. Também deve haver uma equalização da tensão de saída dos módulos.

4.1 DESCRIÇÃO DA ESTRUTURA EM SÉRIE

Na [Figura 40](#) é ilustrado o desenho esquemático da associação série de dois módulos.

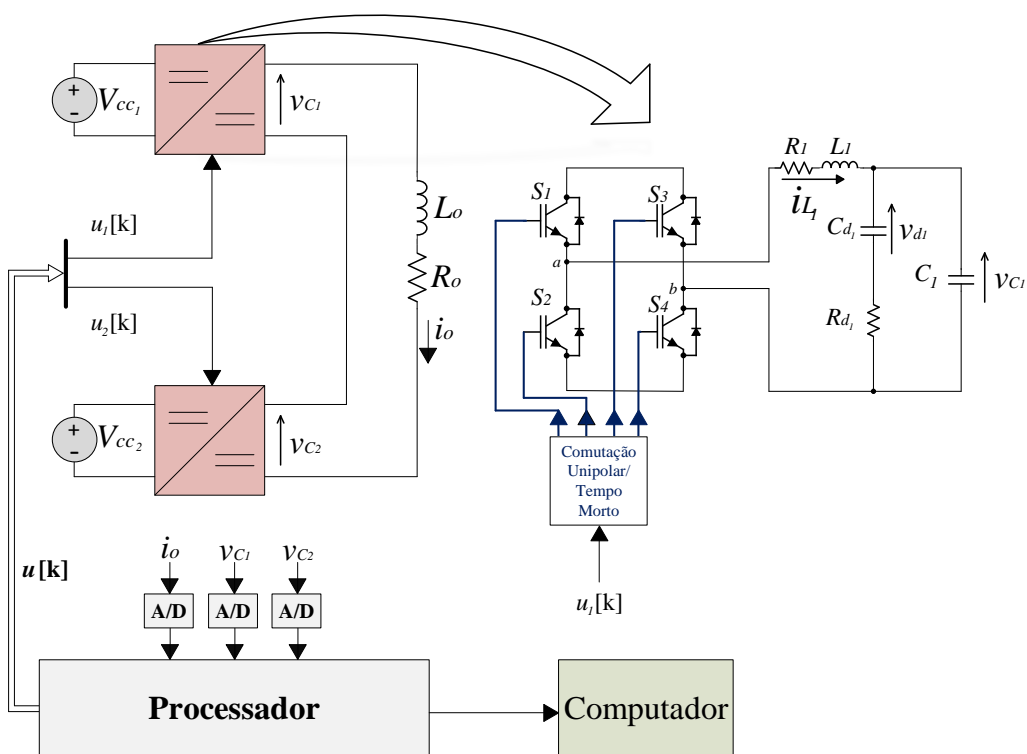


Figura 40: Diagrama esquemático do arranjo em série. Fonte adaptada de (OLIVEIRA, 2018)

O processador recebe como informação os sinais de medição de corrente, i_o , e de tensão, v_{C_1} e v_{C_2} . Primeiramente, é calculado o sinal de controle. Em seguida, é feita a observação dos estados que não foram medidos, sendo os valores estimados utilizados no próximo instante de processamento ($i_{l_1}, i_{l_2}, v_{d_1}, v_{d_2}$) obtidos por (2.37). Como saída, são enviados os sinais de disparo para acionamento dos interruptores ($\mathbf{u}[k]$). Para evitar que dois interruptores de um mesmo braço sejam acionados em um mesmo instante e provoque um curto-circuito no estágio de saída, é incluído um tempo morto entre interruptores de um mesmo braço.

No processador é realizado o cálculo da ação de controle (índices de modulação) que, ao passar por um saturador, fica limitada entre -0,95 e 0,95. O tempo morto utilizado foi de 300 ns. As matrizes de ganho do controlador e do observador estão descritas em (2.37) e (2.39), respectivamente.

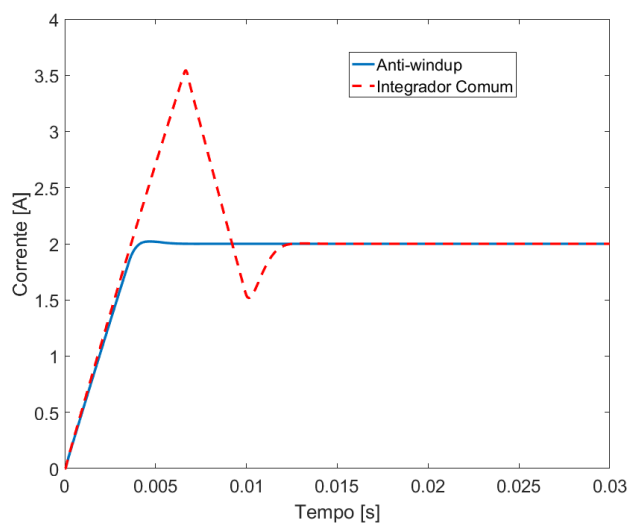
4.2 ESTRUTURAS DE CONTROLE

Nesta seção serão analisados o desempenho das estruturas do integrador *anti-windup*, do observador de estados, o erro da corrente da carga em relação à referência e a equalização das tensões de saída dos módulos .

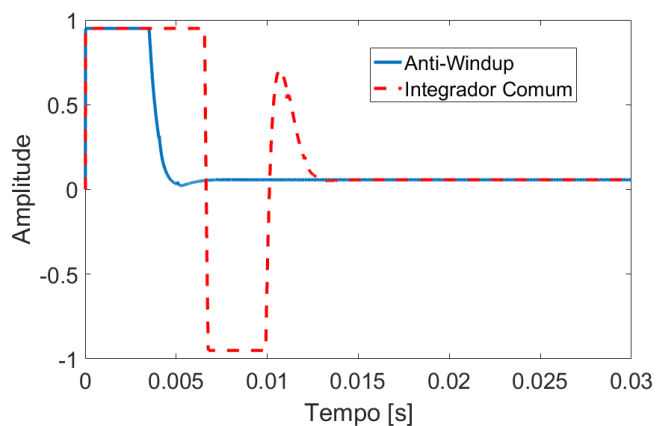
4.2.1 INTEGRADOR ANTI-WINDUP

Na Figura 41 (a) é exibido o resultado de simulação da corrente na carga com e sem a utilização do anti-windup, quando, em malha fechada, a referência de corrente é ajustada para um degrau de 2 A. O anti-windup apresenta sobressinal desprezível, ao contrário da ação do integrador comum que tem dinâmica oscilatória durante o transitório.

Na Figura 41 (b) é possível verificar a ação de controle quando entra na região de saturação. Observa-se que o integrador *anti-windup*, por não acumular erros enquanto está no período de saturação, atinge um caráter estacionário mais rapidamente que o integrador comum.



(a) Corrente da carga.



(b) Índice de modulação.

Figura 41: Comparação do efeito do integrador *anti-windup* em relação ao integrado comum.

4.2.2 OBSERVADOR DE ESTADOS

Na Figura 42 é possível constatar o resultado de simulação, em malha aberta, do desempenho dinâmico do observador de estados. Embora existam erros entre os valores medidos (em simulação) e estimados, essas diferenças são consideradas desprezíveis para efeitos do desempenho do controle da planta. Uma parcela considerável do erro de observação está relacionada ao tempo morto dos interruptores, que foi desprezado no projeto de observador de estados. Os degraus visíveis na Figura 42 (b) se deve a quantização da tensão v_{c1} , estado que tem grande influência em v_{d1} .

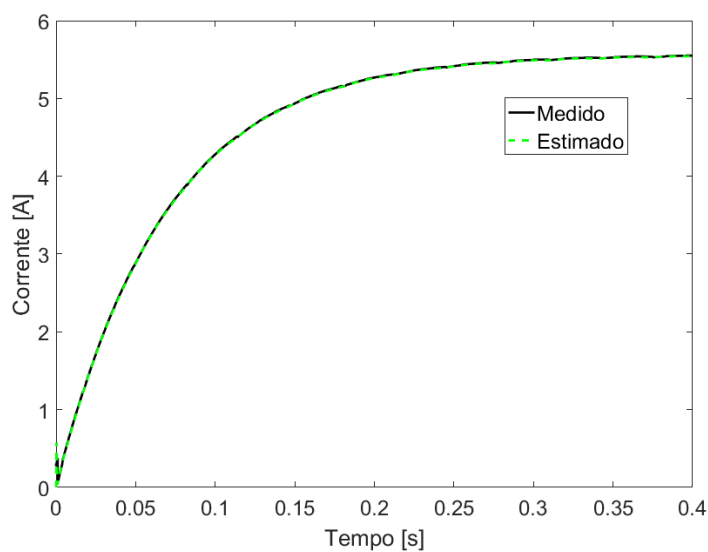
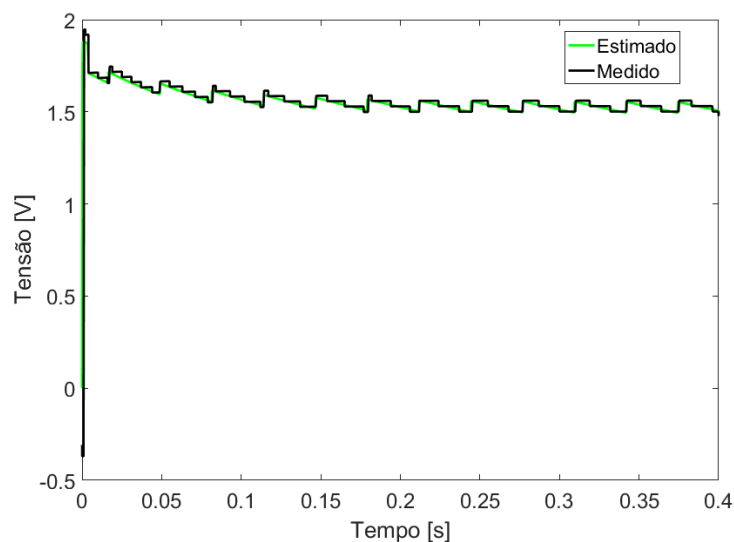
(a) Estimação da corrente i_{i_1} .(b) Estimação da tensão v_{d_1} .

Figura 42: Resultado de simulação do desempenho do observador.

4.2.3 CONTROLADOR COM OBSERVADOR DE ESTADOS

Os parâmetros utilizados para simulação do controle mostrados na [Figura 13](#) estão na [Tabela 6](#). A dinâmica de quantização dos conversores A/D foi considerada. É importante salientar que os testes em simulação incluem o *feedforward* descrito em (2.33).

Tabela 6: Parâmetros do módulo.

Parâmetro	Valor
V_{cc}	6,1 V
R_{in}	0,026 Ω
L_{in}	94 mH
C_{dn}	23,5 μ F
R_{dn}	3,6 Ω
C	2,8 μ F
R_o	0,274 Ω
L_o	21,3 mH
Frequência de comutação	48 kHz
Frequência de amostragem	24 kHz

Na [Figura 43](#) é mostrado o resultado da atuação do controle em malha fechada para seguir uma referência de corrente da carga durante dois ciclos. O cálculo do erro entre a referência e o medido, em [ppm](#), é feito de acordo com (4.1). Na [Figura 44](#) é ilustrado o gráfico do erro, que é inferior a 250 ppm. No entanto, para efeitos práticos no acelerador de partículas, o erro deve ser inferior a 100 [ppm](#) na rampa de subida (trecho em que acontece a injeção dos elétrons no *Booster*). A rampa de subida ocorre nos intervalos de 0,1 s à 0,35s de após o início de um período da onda. Neste caso, é possível verificar que o erro é de até 60 [ppm](#) após a estabilidade.

$$E = \frac{r - i_o}{A_{fonte}} 10^6 \quad (4.1)$$

em que: r é o sinal de referência, i_o é a corrente na carga e A_{fonte} é o valor de corrente nominal da fonte. No presente caso, foi considerada corrente de pico da fonte, ou seja, $A_{fonte} = 5A$.

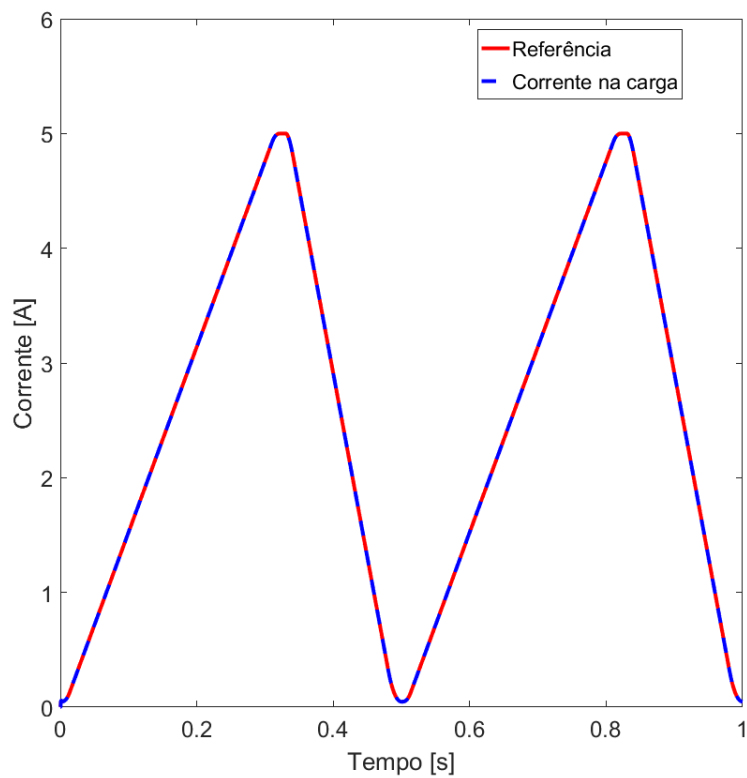


Figura 43: Corrente na carga (i_o) em relação a referência.

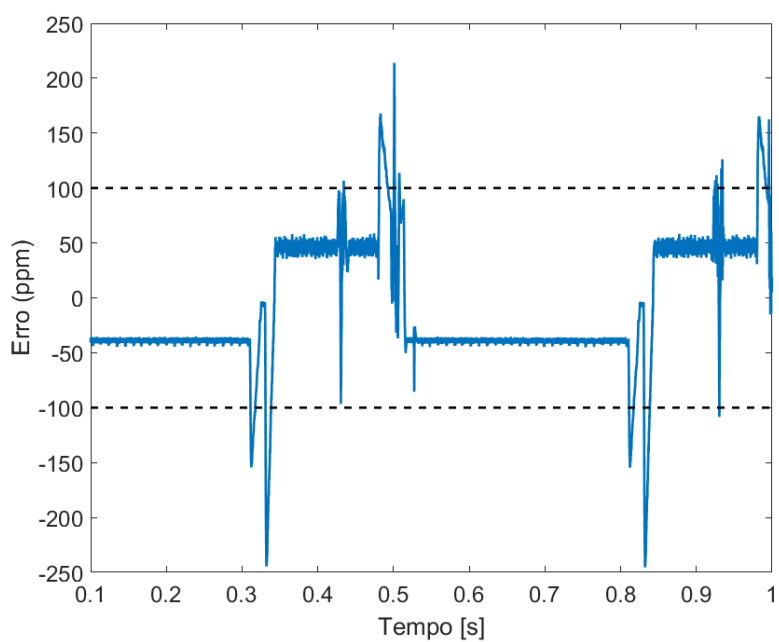


Figura 44: Erro da corrente injetada na carga em relação a referência.

4.2.4 EQUALIZAÇÃO DA TENSÃO DE SAÍDA

Um outro resultado que se busca é a equalização das tensões de saída dos módulos. Para avaliação desse comportamento foi realizada uma simulação, em malha fechada para módulos com os mesmos parâmetros, onde comparou-se as tensões de saída dos módulos. A tensão de saída v_{c1} é ilustrada na [Figura 45](#) (a). Na [Figura 45](#) (b) é ilustrada a diferença entre a tensão de saída dos dois módulos. Percebe-se que o erro é extremamente pequeno por volta de 300 pico Volts, ou seja, a tensão dos módulos está equalizada.

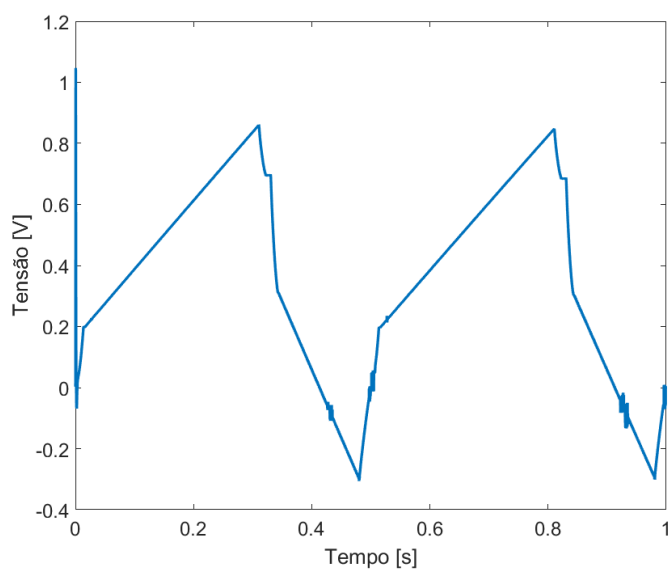
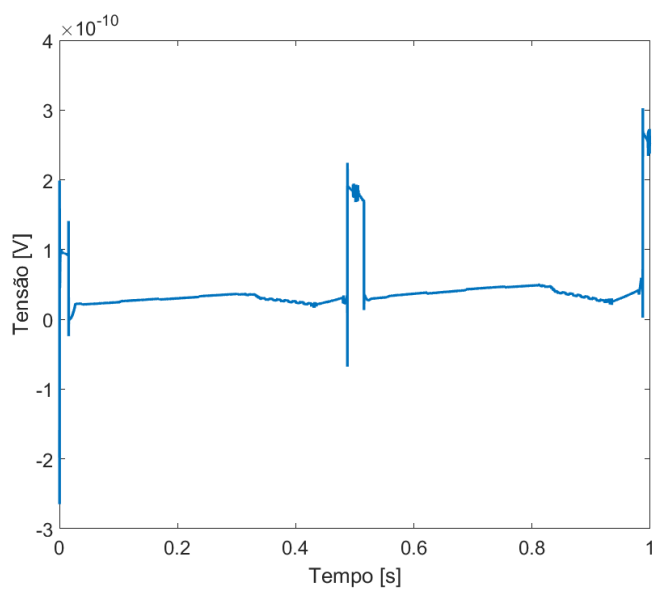
(a) Tensão v_{c1} .(b) Diferença entre as tensões v_{c1} e v_{c2} .

Figura 45: Resultado de simulação ilustrando a equalização da tensão de saída.

4.3 RESULTADOS DE BANCADA

Primeiramente será descrito o teste para um único módulo e depois será considerada a topologia com dois módulos em série. A estratégia de controle utilizada para a realização dos testes em bancada consiste na mostrada na [Figura 13](#), utilizando somente um ganho proporcional no *feedforward*. O protótipo utilizado tem uma corrente nominal de carga de 10 A.

4.3.1 ENSAIO DE MALHA ABERTA PARA UM MÓDULO

Nessa topologia o primeiro teste realizado foi a verificação do modelo matemático do filtro de saída em conjunto da carga magnética mostrado em (2.2). O conversor do estágio de saída foi submetido a um degrau de 0,5 no índice de modulação no instante nulo. Na Figura 46 é possível observar que a resposta da corrente na carga ao degrau apresenta uma dinâmica um pouco diferente da saída do experimental em relação ao circuito simulado, a dinâmica da corrente se aproxima do modelo. Ambas tem um comportamento transitório dominante de primeira ordem e, em estado permanente, apresentam um valor próximo. A grande constante de tempo da corrente magnética da saída está associada ao polo dominante da carga magnética. No entanto, o modelo dinâmico da saída é de quarta ordem, devido a presença do filtro de saída.

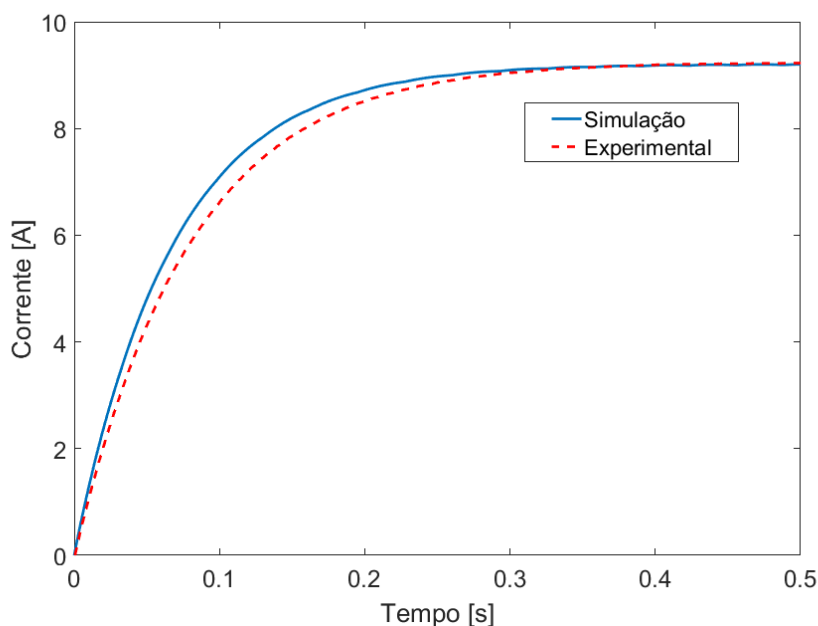
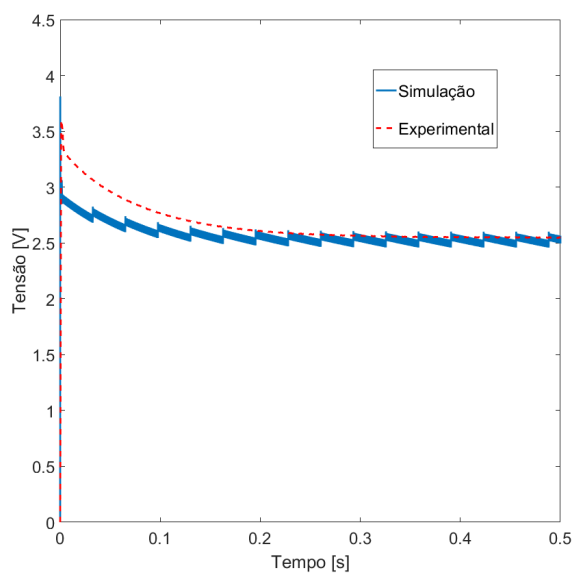
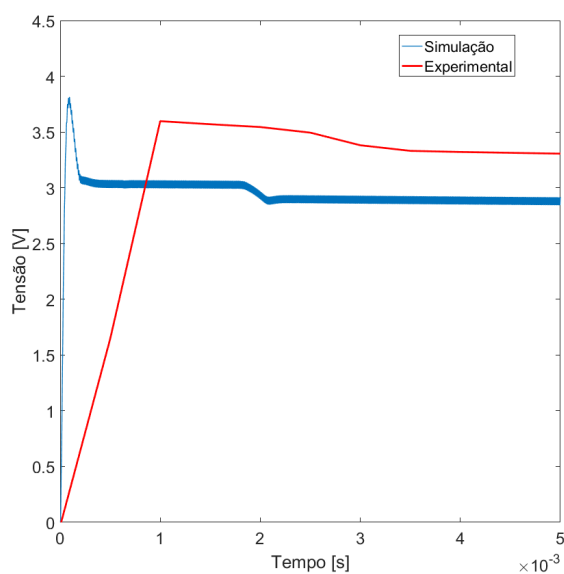


Figura 46: Comparação da corrente da carga i_o do circuito simulado e experimental para um degrau de 0,5 no índice de modulação.

Na Figura 47 (a) é mostrada a resposta dinâmica de v_{c1} . Percebe-se que o estado permanente do modelo matemático e experimental são próximos. Entretanto, com uma ampliação no momento do degrau na Figura 47(b), observa-se uma resposta dinâmica diferente da simulação comparado ao experimental. Suspeita-se, neste caso, da limitação da taxa de variação de corrente pelas fontes que alimentam os módulos.



(a) Resultado completo.



(b) Resultado para um intervalo de 5 ms.

Figura 47: Comparação da tensão de saída v_{c1} do circuito simulado com o experimental quando é dado um degrau de 0,5 no índice de modulação.

4.3.2 ENSAIO DO OBSERVADOR DE ESTADOS EM MALHA ABERTA PARA UM MÓDULO

Para testes do observador de estados é necessário o cálculo da matriz de ganho. Usando o projeto de controle descrito no [Capítulo 2](#), foi obtida a matriz de ganhos do observador em (4.2). Para um módulo foi utilizada a frequência de amostragem de

48 kHz. Como a ordem do sistema é menor, a quantidade de operações matemáticas também é menor e o DSC consegue efetuar o controle do sistema em tempo real.

$$\mathbf{L}_{or} = \begin{bmatrix} 0,1835125 & 0,0001085 \\ 0,1842974 & 0,0002132 \end{bmatrix} \quad (4.2)$$

No ensaio para verificar o desempenho dinâmico do observador de estados em malha aberta, as leituras da tensão e corrente estimadas são armazenadas em um "buffer", que é um vetor de dados que pode ser enviado do DSC para o computador. Para executar o ensaio foi realizado um degrau, em malha aberta, no índice de modulação m de 0,3 para 0,4. Na Figura 48 o desempenho do observador para o sistema em malha aberta se mostrou satisfatório em relação a simulação, com dinâmica e valores em estado permanente condizentes com o esperado tanto para i_{i_1} apontado na Figura 48 (a) quanto para v_{d_1} na Figura 48 (b). Não há necessidade de elevada precisão para essas variáveis, pois elas são utilizadas na realimentação de estados.

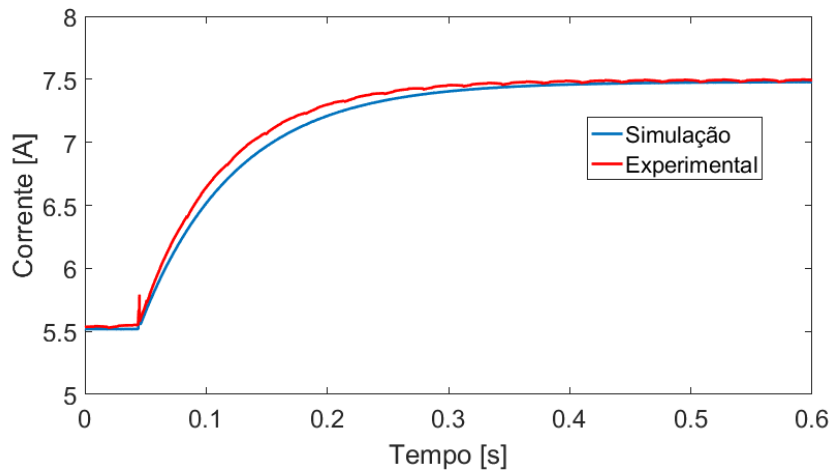
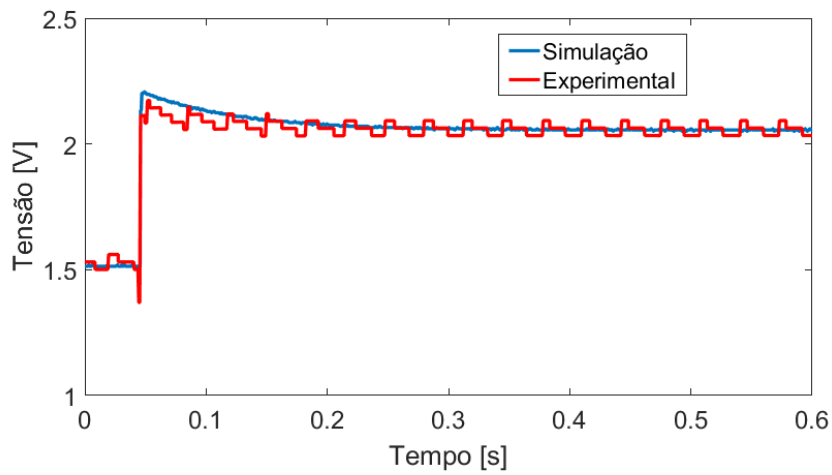
(a) Estimação da corrente i_{i_1} .(b) Estimação da tensão v_{d_1} .

Figura 48: Análise de desempenho do observador.

4.3.3 ENSAIOS EM MALHA FECHADA PARA UM MÓDULO

Para realização do ensaio em malha fechada, necessita-se calcular a matriz de ganhos \mathbf{L} . Seguindo a estratégia de controle proposta na [Seção 2.5](#), a matriz de ganhos do controlador é descrita em (4.3).

$$\mathbf{L} = \begin{bmatrix} \mathbf{L}_{x_1} & \mathbf{L}_{x_2} & \mathbf{L}_o & \mathbf{L}_u & \mathbf{L}_q \end{bmatrix} \quad (4.3)$$

em que:

$$\mathbf{L}_{x_1} = \begin{bmatrix} 0,03877775 & 0,0018069 \end{bmatrix}$$

$$\mathbf{L}_{x_2} = \begin{bmatrix} -0,0001744 \end{bmatrix}$$

$$\mathbf{L}_o = \begin{bmatrix} 8,1688108 \end{bmatrix}$$

$$\mathbf{L}_u = \begin{bmatrix} 0,0534511 \end{bmatrix}$$

$$\mathbf{L}_q = \begin{bmatrix} -0,1775613 \end{bmatrix}$$

No primeiro teste foi verificada a resposta a um degrau de de 5 A na referência de corrente da carga. A corrente da carga, mostrada na [Figura 49](#) (a), cresce quase linearmente durante os primeiros 20 ms, em virtude da saturação do índice de modulação em 0,95, conforme ilustrado na [Figura 49](#) (b). Em virtude da ação do integrador, depois de sair da região de saturação, a resposta da corrente da carga rapidamente converge para o valor de referência devido ao não acúmulo do integrador durante a saturação.

Para a referência de corrente da carga ilustrada na [Figura 12](#), mas com amplitude máxima de 5 A. A estimação da corrente (i_{l1}), em malha fechada, é mostrada na [Figura 50](#)(a). A estimação da tensão (v_{d1}), mostrada na [Figura 50](#)(b), apresentou um erro maior que a da corrente.

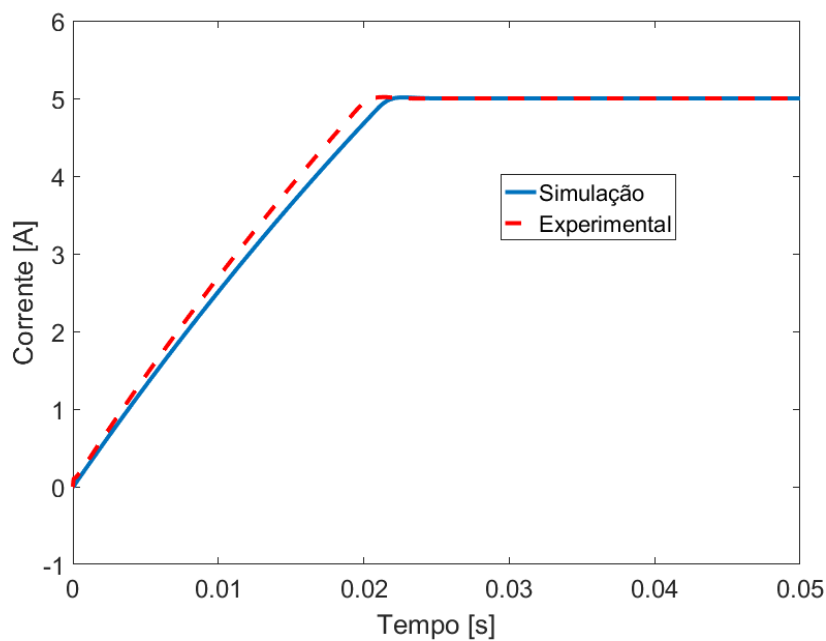
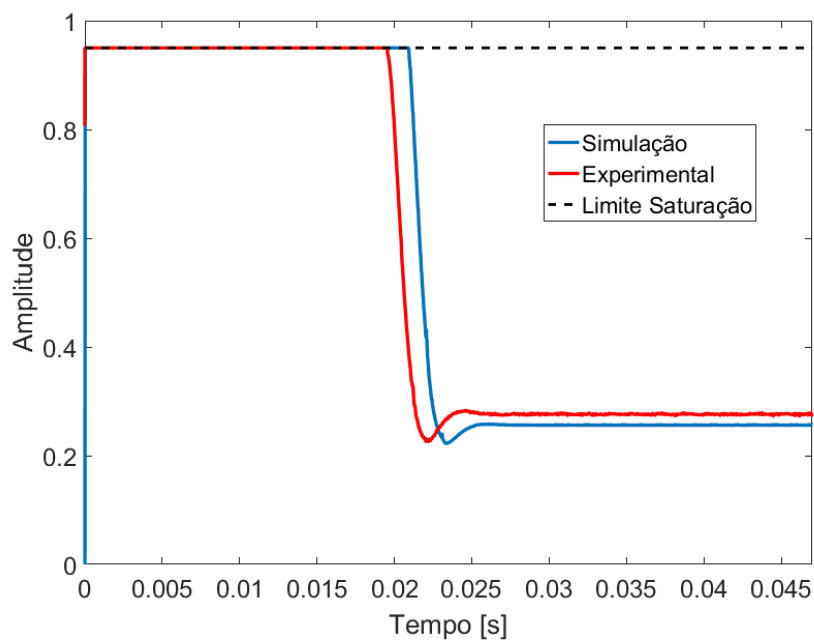
(a) Corrente da carga i_o .(b) Índice de modulação m .

Figura 49: Comparação entre a resposta do controle em malha fechada da corrente da carga para uma variação em degrau da referência de corrente.

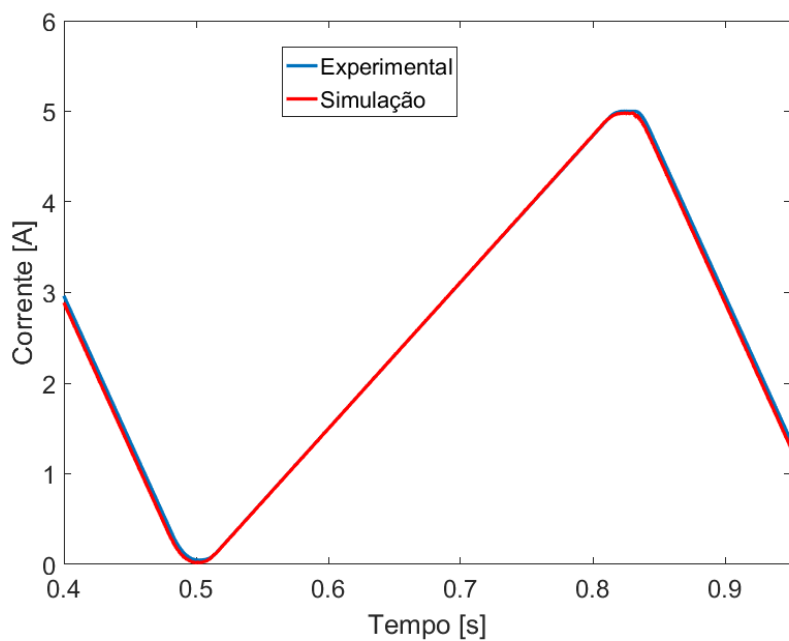
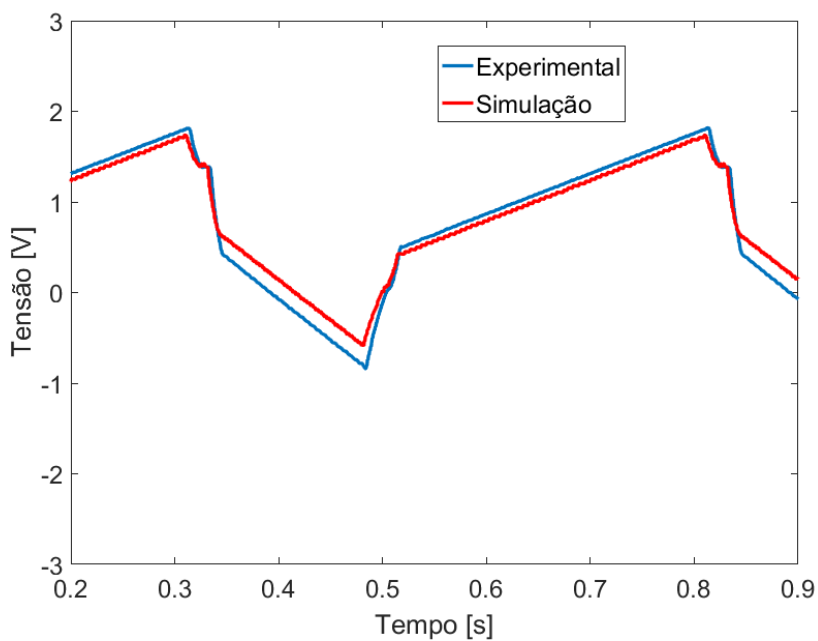
(a) Estimação da corrente i_{l1} .(b) Estimação da tensão v_{c1} .

Figura 50: Análise da resposta do estimador de estados no rastreamento da referência de corrente da carga.

A tensão da carga magnética é ilustrada na [Figura 51](#). Há uma proximidade entre as tensões medida e a amostrada (leitura do buffer), o que indica a boa calibração do sensor. Entretanto, há uma diferença razoável em relação à simulação.

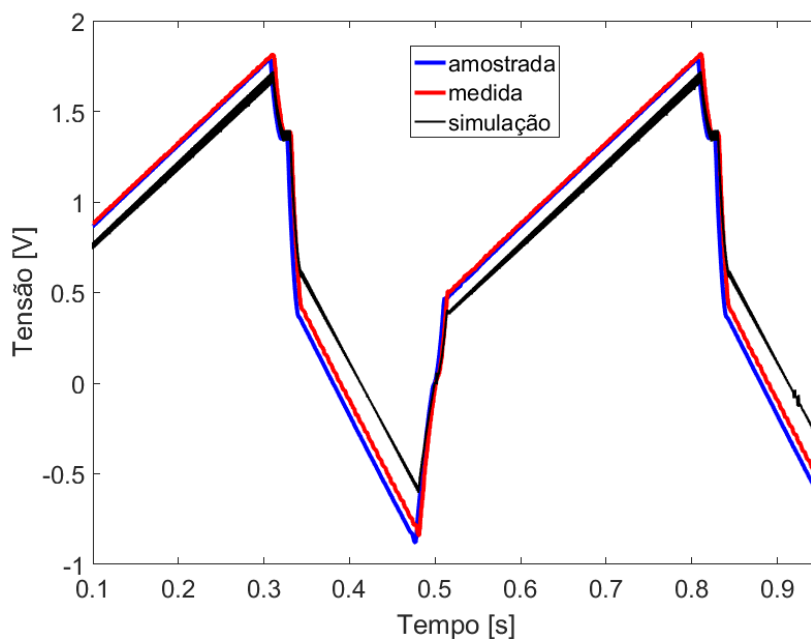
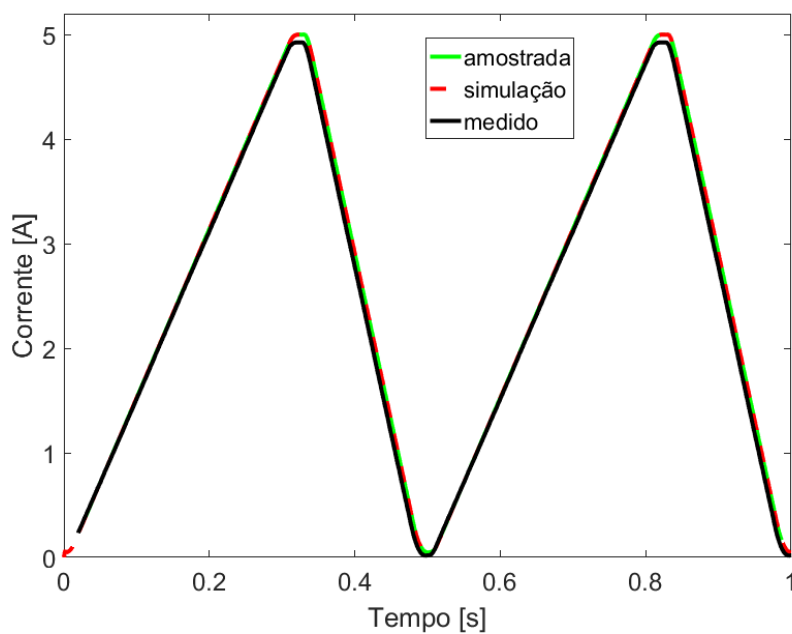
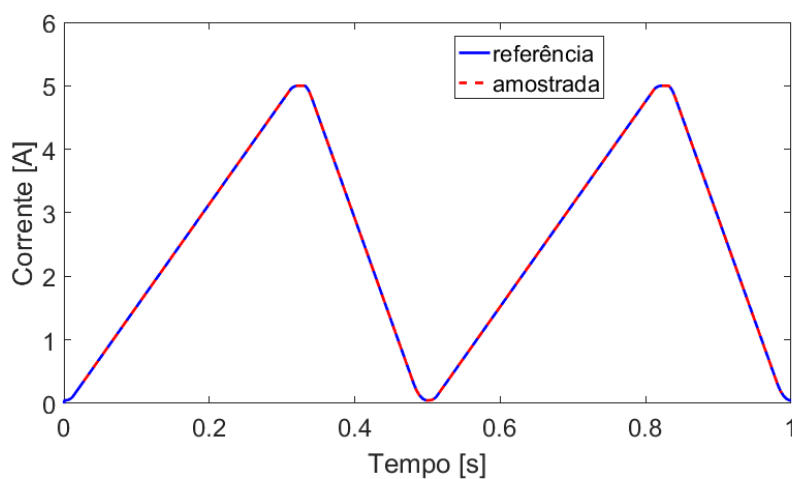


Figura 51: Resposta dinâmica da tensão de saída v_{c1} .

Na [Figura 52](#) (a) é mostrada a resposta da corrente de carga i_o em malha fechada. Observa-se uma proximidade entre as formas de onda simulada e amostrada. No entanto, a forma de onda medida tem uma diferença significativa em relação a amostrada, o que pode indicar uma má calibração do sensor ou necessidade de uma melhor adequação no ganho da conversão A/D. É ainda perceptível um erro de *offset*. A corrente amostrada se manteve próxima a referência como ilustrado na [Figura 52](#) (b).

(a) Corrente de saída (i_o) por diferentes medições.(b) Corrente de saída (i_o) em relação a referência.Figura 52: Análise da resposta da corrente de carga i_o para um módulo.

Na [Figura 53](#) é possível constatar que o erro para seguir a referência alcançou picos próximos a 700 ppm. No entanto, na faixa de interesse, se manteve menor que 400 ppm, o que não é o adequado para aplicação no Sirius.

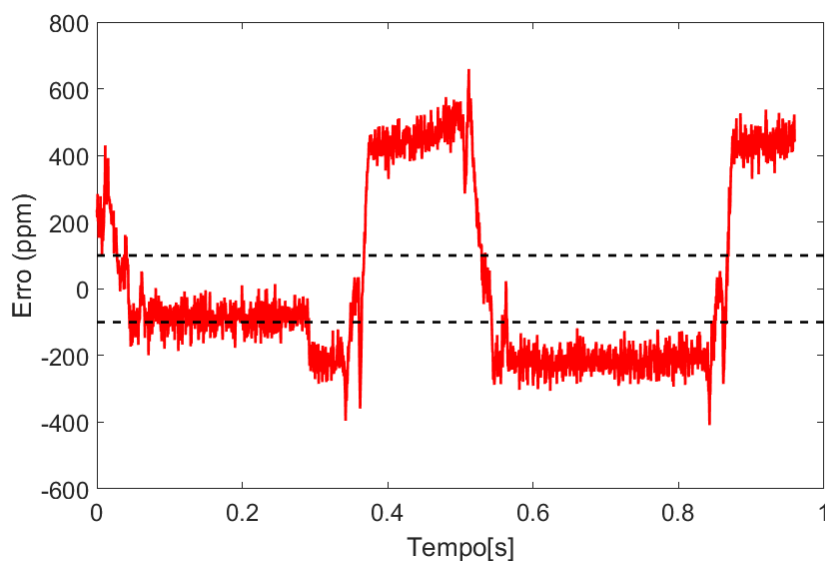


Figura 53: Erro em ppm da corrente da carga para a configuração de um módulo.

4.3.4 DOIS MÓDULOS EM SÉRIE

Os parâmetros utilizados para realização deste ensaio estão na Tabela 6 e os ganhos do controlador e observador de estados estão nas Equação 2.37 e Equação 2.39, respectivamente. Ao alimentar os módulos de potência, porém com o relé aberto, havia um fluxo de corrente não desejado (ruído) circulando pela carga magnética como ilustrado na Figura 54. O circuito do relé está demonstrado no Apêndice A e ilustrado na Figura 60.

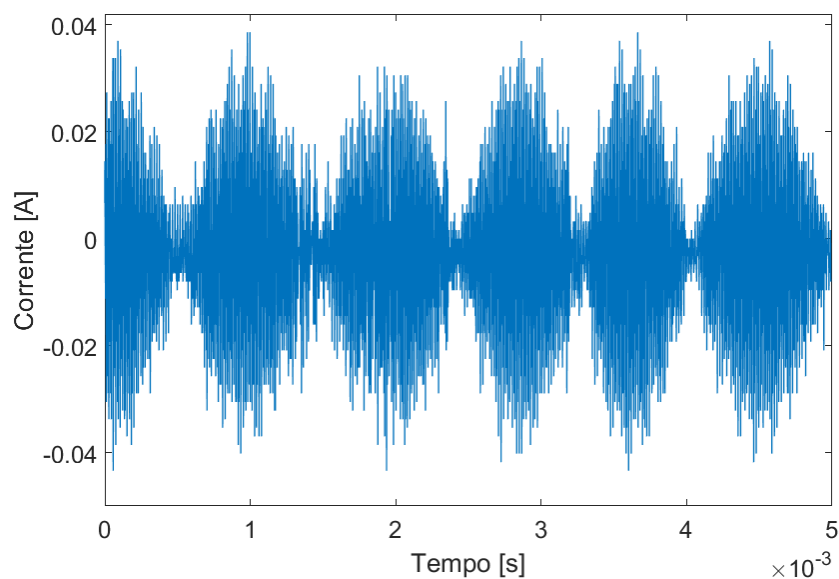
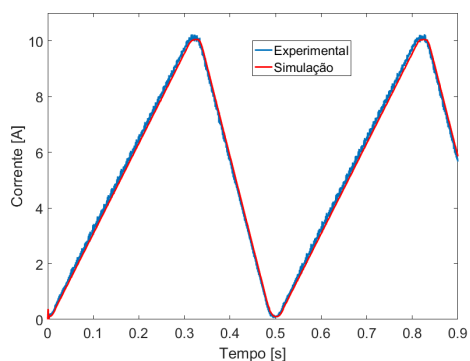


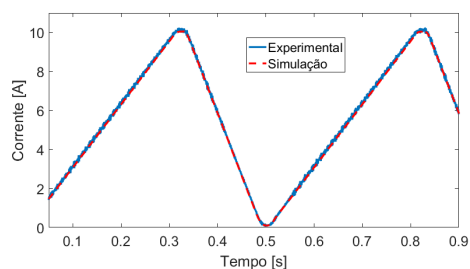
Figura 54: Ruído na corrente de saída com o relé aberto.

4.3.5 ENSAIO EM MALHA FECHADA PARA DOIS MÓDULOS EM SÉRIE

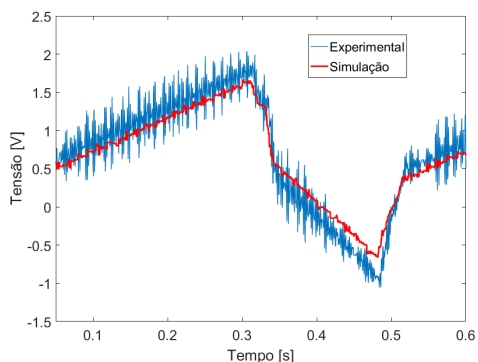
Para avaliar o observador de estados utilizou-se como referência a curva mostrada pela Figura 12 com 10 A de pico. Como ilustrado na Figura 55, apesar do ruído ter influenciado na estimação dos estados, principalmente na tensão, o mesmo acompanhou a dinâmica esperada, mostrando assim sua eficiência.



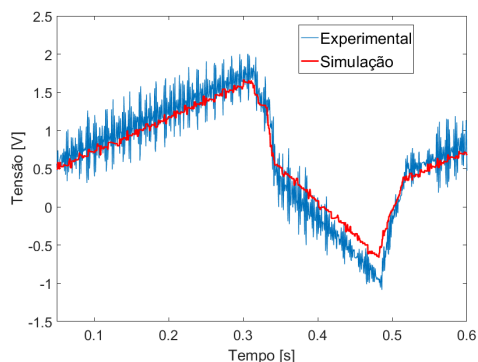
(a) Estimador de i_{l_1} .



(b) Estimador de i_{l_2} .



(c) Estimador de v_{d_1} .



(d) Estimador de v_{d_2} .

Figura 55: Resposta transitória do observador de estados para a associação série de dois módulos.

A tensão de saída dos módulos em série, ou seja, a tensão na carga magnética pode ser verificada na Figura 56. Há uma adequada correspondência dos valores experimental e simulado, despeito da saída ser bastante ruidosa. Como é de interesse, as tensões de saída dos módulos deve estar equalizadas. Na Figura 57 é mostrada a equalização das tensões v_{c1} e v_{c2} .

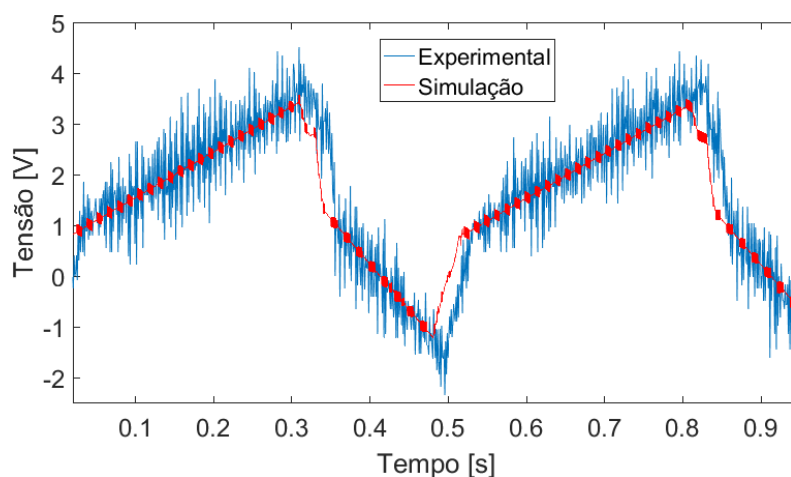


Figura 56: Tensão de saída dos dois módulos em série ($v_{c1}+v_{c2}$).

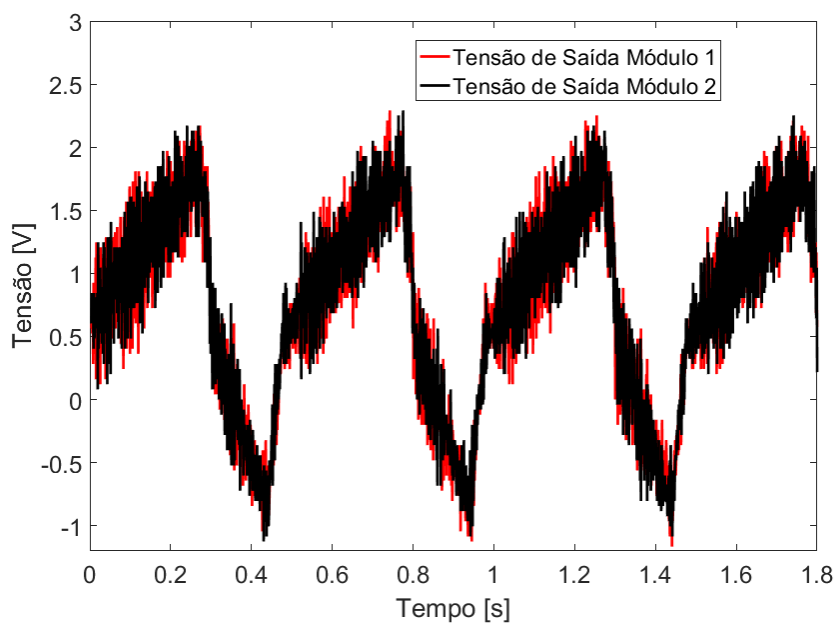


Figura 57: Resultado experimental da equalização das tensões de saída.

Na [Figura 58 \(a\)](#) são mostradas as formas de onda da corrente de saída para diferentes medições. Como no caso da topologia de um único módulo, percebe-se uma diferença significativa entre a corrente amostrada e medida o que pode indicar uma má calibração do sensor. A [Figura 58 \(b\)](#) mostra que mesmo com a presença de ruídos do circuito, a corrente i_o seguiu a referência desejada.

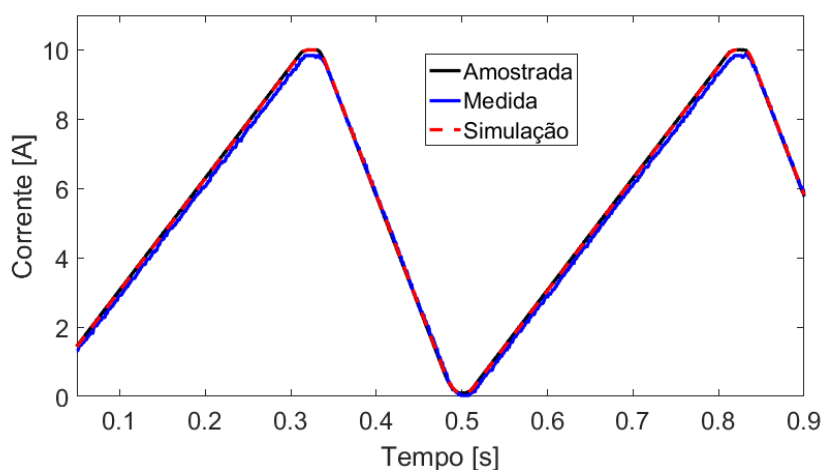
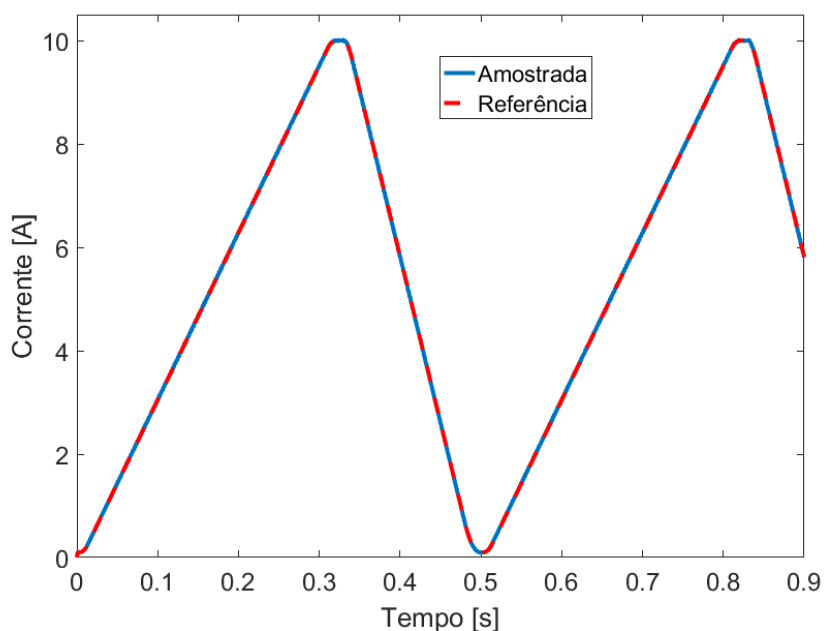
(a) Corrente de saída (i_o) por diferentes medições.(b) Corrente de saída (i_o) em relação a referência.

Figura 58: Análise de resultados da corrente de saída (i_o) obtida para a configuração de dois módulos em série.

Apesar de acompanhar a dinâmica da referência, o erro da corrente i_o em ppm foi acima do desejado, como ilustrado na Figura 59. O ruído do protótipo provavelmente foi um fator determinante para o aumento significativo do erro em relação a topologia de um único módulo. Pode-se observar na Figura 54 que o ruído tem amplitude máxima de 40 mA, o que equivale, em ppm, a um erro de 4000.

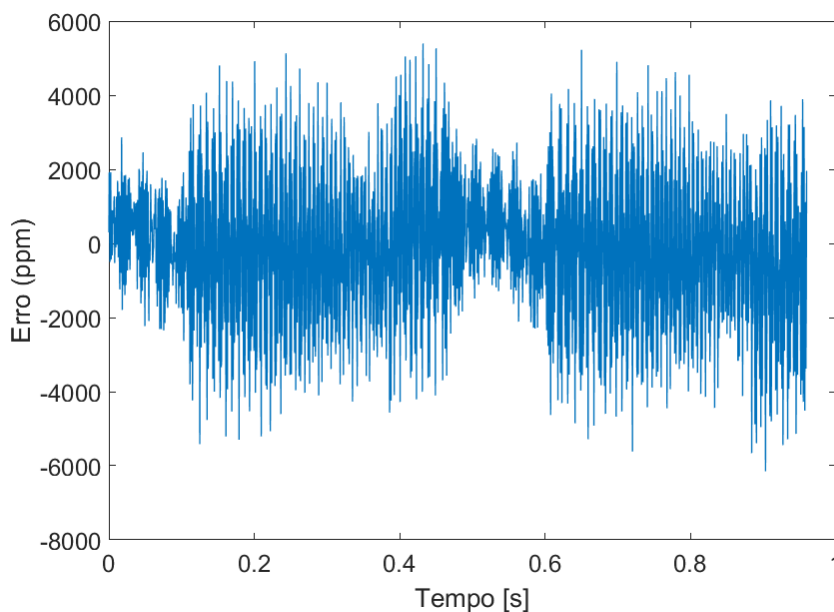


Figura 59: Erro em ppm da corrente da carga para a configuração de dois módulos associado em série.

4.4 CONCLUSÕES PARCIAIS

Nesse capítulo foram apresentados resultados de simulação e experimentais utilizando os parâmetros do protótipo fornecido pelo LNLS. Inicialmente, foi investigado em simulação o efeito do integrador anti-windup em que, quando o sistema foi submetido à uma referência em degrau, a corrente na carga apresentou sobressinal quase nulo.

Em seguida, foi analisado o desempenho do observador de estados de ordem reduzida que, apesar de apresentar erros na estimação, possuem uma dinâmica semelhante ao valor real dos estados não influenciando no desempenho do controlador.

Além disso, foi feita a análise da estrutura de controle proposta experimentalmente na topologia utilizando um módulo e dois módulos em série. Verificou-se que o modelo matemático se aproximou bastante para a corrente de saída, porém teve uma diferença significativa no estado transitório da tensão de saída.

O erro para um módulo se aproximou das regiões de interesse, porém para dois módulos, o ruído verificado não permitiu obter os resultados esperados. O ruído mudou a dinâmica prevista na simulação do sistema, principalmente das tensões v_{c1} , v_{c2} , v_{d1} e v_{d2} , e o erro ficou acima do esperado, apesar das tensões de saída ficarem em equilíbrio. O observador de estados apresentou resultados satisfatórios em ambas topologias, mas

compromete o tempo real devido a elevada quantidade de instruções matemáticas.

5 CONCLUSÕES FINAIS

A metodologia para efetuar o controle da fonte modular de corrente do Sirius é uma tarefa desafiadora e complexa. Definida a topologia dos conversores estáticos, foi possível obter o modelo matemático dos estágios de entrada e de saída das estruturas que compõem a fonte. Um conjunto de simulações computacionais auxiliam a compreender o comportamento dinâmico em malha aberta da planta e a vislumbrar as estratégias de controle apropriadas para alcançar o desempenho em malha fechada especificado para o correto funcionamento do acelerador de partículas.

No Capítulo 1 foi descrito que a fonte de corrente será utilizada nos magnetos do acelerador de partículas do Sirius. Essa corrente apresenta forma de onda específica, com frequência de oscilação de 2 Hz. O desempenho dinâmico do controle discreto e em espaço de estados em um protótipo de pequena escala constitui o objeto de pesquisa desta dissertação.

No Capítulo 2 foi realizado o estudo da modelagem em espaço de estados do estágio de saída da planta para um e para dois módulos associados em série. Esse modelo matemático do protótipo foi verificado por simulações computacionais do comportamento dinâmico do circuito eletrônico equivalente do estágio de saída. Em seguida, fez-se a discretização da planta e controle discreto da corrente de saída por realimentação de estados. Para efeitos de projeto dos controladores, foi considerado o atraso de uma amostra e foi inserido um integrador incluindo a técnica *anti-windup*, para aumento do ganho em baixas frequências e reduzir o erro em regime permanente para correntes de referência de baixa frequência. Em virtude da importância de se diminuir a quantidade de variáveis monitoradas, foi utilizado o observador de estados de ordem reduzida. A resposta em frequência e o mapa de polos e zeros permitiram verificar que o sistema é estável para o controlador projetado, incluindo ou não o observador de estados de ordem reduzida.

No Capítulo 3 o protótipo foi caracterizado em termos dos principais elementos que constituem a sua estrutura. A placa de desenvolvimento elaborada e construída pelo

LNLS consiste essencialmente na plataforma *Concerto* da *Texas Instruments*. Ela apresenta dois processadores, um C28 que fica responsável principalmente pela execução das rotinas de controle e um ARM Cortex para inicialização do hardware e, essencialmente, realizar comunicação com o sistema supervisor. Também foi objeto de estudo a modelagem da carga, o efeito da quantização e a metodologia de controle digital dos sinais durante o processo de tratamento da interrupção de mais alta prioridade para controle da fonte.

No Capítulo 4 foi analisado o desempenho da estratégia de controle, incluindo o tempo morto entre os interruptores de um mesmo braço, a saturação da ação de controle, e incorporação da técnica de integrador anti-windup. O erro de medição de corrente para o circuito de dois módulos em série simulado, se manteve, para as regiões de importância, dentro dos limites estabelecidos pelo **LNLS** que é de 100 ppm. Além disso, as tensões de saída dos módulos permaneceram equalizadas. Os resultados do modelo matemático se aproximaram do real para a corrente de saída. No entanto, divergem significativamente do comportamento dinâmico da tensão de saída. O erro da corrente da carga para um módulo se aproximou do adequado para operação do Sirius. Entretanto, o ruído verificado para a topologia em série, prejudicou a análise da eficácia do controle de módulos em série causando erro muito acima do desejado. O observador de estados apresentou resultados satisfatórios, mas compromete o tempo real da associação série de módulos devido a grande quantidade de operações matemáticas. Os resultados experimentais confirmam os principais resultados de simulação e o modelo matemático obtido.

5.1 TRABALHOS FUTUROS

Como sugestões de trabalhos futuros propõe-se:

- Investigar a origem dos ruídos do protótipo obtidos para a associação série de módulos;
- Compensação do tempo morto;
- Estudar o comportamento do sistema sujeito a variações paramétricas;
- Modelagem e controle do arranjo de módulos em paralelo utilizando-se de sistemas descritores;

- Utilizar técnicas de otimização para estabelecer as matrizes de pesos (\mathbf{Q} e \mathbf{R}) do [DLQR](#) utilizadas no projeto de controle;
- Melhoria do circuito de condicionamento de sinal da tensão de saída para obter uma taxa de discretização maior;
- Estudo e teste de outras estratégias de controle;

REFERÊNCIAS

- ALMEIDA, P. M. de. *Modelagem e Controle de Conversores Estáticos Fonte de Tensão Utilizados em Sistemas de Geração Fotovoltaicos Conectados a Rede Elétrica de Distribuição*. Dissertação (Mestrado) — Universidade Federal de Juiz de Fora - Juiz de Fora - MG, 2011.
- ÅSTRÖM, K. J.; WITTENMARK, B. *Computer-controlled systems: theory and design*. : Courier Corporation, 1997.
- BAADER, J. E. *Aprimoramento da Técnica de Bobina Girante para Caracterização dos Magnetos da nova Fonte de Luz Síncrotron brasileira Sirius*. Dissertação (Mestrado) — Universidade Estadual de Campinas - Unicamp, 2015.
- DOBBING, J. A. et al. Diamond booster magnet power converters. p. 10, 2006.
- ECKOLDT, H.-J. *Different power supplies for different machines*. 2003. <https://cds.cern.ch/record/987563/files/p385.pdf>. Accessed: 2019-02-04.
- FRANKLIN, G. F. et al. *Digital control of dynamic systems*. : Addison-wesley Menlo Park, CA, 1998.
- GRAICHEN, K.; HAGENMEYER, V.; ZEITZ, M. A new approach to inversion-based feedforward control design for nonlinear systems. *Automatica*, v. 41, n. 12, p. 2033 – 2041, 2005. ISSN 0005-1098. Disponível em: <<http://www.sciencedirect.com/science/article/pii/S0005109805002578>>.
- KE, X.; JENNI, F.; KÜNZI, R. Investigations on a high performance control structure for accelerator magnet power supplies. In: PCIM. 2010.
- KÜNZI, R. Passive power filters. In: *Proceedings, CAS - CERN Accelerator School: Power Converters: Baden, Switzerland, May 7-14, 2014*. 2015. p. 265–289.
- LEM. *High performance transducer ITN 12-P ULTRASTAB*. 2018. <https://ppmpower.co.uk/wp-content/uploads/LEM-ITN-12-P.pdf>. Accessed: 2018-09-09.
- LI, R. et al. Ramping power supplies for the ssrf booster. 11 2008.
- LNLS. *How synchrotron works*. 2016. <https://www.lnls.cnpem.br/about-us/how-synchrotron-work>. Accessed: 2016-11-05.
- LNLS. *O que é luz síncrotron?* 2019. <https://www.lnls.cnpem.br/o-lnls/o-que-e-luz-sincrotron/>. Accessed: 2019-04-02.
- LOBATO, S. de C. *Fonte de Corrente para Aplicação em Magnetos de Aceleradores de Partículas*. Dissertação (Mestrado) — Universidade Federal de Juiz de Fora - Juiz de Fora - MG, 2016.

- LONG, F. Status and trends in magnet power converter technology for accelerators. In: *Proceedings, 5th International Particle Accelerator Conference (IPAC 2014): Dresden, Germany, June 15-20, 2014*. 2014. p. THYB01. Disponível em: <http://jacow.org/IPAC2014/papers/thyb01.pdf>.
- MARKS, N.; POOLE, D. E. The choice of power converter systems for a 3 gev booster synchrotron. p. 4, 1996.
- OGATA, K. *Engenharia de Controle Moderno*. 5th. ed. : Pearson, 2011.
- OLIVEIRA, F. H. de. *Controle Discreto de fonte modular de Corrente aplica a Magnetos de Aceleradores de Partículas*. Dissertação (Mestrado) — Universidade Federal de Juiz de Fora - Juiz de Fora - Brasil, 2018.
- POMILIO, J. A.; WISNIVESKY, D.; LIRA, A. C. A novel topology for the bending magnets power supply at Inls. *IEEE Transactions on Nuclear Science*, v. 39, n. 5, p. 1506–1511, Oct 1992. ISSN 0018-9499.
- RODRIGUES, C.; LIMEIRA, B. E. 2-hz ramping mode magnet power supply for particle accelerators. In: *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*. 2015. p. 1–5.
- TEXAS, I. *F28M36x Concerto? Microcontrollers*. 2017. <http://www.ti.com/lit/ds/symlink/f28m36p63c2.pdf>. Accessed: 2019-02-04.
- VACCARO, R. J. *Digital control: a state-space approach*. : McGraw-Hill New York, 1995.
- VITOI, L. A. *Modelagem de uma fonte de corrente*. 54 f. Monografia — Universidade Federal de Juiz de Fora - UFJF, Juiz de Fora, 2015.
- WU, Y. *Inversion-based feedforward-feedback control: theory and implementation to high-speed atomic force microscope imaging*. Tese (Doutorado), 2009.

APÊNDICE A – ESQUEMÁTICO DA PLACA DE POTÊNCIA

Esse Apêndice tem como função ilustrar na [Figura 60](#) o circuito esquemático da placa de potência utilizada. O *layout* foi fornecido pelo LNLS e tem como intuito demonstrar o circuito do relé citado no [Capítulo 4](#).

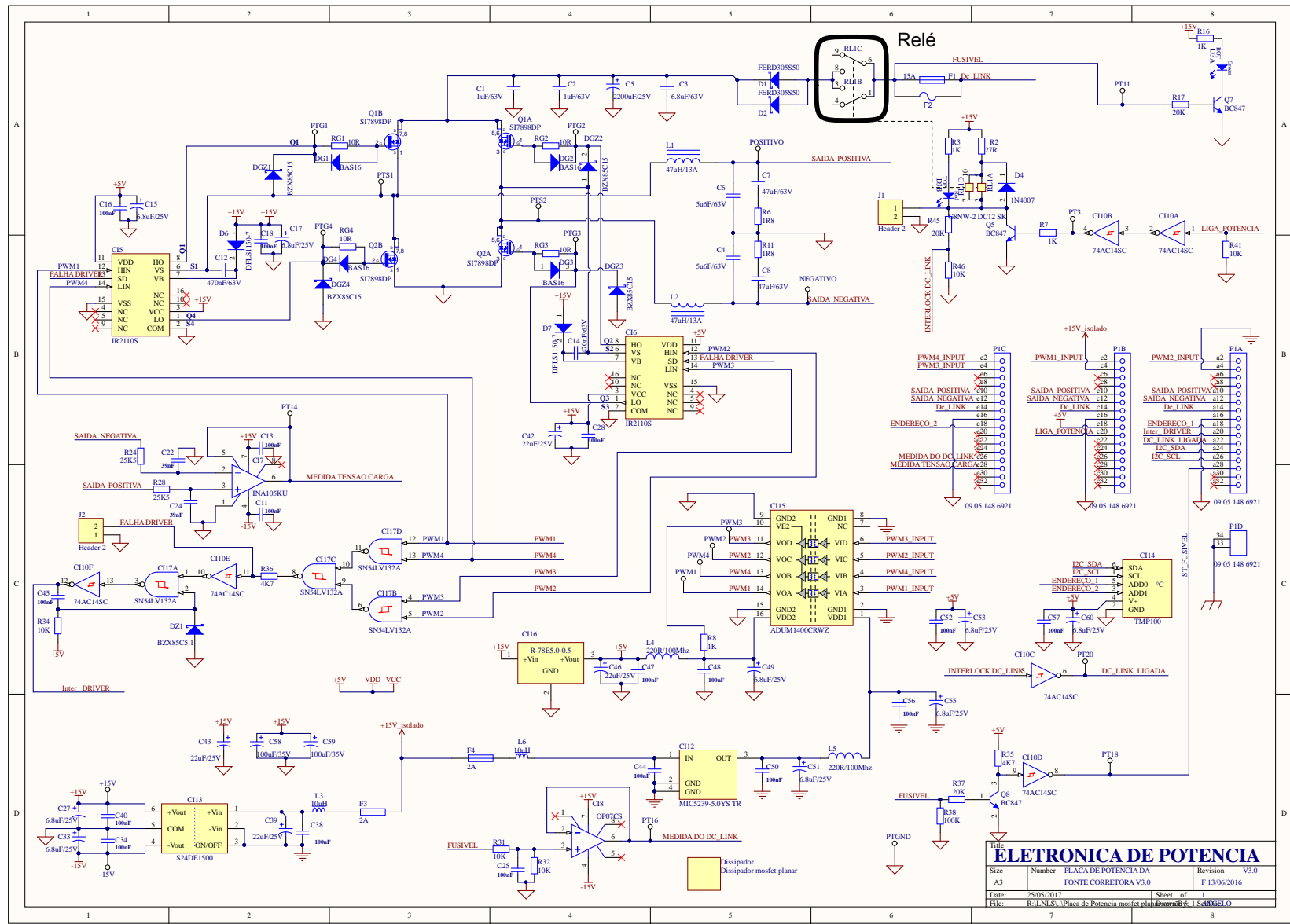


Figura 60: Esquemático da placa de potência utilizada fornecida pelo LNLS.