

UNIVERSIDADE FEDERAL DE JUIZ DE FORA
FACULDADE DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Ângelo Rocha de Oliveira

**Metodologia para Classificação de Falhas em Redes de Distribuição Baseada em
Redes Neurais Artificiais**

Juiz de Fora
2019

Ângelo Rocha de Oliveira

**Metodologia para Classificação de Falhas em Redes de Distribuição Baseada em
Redes Neurais Artificiais**

Tese apresentada ao Programa de Pós-graduação de Engenharia Elétrica da Universidade Federal de Juiz de Fora, área de concentração Sistemas de Energia Elétrica, como requisito parcial à obtenção do grau de Doutor em Engenharia Elétrica.

Orientador: Prof. D. Sc. Edimar José de Oliveira

Co-orientador: Prof. D. Sc. Leonardo Willer de Oliveira

Juiz de Fora

2019

Ficha catalográfica elaborada através do programa de geração automática da Biblioteca Universitária da UFJF, com os dados fornecidos pelo(a) autor(a)

Oliveira, Ângelo Rocha de.

Metodologia para Classificação de Faltas em Redes de Distribuição Baseada em Redes Neurais Artificiais / Ângelo Rocha de Oliveira. -- 2019.

133 f.

Orientador: Edimar José de Oliveira

Coorientador: Leonardo Willer de Oliveira

Tese (doutorado) - Universidade Federal de Juiz de Fora, Faculdade de Engenharia. Programa de Pós-Graduação em Engenharia Elétrica, 2019.

1. Distribuição. 2. Redes Neurais Artificiais. 3. Classificação de Faltas. I. Oliveira, Edimar José de , orient. II. Oliveira, Leonardo Willer de , coorient. III. Título.

Ângelo Rocha de Oliveira

**Metodologia para Classificação de Faltas em Redes de Distribuição Baseada em
Redes Neurais Artificiais**

Tese apresentada ao Programa de Pós-graduação de Engenharia Elétrica da Universidade Federal de Juiz de Fora, área de concentração Sistemas de Energia Elétrica, como requisito parcial à obtenção do grau de Doutor em Engenharia Elétrica.

Aprovada em 29 de março de 2019.

BANCA EXAMINADORA

Prof. D. Sc. Edimar José de Oliveira - Orientador
Universidade Federal de Juiz de Fora

Prof. D. Sc. Leonardo Willer de Oliveira – Co-Orientador
Universidade Federal de Juiz de Fora

Prof. D.Sc. Vitor Hugo Ferreira
Universidade Federal Fluminense

Prof. D.Sc. Tales Pulinho Ramos
Instituto Federal do Sudeste de Minas Gerais – Campus Juiz
de Fora

Prof. D.Sc. Carlos Augusto Duque
Universidade Federal de Juiz de Fora

Prof. D.Sc. Leandro Rodrigues Manso Silva
Universidade Federal de Juiz de Fora

Dedico este trabalho a Deus, à minha esposa Marcella, aos meus filhos Rafael, Ângelo e Miguel (*in memoriam*), aos meus pais Maurilo e Ângela e ao meu irmão Murilo, com muito amor.

AGRADECIMENTOS

Meus agradecimentos a Deus, por ter me dado saúde e disposição no desenvolvimento desta tese. Agradeço também à minha amada família pelo carinho, pelo apoio e por jamais deixar faltar amor em minha vida.

Meus sinceros agradecimentos aos meus orientadores, professores Edimar José de Oliveira e Leonardo Willer de Oliveira, pelo excelente convívio e pelo grande profissionalismo sempre.

Agradeço a todos os professores que fizeram parte da minha vida.

Agradeço a todos os amigos que me ajudaram a chegar onde cheguei, em especial aos amigos, Ricardo Gomes, Luan Barbosa, Dalmo e Henrique por todo o companheirismo ao longo deste caminho.

Não poderia deixar de agradecer à Tia T. e ao Antonio William pelo abrigo e apoio desde sempre.

Por fim, agradeço a todos que, de alguma forma, participaram e torceram pelo meu sucesso nesta caminhada.

RESUMO

A presente tese propõe um esquema inteligente para classificação de faltas em sistemas de distribuição de energia elétrica, baseado em redes neurais artificiais e em um fator de sensibilidade, denominado Fator de Sequência Negativa (F2). O esquema, desenvolvido com foco em faltas monofásicas, utiliza sinais de corrente medidos na subestação de onde se origina o alimentador de distribuição a ser protegido. O esquema proposto detecta e identifica o tipo de falta, indicando se houve ou não rompimento de condutor, auxiliando os sistemas de proteção atuais, minimizando e até mesmo evitando o risco de acidentes, incêndios, morte de animais e de pessoas em situações de faltas nos sistemas de distribuição. O fator F2 foi desenvolvido para melhorar o desempenho do esquema de proteção, haja vista que o comportamento é distinto para os tipos de falta estudados: série – no qual há o rompimento do condutor sem contato com o solo, *shunt* – onde o condutor tem contato com o solo mas não se rompe, *série-shunt* com cabo caído pelo lado da fonte e *série-shunt* com cabo caído pelo lado da carga. Os dois últimos são caracterizados pelo rompimento do condutor com subsequente queda ao solo. Foram realizadas simulações computacionais em ATP/MATLAB e em tempo real, do tipo *Hardware-in-the-Loop* com RTDS (*Real-Time Digital Simulator*) e os resultados obtidos mostram que o esquema proposto é eficiente para classificação dos tipos de faltas em sistemas de distribuição de energia elétrica e pode aumentar a segurança da proteção de redes de distribuição de média tensão.

Palavras-chave: Classificação de Faltas. Distribuição. Redes Neurais Artificiais.

ABSTRACT

The present thesis proposes an intelligent scheme for fault classification in distribution systems, based on artificial neural networks and a sensitivity factor, defined as Negative Sequence Factor (F2). The scheme, which focuses on single-phase faults, uses current signals measured at the substation from which the distribution feeder to be protected originates. The proposed scheme detects and identifies the type of fault, indicating cable disruption during a fault, assisting protection systems, minimizing and even avoiding the risk of accidents, fires, death of animals and people. The F2 factor was developed to improve the performance of the protection scheme, since its behavior is different for the fault types studied: series - in which there is cable disruption without ground contact, shunt - where there the cable touches the ground without disruption, series-shunt with cable fallen by the source side and series-shunt with cable fallen by the load side. The latter two are characterized by the cable disruption with subsequent fall to the ground. Computational simulations have been performed using ATP/MATLAB and Hardware-in-the-loop in real-time, with Real-Time Digital Simulator (RTDS). The results show that the proposed scheme is efficient for classifying fault types in distribution systems and can increase the safety of medium voltage distribution network protection.

Keywords: Fault Classification. Distribution. Artificial Neural Networks.

LISTA DE ILUSTRAÇÕES

Figura 1 - Falta do tipo shunt (SH).....	29
Figura 2 - Falta do tipo série (SR)	30
Figura 3 - Falta do tipo série-shunt com cabo caído do lado da fonte (SF).....	30
Figura 4 - Falta do tipo série-shunt com cabo caído do lado da carga (SC).....	31
Figura 5 - Diagrama unifilar de uma rede de distribuição.....	31
Figura 6 - Representação de um curto circuito tipo série	32
Figura 7 - Circuitos de sequência representando uma falta do tipo série	34
Figura 8 - Representação de um curto circuito tipo shunt.....	35
Figura 9 - Circuitos de sequência representando uma falta do tipo shunt.....	37
Figura 10 - Falta série-shunt com cabo caído pelo lado da fonte	38
Figura 11 - Conexão dos circuitos de sequência para uma falta série-shunt com cabo caído pelo lado da fonte	40
Figura 12 - Falta série-shunt com cabo caído pelo lado da carga.....	44
Figura 13 - Conexão dos circuitos de sequência para uma falta série-shunt com cabo caído pelo lado da carga	46
Figura 14 - Sistema IEEE 13 barras	52
Figura 15 - Comportamento do fator F2.....	53
Figura 16 - Comportamento do fator F2 por fase para falta série-shunt	54
Figura 17 - Circulação da corrente de curto-circuito na ocorrência de falta série-shunt com cabo caído pelo lado da carga	55
Figura 18 - Circulação da corrente de curto-circuito na ocorrência de falta série-shunt com cabo caído pelo lado da fonte.....	56
Figura 19 – RNA de detecção de faltas	57
Figura 20 – RNA de seleção de fases de faltas.....	58
Figura 21 – RNA de classificação de faltas.....	59
Figura 22 - Fluxograma do esquema de detecção e classificação de faltas.....	61
Figura 23 - Fluxograma do tratamento dos sinais de entrada do esquema de proteção .	63
Figura 24 – Exemplo de HIL para teste de relés de proteção.....	64
Figura 25 - Etapas de simulação do esquema proposto.....	65
Figura 26 - Visão geral do sistema IEEE13 barras modelado em RSCAD.....	66

Figura 27 - Detalhes da estrutura de Entrada/Saída do RTDS e do local do disjuntor principal do alimentador	67
Figura 28 - Detalhamento da estrutura de curto-circuito para geração dos casos que compõem o banco de dados de treinamento do esquema de RNA	68
Figura 29 - Estrutura de controle de tempo de curto-circuito.....	69
Figura 30 - Sistema IEEE 13 no RSCAD - RUNTIME.	70
Figura 31 - Fluxograma do setup do esquema de proteção	71
Figura 32 - Arranjo Físico da Estrutura de Simulação Hardware-in-the-Loop do Esquema de Proteção	72
Figura 33 - Estrutura de HIL Montada no LabSim UFJF.....	73
Figura 34 - Detalhe das conexões entre RTDS e ARM.....	74
Figura 35 - Circuito de condicionamento de sinal para adequação à tensão de entrada do ARM	75
Figura 36 - Sistema CESP 8 barras	76
Figura 37 - Esquema de classificação de faltas para testes do Fator F2.....	77
Figura 38 - Sistema IEEE 13 barras	79
Figura 39 - Esquema de classificação de faltas para testes do Fator F2 e dos ângulos das correntes de falta	80
Figura 40 - Sistema IEEE 34 barras	83
Figura 41 – Comportamento da RNA de detecção	87

LISTA DE TABELAS

Tabela 1 - Resultados das simulações do esquema de classificação de faltas para o sistema teste CESP 8 barras	78
Tabela 2 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2, com exceção do ângulo da corrente de sequência zero, para o sistema teste IEEE 13 barras	80
Tabela 3 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2 para o sistema teste IEEE 13 barras	82
Tabela 4 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2 para o sistema teste IEEE 34 barras	84
Tabela 5 - Resultados das Simulações em Tempo Real do Esquema de Classificação de Faltas em Sistemas de Distribuição	86

LISTA DE ABREVIATURAS E SIGLAS

ABRADEE	Associação Brasileira das Distribuidoras de Energia Elétrica
ADC	<i>Analog-to-Digital Converter</i>
AG	Algoritmos Genéticos
ANEEL	Agência Nacional de Energia Elétrica
ARM	<i>Advanced RISC Machine</i>
ATP	<i>Alternative Transient Program</i>
CA	Corrente Alternada
CC	Corrente Contínua
DEC	Duração Equivalente de Interrupção por Unidade Consumidora
DIC	Frequência de interrupção individual por unidade consumidora
DICRI	Duração da interrupção individual ocorrida em dia crítico por unidade consumidora ou ponto de conexão
DMIC	Duração de interrupção individual por unidade consumidora
DNP	<i>Distributed Network Protocol</i>
DSP	<i>Digital Signal Processing</i>
EMTP	<i>Electromagnetic Transient Program</i>
F2	Fator de Sequência Negativa
FAI	Faltas de Alta Impedância
FEC	Frequência Equivalente de Interrupção por Unidade Consumidora
FIC	Duração máxima de interrupção contínua por unidade consumidora ou ponto de conexão
FPU	<i>Floating Point Unit</i>
GMMR	Gradiente Morfológico de Multi Resolução
GPC	<i>Giga Processor Card</i>
GPS	<i>Global Positioning System</i>
GTAI	<i>Giga-Transceiver Analogue Input Card</i>
GTAO	<i>Giga-Transceiver Analogue Output Card</i>
GTDI	<i>Giga-Transceiver Digital Input Card</i>
GTDO	<i>Giga-Transceiver Digital Output Card</i>
GTFPI	<i>Giga-Transceiver Front Panel Interface Card</i>
GTSYNC	<i>Giga-Transceiver Synchronization Card</i>

HIL	<i>Hardware-in-the-loop</i>
LabSim	Laboratório de Simulações Multiplataformas
LAN	<i>Local Area Network</i>
MSE	<i>Mean Squared Error</i>
PMU	<i>Phasor Measurement Unit</i>
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional
RMSE	<i>Root Mean Squared Error</i>
RNADA	Rede Neurais Artificiais Diretamente Alimentadas
RNABP	Redes Neurais Artificiais Radiais de Base Probabilísticas
RNP	Redes Neurais Probabilísticas
RTU	<i>Remote Telemetry Units</i>
SC	Falta Série- <i>Shunt</i> com cabo caído pelo lado da carga
SF	Falta Série- <i>Shunt</i> com cabo caído pelo lado da fonte
SH	Falta <i>Shunt</i>
SINF	Sistema de Inferência <i>Neuro-Fuzzy</i>
SR	Falta Série
TW	Transformada Wavelet

SUMÁRIO

1	INTRODUÇÃO	15
1.1	MOTIVAÇÃO DA TESE.....	18
1.2	OBJETIVOS DA TESE.....	19
1.3	PUBLICAÇÕES E SUBMISSÕES DECORRENTES DA PESQUISA	20
1.4	ORGANIZAÇÃO DE TESE	20
2	REVISÃO BIBLIOGRÁFICA DE ESQUEMAS DE PROTEÇÃO DE SISTEMAS DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA.....	21
2.1	CONCLUSÕES PARCIAIS	27
3	METODOLOGIA PARA CLASSIFICAÇÃO DE FALTAS EM SISTEMAS DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA.....	28
3.1	INTRODUÇÃO.....	28
3.2	CARACTERIZAÇÃO DOS TIPOS DE FalTA.....	29
3.2.1	Falta do Tipo Série (SR).....	32
3.2.2	Falta do Tipo Shunt (SH).....	35
3.2.3	Falta Série-Shunt com Cabo Caído Pelo Lado da Fonte (SF)	38
3.2.4	Falta Série-Shunt com Cabo Caído pelo Lado da Carga (SC)	44
3.3	FATOR DE SEQUÊNCIA NEGATIVA	50
3.4	ÂNGULO DE FASE DA CORRENTE DE FalTA	54
3.5	REDES NEURAIIS ARTIFICIAIS UTILIZADAS	56
3.5.1	Treinamento das RNA.....	59
3.6	ESQUEMA DE DETECÇÃO E CLASSIFICAÇÃO DE FALTAS	60
3.7	CONCLUSÕES PARCIAIS	63
4	SIMULAÇÕES <i>HARDWARE-IN-THE-LOOP</i> EM RTDS.....	64
4.1	TESTES <i>HARDWARE-IN-THE-LOOP</i> COM O ESQUEMA DE DETECÇÃO E CLASSIFICAÇÃO DE FALTAS	64
4.1.1	Processo de Montagem e Programação da Estrutura Hardware-in-the-Loop para Testes do Esquema de Proteção.....	66
4.1.2	Estrutura Montada em Laboratório.....	73
4.2	CONCLUSÕES PARCIAIS	75
5	ESTUDOS DE CASOS.....	76
5.1	SISTEMA TESTE CESP 8 BARRAS.....	76

5.2	SISTEMA TESTE IEEE 13 BARRAS.....	78
5.3	SISTEMA TESTE IEEE 34 BARRAS.....	82
5.4	SIMULAÇÕES HIL NO SISTEMA IEEE 13 BARRAS.....	84
5.4.1	Resultados das Simulações em Tempo Real e HIL.....	85
5.5	CONCLUSÕES PARCIAIS	87
6	CONCLUSÃO.....	89
6.1	TRABALHOS FUTUROS	90
	REFERÊNCIAS	91
	APÊNDICE A - Redes Neurais Artificiais	102
	APÊNDICE B - Processamento de Sinais.....	115
	APÊNDICE C – Real-Time Digital Simulator (RTDS)	119
	APÊNDICE D – Processador ARM STM32F4.....	124
	APÊNDICE E - Código para Execução de <i>Script</i> em RTDS	127
	APÊNDICE F - Dados Sistema CESP 8 Barras.....	130
	APÊNDICE G - Relés Utilizados na Proteção de Alimentadores de Distribuição	131

1 INTRODUÇÃO

A operação de sistemas elétricos de potência é um desafio diariamente enfrentado por profissionais em todo o mundo, na incessante busca pelo atendimento da demanda de energia de forma ininterrupta, com qualidade e eficiência. Neste contexto, os sistemas de proteção desempenham uma função extremamente importante. O sistema de proteção deve ser capaz de detectar faltas em sistemas de potência, de forma a preservar o elemento do sistema a ser protegido, indicando, se possível, o tipo de falta e o local de ocorrência, a fim de se analisar características da falta, desenvolvendo-se formas de reduzir os riscos de uma nova ocorrência.

De acordo com Anderson (1999), dentre as funções desejáveis para um sistema de proteção, destacam-se cinco: sensibilidade, pois o sistema de proteção deve ter a capacidade de detectar condições anormais de operação do sistema elétrico; seletividade, visto que o sistema de proteção deve ter a capacidade de isolar a parte do sistema sob falta, a fim de que o desligamento provocado pela atuação da proteção afete o menor número possível de consumidores; coordenação, dado que os dispositivos de proteção devem ser coordenados de forma que o dispositivo a atuar, no caso de uma falta, seja sempre o mais próximo do local de ocorrência (no caso de falha deste, outro equipamento, mais distante, atuará no sistema); confiabilidade, pois os sistemas de proteção devem atuar corretamente na ocorrência de faltas, com baixa probabilidade de falha de operação; e velocidade visto que sistemas de proteção devem ser capazes de tomar decisões rápidas, extinguindo a falta no menor tempo possível, preservando equipamentos e pessoas, no caso de ruptura de cabos, com subsequente queda de condutores energizados no solo.

Sob a ótica da qualidade do serviço, medida pelo tempo e frequência de interrupção do fornecimento de energia, é pertinente citar o módulo oito dos Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST) da Agência Nacional de Energia Elétrica (ANEEL) (ANEEL, 2015). Os indicadores de continuidade são definidos como Duração Equivalente de Interrupção por Unidade Consumidora (DEC), Frequência Equivalente de Interrupção por Unidade Consumidora (FEC), Duração de Interrupção Individual por Unidade Consumidora (DIC), Frequência de Interrupção Individual por Unidade Consumidora (FIC), Duração Máxima de Interrupção Contínua por Unidade Consumidora ou Ponto de Conexão (DMIC) e Duração da Interrupção Individual Ocorrida em Dia Crítico por Unidade Consumidora ou Ponto de Conexão (DICRI). Para as concessionárias que não cumprem as metas estabelecidas pela ANEEL estão previstas sanções. A multa é calculada considerando,

inclusive, o faturamento líquido das empresas. Sempre que a distribuidora descumprir a meta estabelecida pela ANEEL para as unidades consumidoras, o consumidor é compensado na própria fatura de energia.

Os sistemas de proteção são importantes pois se por um lado a concessionária se esforça para manter a continuidade no fornecimento de energia, por outro, não se pode renunciar à segurança. Isso significa que é central conciliar a qualidade do serviço de distribuição com a segurança da população. Nesse sentido, é necessário que os sistemas de proteção mantenham o compromisso de buscar a continuidade do serviço, mas que o façam sempre levando em consideração a segurança da população.

As contribuições relacionadas a sistemas de proteção, no início do século XX, concentravam-se na solução de problemas de sistemas de transmissão e geração (ROSS, 1930; IEEE, 1936; HAMPE, 1952). A partir da década de 1950 se observa um crescimento no volume de publicações que abordam a proteção de sistemas de distribuição (AIEE, 1956). No que tange ao tipo de equipamento, até a década de 1950 imperavam os relés eletromecânicos. Surgiram então os relés de estado sólido surgiram, a partir de aplicações de eletrônica analógica. Os relés microprocessados foram criados na década de 1980.

Mesmo com a evolução dos equipamentos, 5as funcionalidades ainda não foram capazes de solucionar alguns problemas relacionados à proteção de sistemas elétricos. Dentre os problemas relacionados a isso está a dificuldade de detecção, identificação e localização de faltas em redes de distribuição de energia elétrica, a qual tem motivado pesquisas em todo o mundo. É notável o volume de trabalhos publicados na literatura especializada, dentre os quais destacam-se Gross (1941), Welfonder (2000), Carpenter (2005) e Majidi (2014), embora em nenhum deles seja apresentada uma solução definitiva para este problema.

A operação do sistema de distribuição possui particularidades que não permitem a utilização de técnicas desenvolvidas para os sistemas de transmissão. Dentre essas características, podem-se citar o desequilíbrio de carga, a variação de configuração, a capilaridade da rede, que afetam sensivelmente a operação e, sobretudo a proteção (THAKALLAPPELLI *et al.*, 2013). Além disso, esquemas de proteção inteligentes são fundamentais em redes de distribuição com a presença de: geração distribuída, mudanças na configuração da rede e no fluxo de potência. Os sistemas de proteção tradicionais, usando técnicas determinísticas tem se mostrado ineficientes, pois não são capazes de adaptar o funcionamento para alterações de rede, tais como a inversão do fluxo de potência, variação de carga, operação em ilha e sistemas com geração distribuída. Diante deste quadro, a

utilização de sistemas de proteção adaptativa tem sido pesquisada como uma alternativa atrativa (KEZUNOVIC, 2000; XU *et al.*, 2006). A proteção adaptativa pode ser definida como uma filosofia de proteção que busca realizar ajustes às diversas funções de proteção de forma dinâmica, a fim de alinhá-las às condições operacionais do sistema elétrico (HOROWITZ *et al.*, 1988).

Um sistema de proteção adaptativo deve ser capaz de acompanhar as modificações de configuração do sistema de distribuição e protegê-lo de forma eficiente (CARPENTER *et al.*, 2005; XU *et al.*, 2006). Este conceito, inicialmente abordado por Rockfeller *et al.* (1988) e Horowitz *et al.* (1988), propõe que os sistemas de proteção devem se adaptar às novas instalações elétricas que operam. A implementação deste conceito foi realizada através de novos algoritmos embarcados em relés digitais. Discussões sobre proteção adaptativa podem ser encontradas em Patterson (1995), Thorp *et al.* (1999), Phadke *et al.* (1999), Radojevic *et al.* (1999) e Heydt *et al.* (2001).

Considerando este cenário, a proteção inteligente de tais sistemas de distribuição, com a aplicação dos conceitos de proteção adaptativa, pode promover uma maior continuidade no fornecimento de energia, qualidade de energia e segurança do sistema. Em Kezunovic (2009, 2011) a proteção adaptativa é apresentada na distribuição com presença de geração distribuída, como também a utilização de equipamentos eletrônicos inteligentes (*Intelligent Electronic Devices* - IED). Tais equipamentos compõem as redes de distribuição inteligentes e têm a capacidade de comunicação entre si e com os centros de operação.

A partir do monitoramento das variáveis medidas por esses equipamentos, é possível ter uma visão mais detalhada e em tempo real do sistema de distribuição. Com a disponibilidade de grande quantidade de informações, em um contexto de uma rede elétrica sujeita a alterações frequentes de patamares de operação e configurações de geração e carga, algoritmos baseados em técnicas inteligentes têm sido desenvolvidos. Isso porque através dessa abordagem é possível compreender melhor as alterações e não linearidade inerentes à operação de sistemas de distribuição. Dentre as técnicas inteligentes utilizadas para esquemas de proteção adaptativa, podem-se destacar Algoritmos Genéticos (AG) (ALVES, MACHADO, BERGÊ, 2010), Lógica Nebulosa (*Fuzzy*) (MUSIEROWICZ *et al.*, 2005) e Redes Neurais Artificiais (RNA) (HAYKIN, 2009; MICHALIK *et al.*, 2006; OLIVEIRA *et al.*, 2011; e KEZUNOVIC *et al.*, 2001).

Em decorrência da importância da qualidade do serviço de distribuição de energia elétrica, bem como a segurança da população, a detecção, classificação e localização de faltas em sistemas de distribuição é um tema de grande interesse em todo o mundo da pesquisa.

Diante do exposto, o desafio a ser superado é o desenvolvimento de algoritmos/esquemas de proteção que possam ser utilizados para aumentar a eficiência dos sistemas de proteção atuais. É necessário que este equipamento tenha a capacidade de se adaptar às modificações nas condições operacionais que podem ocorrer na rede de distribuição, seja por alterações na carga, configuração da rede, entre outros. Este equipamento deve ser imune a estas alterações, tendo a capacidade de distinguir faltas, sob quaisquer condições operacionais, de forma autônoma.

1.1 MOTIVAÇÃO DA TESE

A questão da eficiência da proteção para sistemas de distribuição passa por questões regulatórias e de segurança. As questões regulatórias estão intimamente ligadas a multas por não cumprimento de metas estabelecidas pela ANEEL. As questões de segurança relacionam-se ao risco de perdas humanas, equipamentos, entre outros aspectos. Um dos grandes problemas está relacionado a condutores caídos ao solo durante faltas em sistemas de distribuição. As causas de rompimento são diversas e dentre as consequências está a perda de vidas humanas. Há registros de inúmeros casos em que o contato inadvertido de pessoas com cabos de média tensão teve consequências fatais (COGE, 2018). Segundo a Associação Brasileira das Distribuidoras de Energia Elétrica, a ocorrência Cabo energizado caído no solo foi a segunda maior causa de morte por acidente no Brasil no ano de 2017, com 27,11% dos casos, ficando atrás somente da causa Construção/Manutenção Predial (ADRADEE, 2018). Quando o rompimento de condutor ocorre em locais com aglomerações, o potencial de ocorrência e gravidade de acidentes se eleva. Um exemplo de atuação inadequada da proteção em sistemas de distribuição ocorreu na cidade de Bandeira do Sul (ACIDENTE, 2011), ocasião na qual 16 pessoas morreram em decorrência do rompimento dos condutores de média tensão durante uma festa pré-carnavalesca. Neste caso, a atuação do religador, na tentativa de restabelecimento do fornecimento de energia, agravou o acidente.

Em uma concepção moderna de proteção, os relés deveriam identificar rompimento do cabo com contato ao solo e bloquear a ação do religador, haja vista que as tentativas de religamento, além de não serem bem-sucedidas, causaram perdas de vidas humanas.

Ocorrências como estas mostram que há a necessidade de sistemas de proteção adaptativa (KEZUNOVIC, 2000; XU *et al.* 2006; FLAUZINO *et al.*, 2009), capazes de perceber alterações na rede e proteger equipamentos e pessoas, aumentando eficiência dos sistemas convencionais ou até mesmo substituindo-os.

1.2 OBJETIVOS DA TESE

Assim, a presente tese tem o objetivo de unir as recentes inovações tecnológicas disponíveis para desenvolver um equipamento que seja sensível às alterações nas condições operacionais do sistema de distribuição, mas que seja capaz, sobretudo, de distinguir condições de operação normal de condições de falta, detectando rompimento de condutores e melhorando a eficiência dos sistemas de proteção, bem como a segurança do sistema elétrico.

Considerando a importância de desenvolver um sistema de proteção de redes de distribuição que contemple ao mesmo tempo questões regulatórias e relacionadas à segurança, propõe-se o desenvolvimento de um esquema baseado em RNA para identificação de faltas em sistemas de distribuição de energia elétrica, com capacidade de detectar faltas de alta impedância e rompimento de condutores, a fim de se evitar acidentes, com religamentos desnecessários ou até mesmo com a exposição da população a riscos de morte com cabos energizados não detectados pela proteção tradicional. O objetivo é discriminar faltas em derivação (*shunt*), em série e simultâneas, detectando a existência ou não de queda de condutores ao solo, seja do lado da carga ou do lado da fonte.

O esquema proposto utiliza sinais de corrente, disponíveis em qualquer subestação, para a identificação de faltas. Para tanto, utiliza-se um novo fator, denominado Fator de Sequência Negativa (F2), combinado com os ângulos das correntes de falta, de forma inédita na literatura.

Considerando o estado da arte abordado sobre o tema de identificação de faltas em sistemas de distribuição, identificam-se as seguintes contribuições da tese: a) desenvolvimento de um esquema baseado em Redes Neurais Artificiais para classificação de faltas em sistemas de distribuição de energia elétrica¹; b) desenvolvimento de uma metodologia para

¹ Destaca-se que esta contribuição já foi realizada resultando na publicação do artigo ROCHA OLIVEIRA, A. *et al.* “*Fault Classification in Distribution Systems Based on Fault Current Angles*” na Revista IEEE América Latina, v. 14, Issue 1, p. 199-205, jan. 2016.

parametrização de relés baseados em Redes Neurais Artificiais, de forma a ser utilizada para melhorar o desempenho de relés já existentes nas subestações de distribuição; c) desenvolvimento de testes do tipo *Hardware-in-the-Loop* (HIL) em RTDS para validar o esquema proposto.

1.3 PUBLICAÇÕES E SUBMISSÕES DECORRENTES DA PESQUISA

ROCHA OLIVEIRA, A. *et al.* “*Fault Classification in Distribution Systems Based on Fault Current Angles*”, Revista IEEE América Latina, jan. 2016, Volume 14, n. 1, pp. 199-205.

ROCHA OLIVEIRA, A. *et al.* “*Real Time Simulators Applied To Brazilian Power Systems: A Review*”, Journal of Control, Automation and Electrical Systems, 2019 (artigo em R1).

1.4 ORGANIZAÇÃO DE TESE

Além desse capítulo introdutório, esta tese se organiza em outros cinco capítulos, conclusão e apêndices. O capítulo dois aborda a revisão bibliográfica do tema proposto. O capítulo três descreve a metodologia de detecção e classificação de faltas em sistemas de distribuição. O capítulo quatro apresenta a estrutura necessária para a realização de simulações em tempo real, bem como o detalhamento dos testes do tipo *Hardware-in-the-Loop* (HIL). No capítulo cinco são mostrados os resultados obtidos nas simulações computacionais com os sistemas testes. No capítulo seis são feitas as conclusões finais da tese, com apontamentos acerca de trabalhos futuros. O Apêndice A discorre sobre Redes Neurais Artificiais, o Apêndice B aborda o tema processamento de sinais para relés de distribuição e o Apêndice C detalha o equipamento Real-Time Digital Simulator (RTDS), utilizado nas simulações HIL. Em seguida, o Apêndice D detalha o ARM STM32F4, o Apêndice E apresenta um exemplo de *script* utilizado para a geração de casos de curto-circuito em RTDS e o Apêndice F contém os dados do sistema CESP 8 barras, um dos sistemas utilizados no capítulo cinco. Por fim, o Apêndice G apresenta os relés mais utilizados na proteção de alimentadores de distribuição.

2 REVISÃO BIBLIOGRÁFICA DE ESQUEMAS DE PROTEÇÃO DE SISTEMAS DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA

Tendo em vista a importância que proteção adaptativa possui dentro do conceito de redes de distribuição de energia elétrica inteligentes, vários trabalhos que utilizam técnicas inteligentes podem ser encontrados na literatura. Desde os anos 1980, a RNA tem sido considerada uma abordagem promissora para esquemas de proteção de distribuição, de forma a melhorar a confiabilidade dos sistemas elétricos (CHAN, 1989; AGGOUNE *et al.*, 1989). No início dos anos 1990, iniciou-se a difusão da ideia de que as abordagens convencionais poderiam ser melhoradas pela aplicação de sistemas inteligentes (ANTSAKLIS *et al.*, 1990). Desde então, a capacidade das RNA's de obterem uma visão geral do sistema estimula muitas contribuições na área de proteção adaptativa (WONG, 1993).

Nesse sentido, esquemas de proteção híbridos, que integram aplicações convencionais com técnicas inteligentes como RNA, foram apresentados por Antsaklis *et al.* (1991), Balu *et al.* (1992) e Germond *et al.* (1992). Um exemplo deste tipo de aplicação pode ser visto no trabalho desenvolvido por Fukuyama *et al.* (1993), no qual um sistema híbrido para a classificação de faltas e estimativa do trecho sob falta é apresentado. O funcionamento combina RNA e esquemas de proteção convencionais que realiza a leitura das formas de onda de tensão/corrente, além da informação de relés e disjuntores que operaram devido a determinada ocorrência. Apesar da maioria das contribuições relacionadas a sistemas inteligentes terem como foco sistemas de distribuição aéreos e com neutro multiaterrado, encontram-se na literatura abordagens de proteção usando RNA's aplicadas a sistemas de distribuição subterrâneos, como o trabalho de Glinkowski *et al.* (1995), e com neutro ressonante como nos estudos de Assef *et al.* (1996a e 1996b).

Glinkowski *et al.* (1995) propõe um esquema de localização de falta *on-line* utilizando RNA, usando valores eficazes de tensões e correntes de fase, fornecidas por dispositivos de proteção de rede. Assef (1996a) apresenta uma abordagem RNA que analisa a corrente do sistema para detectar faltas. Assef (1996b), apresenta um algoritmo de proteção para detecção de faltas fase-terra, usando medições de correntes trifásicas. Além disso, técnicas *fuzzy* foram testadas em abordagens híbridas, tal como no estudo de Chow (1993), no qual um esquema híbrido neuro-fuzzy é apresentado como solução para identificar se a falha é temporária ou permanente.

Ainda nos anos 1990, diversas pesquisas acerca da melhoria dos sistemas de proteção da distribuição abordaram o problema das Falhas de Alta Impedância (FAI). Esse tipo de falha gera correntes de arco voltaico e perturbações harmônicas, até mesmo em alta frequências, facilmente confundidas por comutação de capacitores e operações de *tap* em transformadores, que não é detectável pelos sistemas de proteção convencionais.

Diante das características de espectro de frequência das faltas de alta impedância, abordagens harmônicas podem ser encontradas em Ebron *et al.* (1990), Sharaf *et al.* (1993) e Sharat *et al.* (1993). O esquema para detecção de FAI proposto por Ebron *et al.* (1990) considera a análise de terceiro e quinto harmônico das correntes de falta e sob condições normais. Sharaf *et al.* (1993) apresenta um esquema para detecção de faltas de alta impedância baseado na análise de sinais de terceiro harmônico, componentes de sequência positiva, negativa e zero de tensões e correntes. Em Sharat *et al.* (1993), o esquema proposto utiliza segundo, terceiro e quinto harmônicos da tensão residual e corrente e potência do secundário de transformadores de subestações de distribuição.

Sultan *et al.* (1992) desenvolve um sistema de proteção baseado em RNA para detecção de cabo caído ao solo, eficaz para diferentes tipos de solo. O esquema é capaz de distinguir correntes de falta de situações normais como: *on/off* de equipamentos, como computadores e lâmpadas fluorescentes. Para tanto, utiliza amostras de frequência de baixa ordem. Em Al-Dabbagh *et al.* (1999) é proposto um esquema para detecção e classificação de faltas de alta impedância, discriminando as fases envolvidas na perturbação, a partir da análise das tensões e correntes medidas na subestação.

A partir dos anos 2000, houve um aumento de estudos a respeito de proteção adaptativa utilizando técnicas inteligentes, motivado pela necessidade de se terem relés de proteção mais universais e flexíveis (KEZUNOVIC, 2002). Nesse contexto, também se observa a intensificação da utilização de pré-processamento de sinais de entrada de redes neurais artificiais utilizando Transformada Discreta de Fourier (TDF) e Transformada Wavelet (TW) (VISHWAKARMA *et al.*, 2001; SALIM *et al.*, 2008; MA *et al.*, 2011; POURAHMADI-NAKHLI, 2011).

Em Vishwakarma (2001) é apresentado um relé de sobrecorrente direcional baseado em RNA que utiliza TDF para pré-processar as amostras de corrente e tensão a serem submetidas à RNA. Em Salim *et al.* (2008) é apresentada uma abordagem utilizando TW para decompor sinais de corrente, para serem submetidos à RNA,

objetivando o reconhecimento de faltas. Também em Ma (2011) TW é utilizada, neste caso para localização de faltas em sistemas de distribuição radiais, a partir da análise de transitórios de tensão. Há casos da utilização de Transformada Discreta de Fourier e Transformada Wavelet em uma mesma abordagem. POURAHMADI-NAKHLI (2011) apresenta um esquema para detecção, classificação, localização e determinação do trecho sob falta, reunindo TDF e TW para pré-processamento de sinais para a RNA, usando o primeiro e terceiro harmônicos de três tensões e correntes de fase e resistência de falta medidos na subestação.

Outro aspecto relevante no que tange à aplicação de RNA para sistemas de proteção refere-se ao tipo de rede utilizada. Observa-se com mais frequência a utilização de Redes Multi-Camadas, originalmente denominadas *Multilayer Perceptron* (MLP). Entretanto, há abordagens que aplicam mais de um tipo de RNA, como Thukaram (2006) e Torabi (2010).

Em Thukaram (2006) Redes Neurais Artificiais Radiais de Base Probabilísticas (RNABP) e Rede Neurais Artificiais Diretamente Alimentadas (RNADA) são aplicadas para localização de faltas, usando tensões e correntes trifásicas. Neste trabalho, sistemas de distribuição pequenos, sem ramificações, são monitorados a partir de sinais lidos somente na subestação de distribuição de onde o alimentador se origina. Para sistemas com ramificações, são consideradas medições em outros pontos do sistema, além da subestação, utilizando-se o conceito de IED. A respeito das funções de cada uma das duas configurações de redes neurais utilizadas, cabe mencionar que as RNABP têm a função de determinar o tipo de falta e o nível de curto-circuito enquanto as RNADA determinam a localização da falta. Já em Torabi (2010) são utilizadas as componentes de Clarke (WILLEMS, 1969) para pré-processamento das correntes de linha. Os resultados deste trabalho mostram que Redes Neurais Artificiais com Função de Base Radial (RNAFBR) são mais apropriadas para determinação do tipo de falta, e redes MLP são mais apropriadas para localização de faltas.

Algoritmos Genéticos (AG) (FRITZEN *et al.*, 2010) também são utilizados em esquemas de proteção híbridos, assim como Lógica Fuzzy (MORA, 2006; GHANI, 2010; ETEMADI, 2008). Em Fritzen (2010) é proposto um esquema para identificação do equipamento sob falta a partir da análise dos alarmes gerados pelo sistema de proteção. Em Mora (2006) uma abordagem híbrida para localização de falta denominada Sistema de Inferência Neuro-Fuzzy (SINF) é proposta, a partir das medições de corrente na

subestação. Também em Ghani (2010) uma abordagem SINF é utilizada para identificar problemas em equipamentos de proteção instalados na rede de distribuição, a partir da análise do status de operação. Etemadi (2008) apresenta um esquema inteligente que utiliza TW para pré-processar sinais para um SINF a fim de discriminar FAI de cargas não lineares, a partir da análise das correntes da subestação.

Analisando as contribuições na área de proteção de redes de distribuição, nota-se que o tema proteção de sistemas de distribuição está fortemente relacionado a faltas de alta impedância. Nos anos 2000, assim como nos anos 1990, diversos estudos relacionados aos esquemas de proteção com foco em FAI são desenvolvidos, dentre os quais Lai *et al.* (2003), Yang *et al.* (2004), Mokhtari *et al.* (2005), Michalik *et al.* (2006), Yang *et al.* (2006), Ziolkowski *et al.* (2007), Flauzino *et al.* (2009), Samantary (2008), Sarlak *et al.* (2011).

Entretanto, as técnicas utilizadas modificaram-se sensivelmente, principalmente no que tange à questão do processamento de sinais. Em Lai *et al.* (2003) é apresentado um algoritmo de reconhecimento de padrões a partir da análise das 12 primeiras frequências harmônicas dos sinais de tensão e corrente trifásica para detecção de faltas. Em Yang *et al.* (2004), Mokhtari *et al.* (2005), Michalik *et al.*, (2006) e Yang *et al.* (2006), são mostrados esquemas de proteção que utilizam TW para pré-processamento de sinais para RNA, com o objetivo de distinguir Faltas de Alta Impedância de outros transientes, como comutação de cargas e bancos de capacitores. Ferramentas estatísticas combinadas com RNA são utilizadas em Ziolkowski *et al.* (2007) e Flauzino *et al.* (2009) para detecção e classificação de FAI, a partir dos sinais de tensões e correntes trifásicas medidas na subestação. Uma abordagem utilizando Redes Neurais Probabilísticas (RNP) para detecção e classificação de FAI é mostrada em Samantary (2008). Este esquema é capaz de discriminar faltas de cargas não-lineares a partir da análise dos sinais de corrente nos domínios do tempo e da frequência. Em Sarlak *et al.* (2011) é apresentado um esquema baseado em RNA para detecção de FAI, denominado Gradiente Morfológico de Multi Resolução (GMMR), para extração de características da forma de onda da corrente pós-falta. Neste trabalho, é realizada uma comparação entre GMMR e técnicas como Transformada Discreta de Fourier, Transformada Discreta S, Transformada Discreta Tempo-Tempo e Transformada Discreta Wavelet. Os resultados mostram que a metodologia proposta tem mais capacidade de separabilidade, no que tange à detecção de FAI, se comparada com as outras metodologias.

Além do tema FAI, diversas abordagens de esquemas de proteção levam em consideração redes de distribuição com penetração de geração distribuída. A presença de geração distribuída pode causar impactos negativos sobre métodos de proteção convencionais quando se considera que o sistema não é mais radial, levando à perda de coordenação entre os dispositivos de proteção de rede. Além disso, é relevante ressaltar o impacto da geração distribuída nas correntes de falta, podendo modificar características como magnitude, duração e direção (BRAHMA *et al.*, 2004). Abordagens de esquemas de proteção que utilizam RNA em sistemas com penetração de geração distribuída podem ser encontradas em Bretas *et al.* (2001), Bretas *et al.* (2006) e Figueroa *et al.* (2008). Em BRETAS (2001) é apresentado um esquema de proteção baseado em RNA para detecção de FAI, pré-processando sinais de corrente com Transformada Rápida de Fourier. Em BRETAS *et al.* (2006), é proposto um sistema de detecção e localização de FAI utilizando os componentes de sinais de corrente e tensão, lidos no local onde um relé qualquer se encontra. Em Figueroa *et al.* (2008), é apresentado um esquema para detecção e classificação de faltas, que pré-processa sinais de alta frequência gerados pela falta via Transformada Discreta Wavelet, com o objetivo de discriminar as fases envolvidas no distúrbio.

Com o desenvolvimento das Tecnologias de Informação e Comunicação (TIC) aplicadas a sistemas elétricos de potência em um ambiente *Smart Grid* (ZHANG *et al.*, 2008), muitas contribuições publicadas utilizam informações de múltiplos pontos da rede de distribuição (HOMMELBERG *et al.*, 2007). Neste contexto, algumas metodologias podem ser destacadas, como XU *et al.* (2008), estudo no qual um esquema para detecção e localização de faltas em sistemas com presença de geração distribuída é apresentado, a partir das medições de correntes de cada um dos nós do sistema, enviadas por IED. Em Javadian *et al.* (2009) é mostrado um esquema baseado em RNA para determinar o tipo e localização de falta. O tipo de falta é determinado pela análise da corrente da subestação e a localização é feita a partir das correntes de toda as unidades de geração distribuída existentes no sistema. Em Zayandehroodi *et al.* (2011), um esquema baseado em RNAFBR também utiliza informações de corrente, tanto da subestação quanto de todas as unidades de geração distribuída existentes no sistema, para determinar a distância de cada uma das unidades de geração à falta. Já Javadian (2009) utiliza no esquema de proteção, além de informações de corrente da subestação e das unidades de geração distribuída, informações das chaves existentes no sistema. Em Kezunovic *et al.*

(2008), foi desenvolvida uma abordagem que utiliza resultados de diversos algoritmos para localizar faltas, a partir de sinais provenientes de diversos pontos do sistema.

Em Lai *et al.* (2012) e Da Silva *et al.* (2013) observa-se a utilização de Transformada Discreta Wavelet para pré-processamento de sinais de tensões e correntes trifásicas que são submetidos a RNA para classificar (LAI *et al.*, 2012) e localizar (DA SILVA *et al.*, 2013) FAI, a partir da premissa de que as distorções provocadas pelos arcos voltaicos podem ser utilizadas para classificação deste tipo de distúrbio. Em Kannan *et al.* (2012), as ferramentas Wavelet e RNA são novamente utilizadas. Entretanto, como entradas das RNA são utilizadas somente as correntes.

Em Dehghani *et al.* (2013), o esquema de localização de faltas baseado em RNA utiliza sinais das tensões e correntes trifásicas e a potência ativa, medidas a partir da subestação, nas condições pré-falta e falta. Em Farzan *et al.* (2014), observa-se a utilização de novos parâmetros para utilização como entrada de RNA, com o objetivo de localizar faltas em sistemas de distribuição. Esses parâmetros são os valores de pico da potência de curto circuito do sistema, medidos na subestação.

Publicações recentes ratificam a tendência do desenvolvimento de esquemas de proteção baseados no processamento de informações sincronizadas via *Phasor Measurement Unit* (PMU) e *Global Positioning System* (GPS), provenientes de diversos pontos do sistema, como uma forma de se manter a segurança e estabilidade (ZARE *et al.*, 2015). Em Baldwin *et al.* (2014), sinais de tensão e correntes, de vários pontos do sistema, são inseridos em um estimador de estados, que alimenta um sistema de localização de faltas baseado em RNA. Em Jaya Bharata Reddy *et al.* (2014) é mostrada uma metodologia que usa uma abordagem *Wavelet* de Multi Resolução para extração de características harmônicas que surgem na ocorrência de faltas. Esses sinais são processados por um sistema de inferência *neuro-fuzzy*. É importante destacar que, nesse trabalho, os sinais de corrente provindos de diversos pontos do sistema são sincronizados a partir de *Remote Telemetry Units* (RTU) usando tecnologia GPS. Em Patynowski *et al.* (2015) é proposto um esquema de localização de faltas que utiliza sincronização de fasores, baseada em PMU e GPS, nos sinais provenientes de diversos pontos do sistema, para alimentar os algoritmos de localização de faltas.

De uma maneira geral, observa-se uma tendência de utilização de sinais provenientes de diversas IED (KEZUNOVIC, 2011) existentes em uma rede de distribuição juntamente com RNA (Hubana *et al.*, 2018), como propostas de proteção

adaptativa (KEZUNOVIC, 2009). Esta tendência é reforçada quando pelo fato de que cerca de 70% das abordagens heurísticas para sistemas de proteção envolvem Redes Neurais Artificiais (SEDIGHIZADEH *et al.*, 2010). Ademais, nota-se um aumento do número de abordagens que propõem soluções para o problema de FAI em uma rede com penetração de geração distribuída, em um ambiente *Smart Grid*, com grande disponibilidade de dados provenientes de IED, devido à introdução e aplicação em larga escala de TIC em sistemas de distribuição (TANG *et al.*, 2017; PETITE *et al.*, 2017).

2.1 CONCLUSÕES PARCIAIS

Nesse capítulo foi feita uma revisão bibliográfica relacionada a esquemas de proteção para distribuição baseados em inteligência artificial. As abordagens baseadas em RNA, seja de forma isolada ou associada a outras técnicas como AG e Fuzzy, mostram que os desafios de proteção em redes com constantes alterações operacionais e sujeitas a diversos tipos de contingências demandam a aplicação de técnicas que possam se adaptar a esse cenário.

3 METODOLOGIA PARA CLASSIFICAÇÃO DE FALTAS EM SISTEMAS DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA

3.1 INTRODUÇÃO

Este capítulo apresenta detalhadamente a metodologia para classificação de faltas proposta nesta tese. O método adotado utiliza informações relacionadas às componentes de sequência e redes neurais artificiais.

No âmbito da detecção e classificação de faltas de sistemas de distribuição, é fundamental abordar o tema Faltas de Alta Impedância (FAI). As FAI podem ser caracterizadas como eventos que produzem correntes que não possuem valores suficientes para sensibilizar os relés de proteção de sobrecorrente, geralmente utilizados para proteção de alimentadores de média tensão. São faltas nas quais não há o toque de uma das fases com outra fase ou com o neutro. Ademais, as correntes geradas podem ter a mesma ordem de grandeza que outros eventos como manobras com capacitores e transformadores (COSTA *et al.*, 2015). Essas faltas têm característica resistiva, não linear e podem ser temporárias ou permanentes, com ou sem rompimento de condutor.

Quando ocorre o rompimento de condutor, pessoas e animais são expostos aos riscos de acidentes, incêndios e explosões. Esse tipo de falta corresponde de 5-20% de todas as faltas, ocorrendo o rompimento de condutor e consequente queda ao solo em aproximadamente 8% dos casos (VICO *et al.*, 2010). Desde 1982 encontram-se na literatura especializada estudos sobre o tema (AUCOIN, *et al.*, 1982). Neste capítulo são abordados aspectos relacionados à natureza das FAI, bem como características e tipos definidos pela literatura.

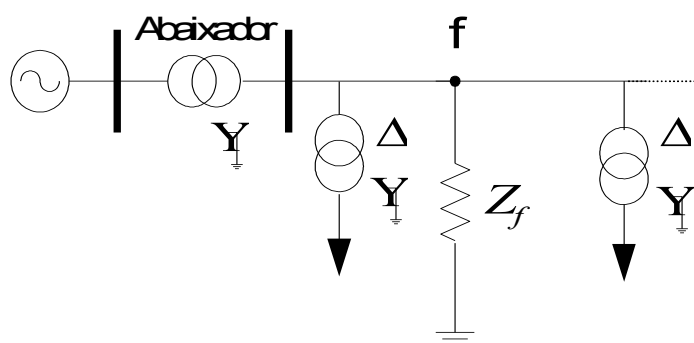
A literatura especializada estabelece que as FAI podem ser classificadas como ativas e passivas (TONELLI-NETO *et al.*, 2012). A diferença entre essas faltas é a existência ou não de arco elétrico. As faltas passivas são consideradas mais perigosas devido à ausência de chicoteamento do cabo e, por conseguinte, falsa impressão de que não está energizado. As FAI são geralmente monofásicas e o foco desta Tese de Doutorado é investigar as faltas monofásicas.

3.2 CARACTERIZAÇÃO DOS TIPOS DE FALTA

O principal objetivo desta tese é classificar faltas de alta impedância em redes de distribuição de energia elétrica. Conseqüentemente, os tipos de falta que são o objeto de estudo desta tese relacionam-se a dois fatores específicos: existência ou não de rompimento de condutor e queda ou não deste ao solo, seja pelo lado da fonte ou pelo lado da carga. As faltas envolvem contribuições *shunt* (em derivação) e contribuições série, conforme descrito nas figuras a seguir.

A falta do tipo *shunt* (SH) (Figura 1) ocorre quando há contato da fase com a terra sem rompimento de condutor. Este tipo de falta é muito comum em sistemas de distribuição. Normalmente é intermitente e por isso o sistema de proteção, ao detectar esse tipo de falta, atua no sentido de permitir que o religador do alimentador tente restabelecer o fornecimento de energia, a partir de tentativas de religamento. Um exemplo de ocorrência muito comum é o contato de árvores com os condutores.

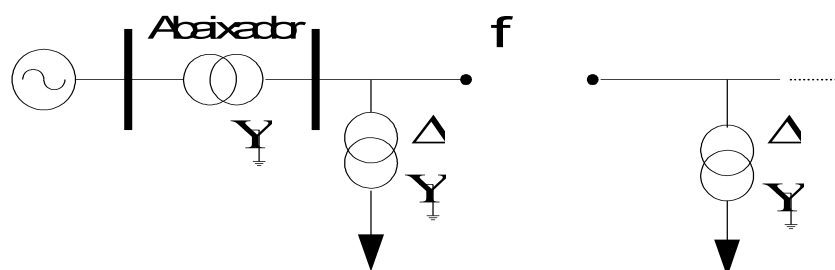
Figura 1 - Falta do tipo *shunt* (SH)



Fonte: Elaborado pelo autor, 2018.

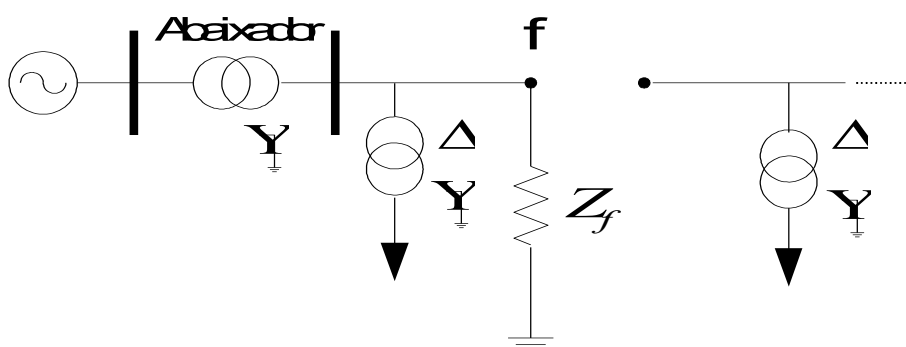
Já falta série (SR) (Figura 2) ocorre quando há rompimento de condutor sem contato do mesmo com a terra e, normalmente, está relacionado com aberturas de chaves do tipo faca, rompimentos de jumpers e conexões. Na maioria das vezes não é detectado pelo sistema de proteção. No entanto, quando este tipo de falta é identificado, também são realizados religamentos, haja vista que o sistema de proteção não consegue identificar se a falta tem características transitórias ou permanentes.

Figura 2 - Falta do tipo série (SR)



Fonte: Elaborado pelo autor, 2018.

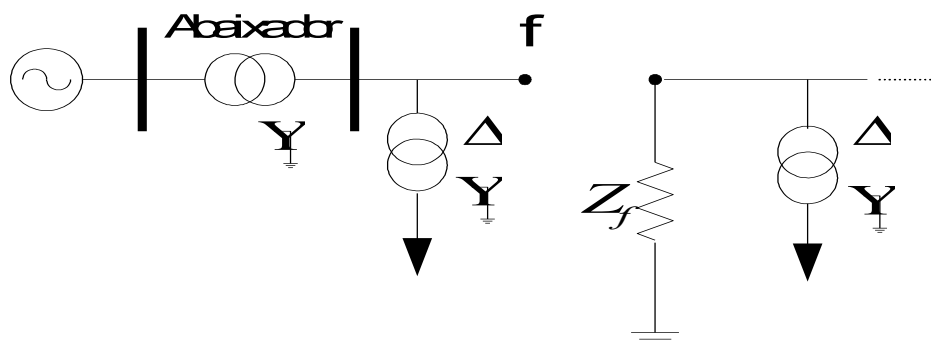
Faltas do tipo *shunt*-série (ou simultâneas) ocorrem quando há rompimento do condutor com subsequente contato do mesmo com a terra. No caso de faltas do tipo *shunt*-série com cabo caído pelo lado da fonte (SF) (Figura 3), normalmente há chicoteamento do cabo, o que indica para a população em geral a presença de perigo.

Figura 3 - Falta do tipo série-*shunt* com cabo caído do lado da fonte (SF)

Fonte: Elaborado pelo autor, 2018.

Já nas faltas do tipo *shunt*-série com cabo caído pelo lado da carga (SC) (Figura 4), apesar de haver tensão devido à energização do cabo rompido pela circulação de energia no delta do primário do transformador, normalmente não há sinais visuais de perigo, como o chicoteamento do cabo, o que aumenta o risco de acidentes.

Figura 4 - Falta do tipo série-shunt com cabo caído do lado da carga (SC)



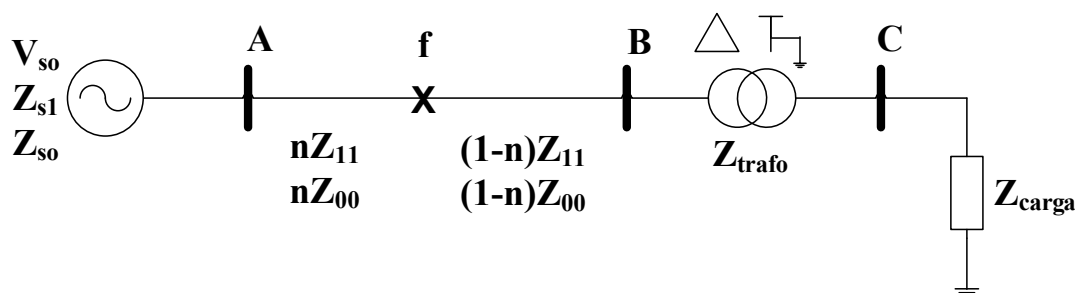
Fonte: Elaborado pelo autor, 2018.

Em todos os casos de queda de cabos ao solo, a presença dos condutores energizados pode trazer danos como perda de animais, incêndios e até mesmo morte de seres humanos. Todas as faltas aqui consideradas são monofásicas.

Nesse contexto, a identificação dessas faltas em sistemas de distribuição de energia elétrica é muito importante e aumentará significativamente a eficiência dos sistemas de proteção.

Para chegar à caracterização das faltas, é necessário analisar os circuitos de sequência específicos para cada tipo. Para tanto, é considerado o circuito equivalente mostrado na Figura 5. O desenvolvimento matemático apresentado é baseado em Barthold *et al.* (1983) e Anderson (1983).

Figura 5 - Diagrama unifilar de uma rede de distribuição



Fonte: Elaborado pelo autor, 2018.

Onde:

V_{so} : Tensão da fonte;

Z_{s1} : Equivalente sequência positiva visto pela fonte;

Z_{so} : Equivalente sequência zero visto pela fonte;

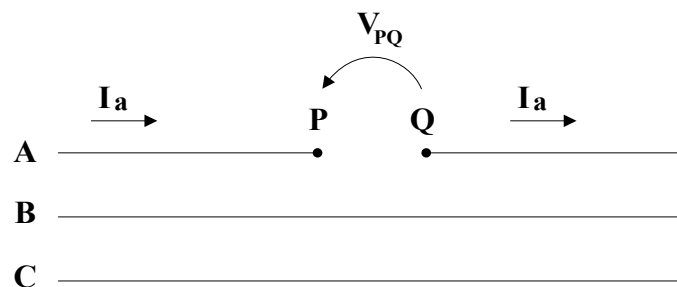
- n: Distância do ponto onde está a medição ao curto-circuito;
 Z_{11} : Impedância de sequência positiva da linha;
 Z_{00} : Impedância de sequência zero da linha;
 f: Local de aplicação da falta;
 Z_{trafo} : Impedância do transformador;
 Z_{carga} : Impedância da carga.

Será considerado nas análises a seguir que índices de correntes em letra minúscula referem-se à componente série de uma falta e índices em letra maiúscula referem-se a componentes *shunt* de faltas.

3.2.1 Falta do Tipo Série (SR)

No caso de uma falta do tipo série, ilustrada na Figura 6, ocorre abertura de fase sem contato do condutor com o solo.

Figura 6 - Representação de um curto circuito tipo série



Fonte: Elaborado pelo autor, 2018.

Analisando a Figura 6, as equações de restrição no ponto de interrupção são (1) e (2):

$$V_{PQ}^{abc} = \begin{bmatrix} V_{PQ}^a \\ 0 \\ 0 \end{bmatrix} \quad (1)$$

$$i_a = 0 \quad (2)$$

Onde:

V_{PQ}^a : Diferença de potencial do ponto da falta;

i_a : Corrente no ponto da falta.

Usando Componentes Simétricas (FORTESCUE, 1918) para obter os valores de sequência, chega-se a (3) e (4):

$$V_{PQ1} = V_{PQ2} = V_{PQ0} = \frac{1}{3} V_{PQa} \quad (3)$$

$$i_{a1} + i_{a2} + i_{a0} = 0 \quad (4)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência positiva no ponto de falta;

V_{PQ2} : Diferença de potencial de sequência negativa no ponto de falta;

V_{PQ0} : Diferença de potencial de sequência zero no ponto de falta;

V_{PQa} : Diferença de potencial no ponto de falta;

i_{a1} : Corrente de sequência positiva no ponto de falta;

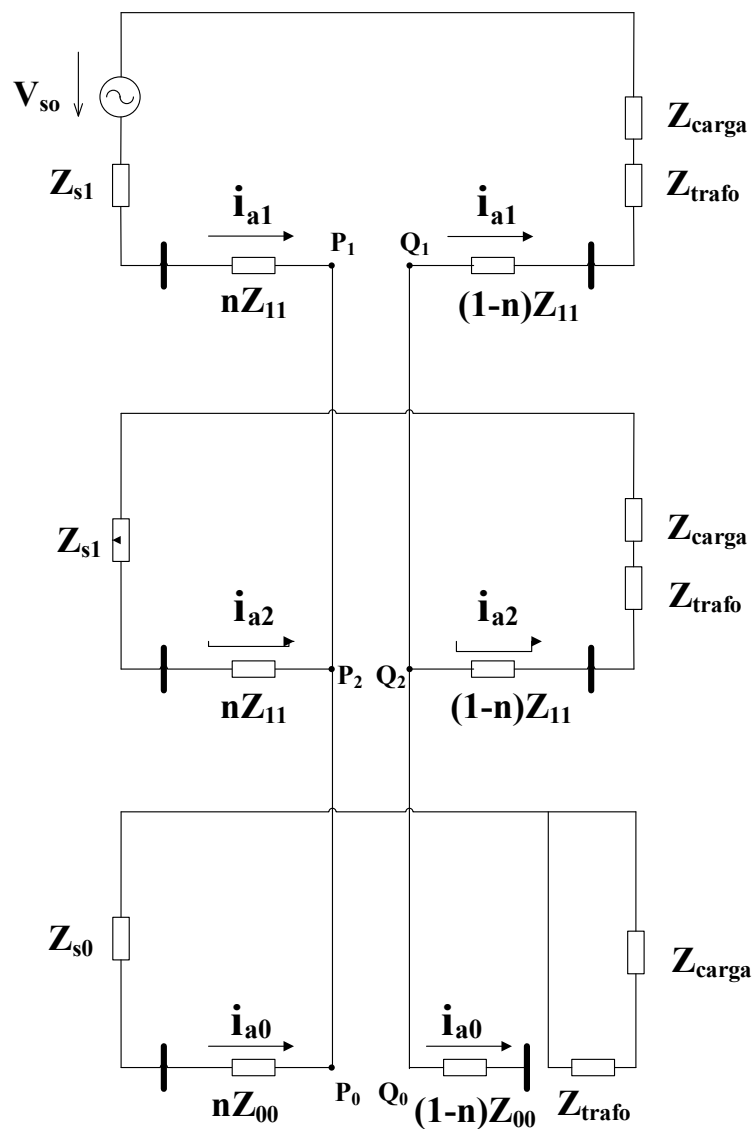
i_{a2} : Corrente de sequência negativa no ponto de falta;

i_{a0} : Corrente de sequência zero no ponto de falta.

A Equação (3) mostra que as tensões de sequência positiva, negativa e zero são iguais no ponto de interrupção, indicando uma condição de conexão em paralelo nos circuitos de sequência. Pela Equação (4), considerando-se que a conexão do transformador é Δ/Y -aterrado, a média tensão encontra-se isolada (para sequência zero), o que faz com que a componente de sequência zero da corrente de falta seja nula. Isso significa que as correntes de sequências positiva e negativa serão iguais e de sentidos opostos.

Os circuitos de sequência criados a partir das condições de contorno da falta tipo série são mostrados na Figura 7, apresentada a seguir.

Figura 7 - Circuitos de seqüência representando uma falta do tipo série



Fonte: Elaborado pelo próprio autor, 2018.

Onde:

V_{so} : Tensão da fonte;

i_{a1} : Corrente de falta de seqüência positiva;

i_{a2} : Corrente de falta de seqüência negativa;

i_{a0} : Corrente de falta de seqüência zero;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador;

Z_{s1} : Equivalente seqüência positiva visto pela fonte;

Z_{s0} : Equivalente seqüência zero visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

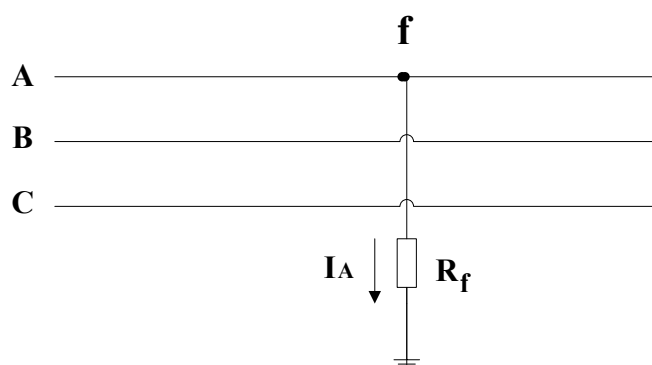
Z_{00} : Impedância de sequência zero da linha;

n : Distância do ponto onde está a medição ao curto-circuito.

3.2.2 Falta do Tipo *Shunt* (SH)

No caso de uma falta do tipo *shunt*, ilustrado na Figura 8, ocorre o contato do condutor com o solo sem rompimento do cabo. Figura 8, “f” é o ponto de aplicação da falta e “ R_f ” é a resistência de falta.

Figura 8 - Representação de um curto circuito tipo *shunt*



Fonte: Elaborado pelo autor, 2018.

Onde:

R_f : Resistência de falta;

I_A : Corrente no ponto da falta.

Analisando a Figura 8, as equações de restrição no ponto de falta são (5) e

(6):

$I^{ABC} = \begin{bmatrix} I_A \\ 0 \\ 0 \end{bmatrix}$	(5)
$V_f = R_f I_A$	(6)

Onde:

I^{ABC} : Representação das correntes ABC;

V_f : Diferença de potencial no ponto de falta;

R_f : Resistência de falta;

I_A : Corrente de falta.

Usando novamente Componentes Simétricas (FORTESCUE, 1918) para se obter os valores de sequência, chega-se a (7) e (8):

$$I_{A1} = I_{A2} = I_{A0} \quad (7)$$

$$V_{f1} + V_{f2} + V_{f0} = 3R_f I_{A0} \quad (8)$$

Onde:

I_{A1} : Corrente de falta de sequência positiva;

I_{A2} : Corrente de falta de sequência negativa;

I_{A0} : Corrente de falta de sequência zero;

V_{f1} : Diferença de potencial de sequência positiva no ponto de falta;

V_{f2} : Diferença de potencial de sequência negativa no ponto de falta;

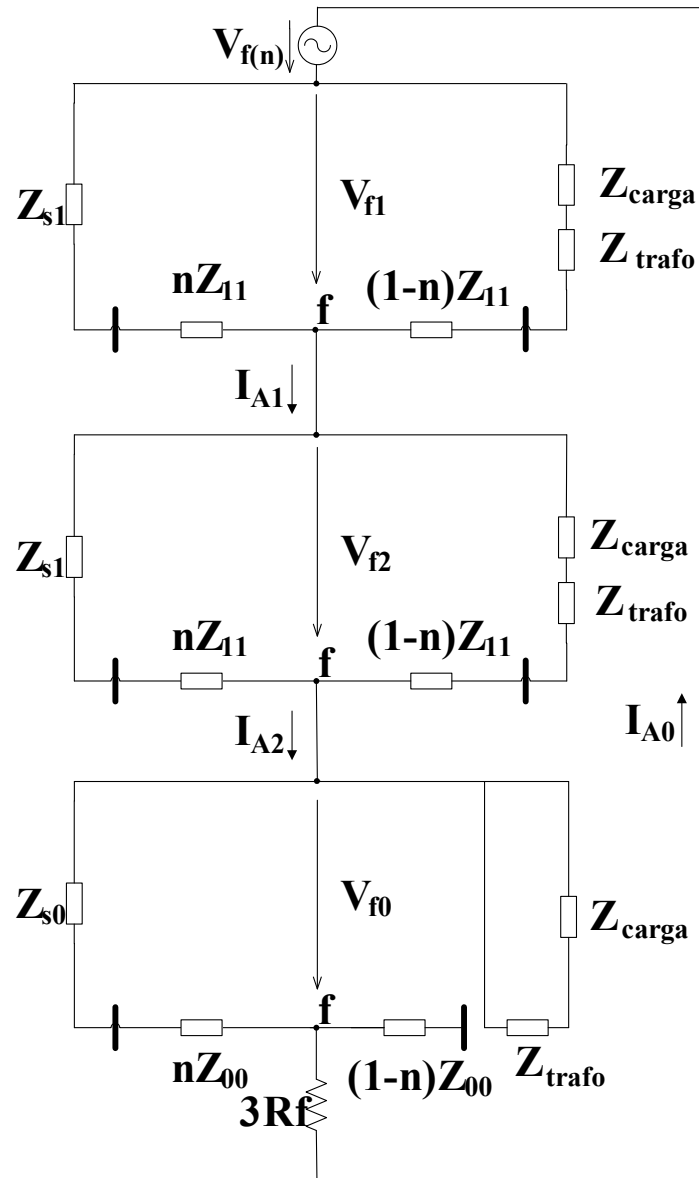
V_{f0} : Diferença de potencial de sequência zero no ponto de falta;

R_f : Resistência de falta.

Pela Equação (7) tem-se que as correntes de sequência positiva, negativa e zero são iguais no ponto de falta, mostrando uma condição de conexão em série dos circuitos de sequência. Ademais, a Equação (8) mostra que há um somatório de tensões sobre a resistência de falta.

Os circuitos de sequência criados a partir das condições de contorno da falta tipo shunt são mostrados na Figura 9:

Figura 9 - Circuitos de sequência representando uma falta do tipo shunt



Fonte: Elaborado pelo autor, 2018.

Onde:

V_{s0} : Tensão da fonte;

V_{f1} : Diferença de potencial de sequência positiva no ponto de falta;

V_{f2} : Diferença de potencial de sequência negativa no ponto de falta;

V_{f0} : Diferença de potencial de sequência zero no ponto de falta;

I_{A1} : Corrente de falta de sequência positiva;

I_{A2} : Corrente de falta de sequência negativa;

I_{A0} : Corrente de falta de sequência zero;

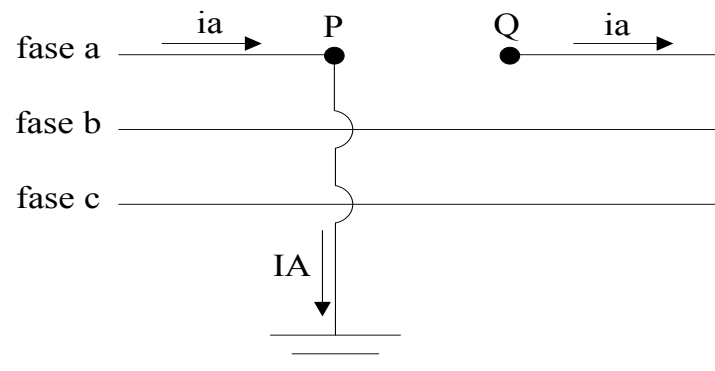
- Z_{carga} : Impedância da carga;
 Z_{trafo} : Impedância do transformador;
 Z_{s1} : Equivalente sequência positiva visto pela fonte;
 Z_{s0} : Equivalente sequência zero visto pela fonte;
 Z_{11} : Impedância de sequência positiva da linha;
 Z_{00} : Impedância de sequência zero da linha;
 R_f : Resistência de falta;
 n : Distância do ponto onde está a medição ao curto-circuito.

3.2.3 Falta Série-*Shunt* com Cabo Caído Pelo Lado da Fonte (SF)

As faltas série-*shunt* (simultâneas) são caracterizadas por uma falta série seguida de contato do condutor com o solo. Este tipo de falta pode ocorrer tanto com o cabo caído pelo lado da fonte, quanto com o cabo caído pelo lado da carga.

Faltas do tipo série-*shunt*, com o cabo caído pelo lado da fonte, podem ser ilustradas pela Figura 10.

Figura 10 - Falta série-*shunt* com cabo caído pelo lado da fonte



Fonte: Elaborado pelo autor, 2018.

Onde:

- i_a : Corrente de falta de sequência negativa (série);
 i_A : Corrente de falta de sequência zero (*shunt*).

As condições de contorno da parcela série desta falta são (9) e (10):

$$V_{PQ1} = V_{PQ2} = V_{PQ0} = \frac{1}{3}V_{PQa} \quad (9)$$

$$i_{a1} + i_{a2} + i_{a0} = 0 \quad (10)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência positiva no ponto de falta;

V_{PQ2} : Diferença de potencial de sequência negativa no ponto de falta;

V_{PQ0} : Diferença de potencial de sequência zero no ponto de falta;

V_{PQa} : Diferença de potencial no ponto de falta (fase a);

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

i_{a0} : Corrente de falta de sequência zero (série).

As condições de contorno da parcela *shunt* desta falta são (11) e (12):

$$I_{A1} = I_{A2} = I_{A0} \quad (11)$$

$$V_{P1} + V_{P2} + V_{P0} = 3R_f I_{A0} \quad (12)$$

Onde:

V_{P1} : Diferença de potencial fase-neutro de sequência positiva no ponto de falta;

V_{P2} : Diferença de potencial fase-neutro de sequência negativa no ponto de falta;

V_{P0} : Diferença de potencial fase-neutro de sequência zero no ponto de falta;

R_f : Resistência de falta;

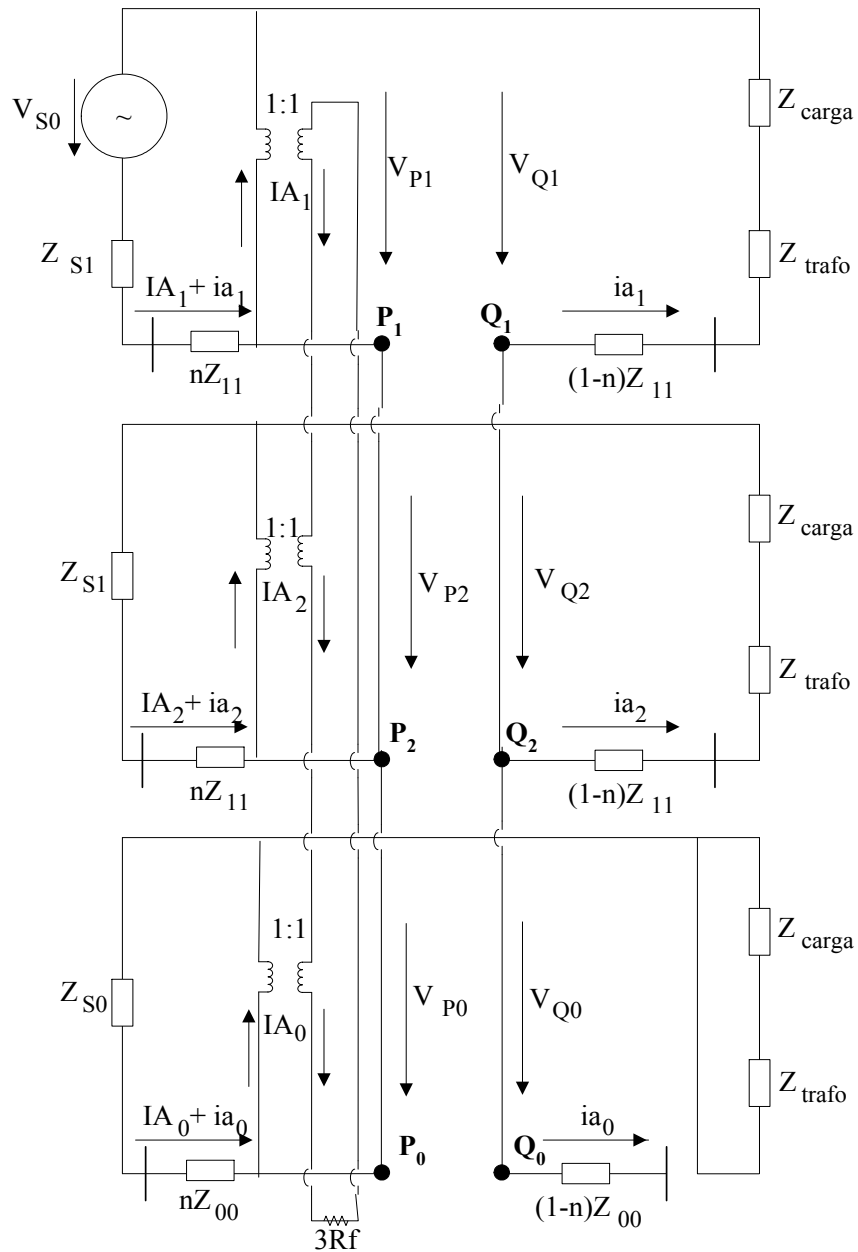
I_{A1} : Corrente de falta de sequência positiva (*shunt*);

I_{A2} : Corrente de falta de sequência negativa (*shunt*);

I_{A0} : Corrente de falta de sequência zero (*shunt*).

A partir das condições de contorno de ambas as faltas, chega-se à conclusão que os circuitos de sequência são interligados, conforme ilustrado na Figura 11.

Figura 11 - Conexão dos circuitos de seqüência para uma falta série-*shunt* com cabo caído pelo lado da fonte



Fonte: Elaborado pelo próprio autor, 2018.

Do circuito de seqüência positiva, tem-se (13) e (14):

$$V_{P1} = V_{S0} - (I_{A1} + i_{a1})(Z_{S1} + nZ_{11}) \quad (13)$$

e

$$V_{Q1} = i_{a1}[(1-n)Z_{11} + Z_{trafo} + Z_{carga}] \quad (14)$$

Onde:

V_{p1} : Diferença de potencial fase-neutro de sequência positiva no ponto de falta (*shunt*);

V_{so} : Tensão da fonte;

V_{Q1} : Diferença de potencial fase-neutro de sequência positiva no ponto de falta (série);

I_{A1} : Corrente de falta de sequência positiva (*shunt*);

i_{a1} : Corrente de falta de sequência negativa (série);

Z_{s1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador;

Analogamente, do circuito de sequência negativa, chega-se a (15) e (16):

$$V_{p2} = - (I_{A2} + i_{a2})(Z_{S1} + nZ_{11}) \quad (15)$$

$$V_{Q2} = i_{a2} \left[(1 - n)Z_{11} + Z_{trafo} + Z_{carga} \right] \quad (16)$$

Onde:

V_{p2} : Diferença de potencial fase-neutro de sequência negativa no ponto de falta (*shunt*);

V_{Q2} : Diferença de potencial fase-neutro de sequência negativa no ponto de falta (série);

I_{A2} : Corrente de falta de sequência negativa (*shunt*);

i_{a2} : Corrente de falta de sequência negativa (série);

Z_{s1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador.

Para o circuito equivalente de sequência zero, (17) e (18):

$$V_{P0} = - (I_{A0} + i_{a0})(Z_{S0} + nZ_{00}) \quad (17)$$

$$i_{a0} = 0 \quad (18)$$

Onde:

V_{P0} : Diferença de potencial fase-neutro de sequência zero no ponto de falta (*shunt*);

I_{A0} : Corrente de falta de sequência zero (*shunt*);

i_{a0} : Corrente de falta de sequência zero (série);

Z_{S0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha.

Das equações obtidas pelo circuito da Figura 8 e das condições de contorno, obtêm-se (19), (20), (21) e (22):

$$V_{PQ1} + I_{A0}(Z_{S1} + nZ_{11}) + i_{a1}(Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga}) = V_{S0} \quad (19)$$

$$V_{PQ1} + I_{A0}(Z_{S1} + nZ_{11}) + i_{a2}(Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga}) = 0 \quad (20)$$

$$i_{a1} + i_{a2} = 0 \quad (21)$$

$$I_{A0}(3R_f + 2Z_{S1} + 2nZ_{11} + Z_{S0} + nZ_{00}) + i_{a1}(Z_{S1} + nZ_{11}) + i_{a2}(Z_{S1} + nZ_{11}) = V_{S0} \quad (22)$$

Onde:

V_{PQ1} : Diferença de potencial fase-neutro de sequência positiva no ponto de falta (*shunt*);

V_{S0} : Tensão da fonte;

I_{A0} : Corrente de falta de sequência zero (*shunt*);

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

Z_{S0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha;

Z_{S1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador.

Representando as equações anteriores na forma matricial, tem-se (23):

$$\begin{bmatrix} V_{PQ1} \\ I_{A0} \\ i_{a1} \\ i_{a2} \end{bmatrix} = X^{-1} \begin{bmatrix} V_{S0} \\ 0 \\ 0 \\ V_{S0} \end{bmatrix} \quad (23)$$

Onde:

V_{PQ1} : Diferença de potencial fase-neutro de sequência positiva no ponto de falta (*shunt*);

V_{S0} : Tensão da fonte;

I_{A0} : Corrente de falta de sequência zero (*shunt*);

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

A matriz X é representada pela Equação (24):

$$X = \begin{bmatrix} 1 & Z_{S1} + nZ_{11} & Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga} & 0 \\ 1 & Z_{S1} + nZ_{11} & 0 & Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga} \\ 0 & 0 & 1 & 1 \\ 0 & 3R_f + 2Z_{S1} + 2nZ_{11} + Z_{S0} + nZ_{00} & Z_{S1} + nZ_{11} & Z_{S1} + nZ_{11} \end{bmatrix} \quad (24)$$

Onde:

Z_{S0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha;

Z_{S1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador;

R_f : Resistência de falta;

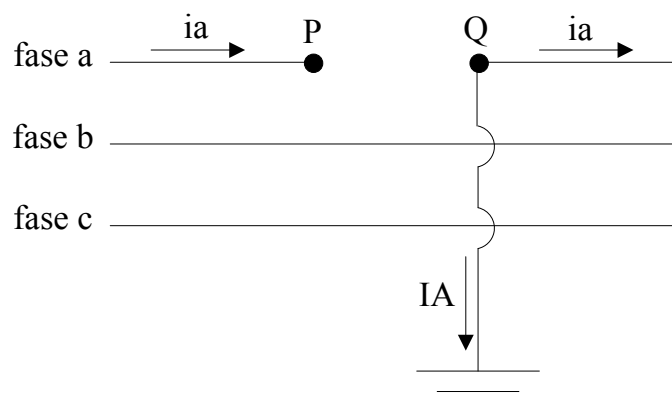
n : Distância do ponto onde está a medição ao curto-circuito.

A Equação (24) permite então, conhecidas as impedâncias envolvidas e a tensão de Thevenin V_{S0} , determinar o seguinte: (i) a corrente de sequência zero devido à falta shunt, I_{A0} ; (ii) as correntes de sequência positiva e negativa i_{a1} e i_{a2} , respectivamente, devido à falta série (iii) e a tensão na interrupção, V_{PQ} , lembrando que $V_{PQ} = 3.V_{PQ1}$.

3.2.4 Falta Série-Shunt com Cabo Caído pelo Lado da Carga (SC)

Faltas do tipo série-*shunt* com o cabo caído pelo lado da carga, podem ser ilustradas através da Figura 12.

Figura 12 - Falta série-*shunt* com cabo caído pelo lado da carga



Fonte: Elaborado pelo autor, 2018.

Onde:

i_a : Corrente de falta de sequência negativa (série);

i_A : Corrente de falta de sequência zero (*shunt*).

As condições de contorno da parcela série desta falta são (25) e (26):

$$V_{PQ1} = V_{PQ2} = V_{PQ0} = \frac{1}{3} V_{PQa} \quad (25)$$

e

$$i_{a1} + i_{a2} + i_{a0} = 0 \quad (26)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência positiva no ponto de falta;

V_{PQ2} : Diferença de potencial de sequência negativa no ponto de falta;

V_{PQ0} : Diferença de potencial de sequência zero no ponto de falta;

V_{PQa} : Diferença de potencial no ponto de falta (fase a);

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

i_{a0} : Corrente de falta de sequência zero (série).

As condições de contorno da parcela shunt desta falta são (27) e (28):

$$I_{A1} = I_{A2} = I_{A0} \quad (27)$$

e

$$i_{a1} + i_{a2} + i_{a0} = 0 \quad (28)$$

Onde:

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

i_{a0} : Corrente de falta de sequência zero (série).

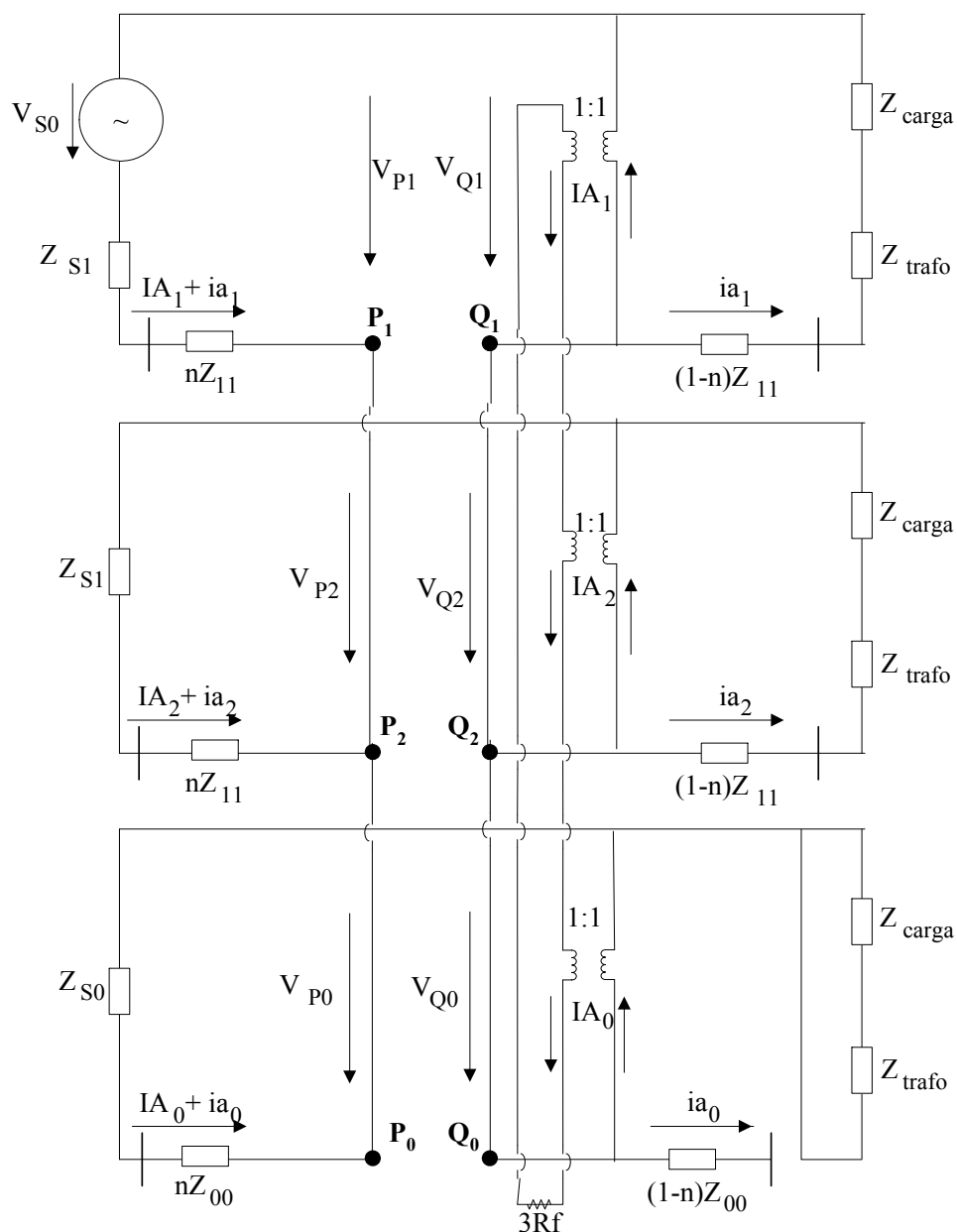
I_{A1} : Corrente de falta de sequência positiva (*shunt*);

I_{A2} : Corrente de falta de sequência negativa (*shunt*);

I_{A0} : Corrente de falta de sequência zero (*shunt*).

Da mesma forma que foi efetuada para o caso anterior, interligam-se os circuitos de seqüências, para satisfazer as condições de contorno da falta shunt, utilizando transformadores ideais, como mostrado na Figura 13.

Figura 13 - Conexão dos circuitos de seqüência para uma falta série-*shunt* com cabo caído pelo lado da carga



Fonte: Elaborado pelo autor, 2018.

Do circuito de seqüência positiva, tem-se que (Equações (29) e (30):

$$V_{p1} = V_{s0} - (I_{A1} + i_{a1})(Z_{S1} + nZ_{11}) \quad (29)$$

e

$$V_{Q1} = i_{a1}[(1 - n)Z_{11} + Z_{trafo} + Z_{carga}] \quad (30)$$

Onde:

V_{P1} : Diferença de potencial de sequência positiva no ponto de falta (série);

V_{Q1} : Diferença de potencial de sequência positiva no ponto de falta (*shunt*);

V_{s0} : Tensão da fonte;

i_{a1} : Corrente de falta de sequência positiva (série);

I_{A1} : Corrente de falta de sequência positiva (*shunt*);

Z_{S1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador.

Analogamente, do circuito de sequência negativa, obtém-se (31) e (32):

$$V_{p2} = - (I_{A2} + i_{a2})(Z_{S1} + nZ_{11}) \quad (31)$$

$$V_{Q2} = i_{a2}[(1 - n)Z_{11} + Z_{trafo} + Z_{carga}] \quad (32)$$

Onde:

V_{P2} : Diferença de potencial de sequência negativa no ponto de falta (série);

V_{Q2} : Diferença de potencial de sequência negativa no ponto de falta (*shunt*);

i_{a2} : Corrente de falta de sequência negativa (série);

I_{A2} : Corrente de falta de sequência negativa (*shunt*);

Z_{S1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador.

Da mesma forma que os casos anteriores, tem-se as seguintes equações para o circuito de sequência zero (33) e (34):

$$V_{P0} = - (I_{A0} + i_{a0})(Z_{S0} + nZ_{00}) \quad (33)$$

$$i_{a0} = 0 \quad (34)$$

Onde:

V_{P0} : Diferença de potencial de sequência zero no ponto de falta (série);

i_{a0} : Corrente de falta de sequência zero (série);

I_{A0} : Corrente de falta de sequência zero (*shunt*);

Z_{S0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha.

Para utilizar a Equação (33), é necessário determinar a equação que relaciona a tensão no ponto Q_0 com a tensão no ponto P_0 (35) e (36):

$$V_{Q0} = V_{P0} - V_{PQ0} \quad (35)$$

$$V_{Q0} = -I_{A0}(Z_{S0} + nZ_{00}) - V_{PQ0} \quad (36)$$

Onde:

V_{PQ0} : Diferença de potencial de sequência zero no ponto de falta;

V_{P0} : Diferença de potencial de sequência zero no ponto de falta (série);

V_{Q0} : Diferença de potencial de sequência zero no ponto de falta (*shunt*);

i_{a0} : Corrente de falta de sequência zero (série);

I_{A0} : Corrente de falta de sequência zero (*shunt*);

Z_{S0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha.

Das equações obtidas pelo circuito da Figura 10 e das condições de contorno, tem-se que (37), (38), (39) e (40):

$$V_{PQ1} + I_{A0}(Z_{S1} + nZ_{11}) + i_{a1}(Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga}) = V_{S0} \quad (37)$$

$$V_{PQ1} + I_{A0}(Z_{S1} + nZ_{11}) + i_{a2}(Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga}) = 0 \quad (38)$$

$$3I_{A0} + i_{a1} + i_{a2} = 0 \quad (39)$$

$$V_{PQ1} + I_{A0}(3R_f + Z_{S0} + nZ_{00}) - i_{a1}[(1-n)Z_{11} + Z_{trafo} + Z_{carga}] - i_{a2}[(1-n)Z_{11} + Z_{trafo} + Z_{carga}] = 0 \quad (40)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência zero no ponto de falta;

V_{S0} : Tensão da fonte;

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

I_{A0} : Corrente de falta de sequência zero (*shunt*);

Z_{S1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador.

Passando para a forma matricial, tem-se (41):

$$\begin{bmatrix} V_{PQ1} \\ I_{A0} \\ ia_1 \\ ia_2 \end{bmatrix} = Y^{-1} \begin{bmatrix} V_{S0} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (41)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência zero no ponto de falta;

V_{S0} : Tensão da fonte;

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

I_{A0} : Corrente de falta de sequência zero (*shunt*).

Sendo Y representada por (42):

$$Y = \begin{bmatrix} 1 & Z_{S1} + nZ_{11} & Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga} & 0 \\ 1 & Z_{S1} + nZ_{11} & 0 & Z_{S1} + Z_{11} + Z_{trafo} + Z_{carga} \\ 0 & 3 & 1 & 1 \\ 1 & 3R_f + Z_{S0} + nZ_{00} & -[(1-n)Z_{11} + Z_{trafo} + Z_{carga}] & -[(1-n)Z_{11} + Z_{trafo} + Z_{carga}] \end{bmatrix} \quad (42)$$

Onde:

V_{PQ1} : Diferença de potencial de sequência zero no ponto de falta;

V_{S0} : Tensão da fonte;

i_{a1} : Corrente de falta de sequência positiva (série);

i_{a2} : Corrente de falta de sequência negativa (série);

I_{A0} : Corrente de falta de sequência zero (*shunt*).

Z_{s1} : Equivalente sequência positiva visto pela fonte;

Z_{11} : Impedância de sequência positiva da linha;

Z_{carga} : Impedância da carga;

Z_{trafo} : Impedância do transformador;

Z_{s0} : Equivalente sequência zero visto pela fonte;

Z_{00} : Impedância de sequência zero da linha.

3.3 FATOR DE SEQUÊNCIA NEGATIVA

A partir da análise dos circuitos gerados no tópico anterior, estudos foram realizados na busca por uma forma de identificar a ocorrência de uma falta, bem como seu tipo, a partir de medições em condições de falta e pré-falta. Foram testadas diversas combinações de sinais de correntes em sequência negativa e zero e chegou-se a uma estrutura cuja sensibilidade mostrou potencial para a solução do problema de detecção e identificação de FAI. Esse fator foi denominado Fator de Sequência Negativa ou F2. No numerador foram combinadas as correntes de sequência negativa e zero, em condições de falta e pré-falta. No denominador foi colocado o valor da corrente de sequência positiva pré-falta, com a função de normalização do índice. As faltas mapeadas por esse índice são mostradas nas Figuras de 1 a 4.

O Fator F2 é descrito por (43).

$$F_2 = \frac{(I_2) - (I_0) - I_{a2(n)}}{I_{a1(n)}} \quad (43)$$

Onde:

I_2 : Combinação de valores de corrente de sequência negativa;

I_0 : Combinação de valores de corrente de sequência zero;

$I_{a1(n)}, I_{a2(n)}$: Correntes pré-falta de sequência positiva e negativa.

Foi estabelecido que o índice “ Δ ” refere-se a valores de falta, enquanto o índice “n” refere-se a valores pré-falta. Já o índice “A” está relacionado a faltas do tipo shunt e “a” está relacionado a faltas do tipo série.

Nas Equações (44) e (45) são apresentadas as correntes I_2 e I_0 :

$$\dot{I}_2 = \dot{I}_{A2(\Delta)} + \dot{I}_{a2(\Delta)} + \dot{I}_{a2(n)} \quad (44)$$

$$\dot{I}_0 = \dot{I}_{A0(\Delta)} + \dot{I}_{a0(\Delta)} + \dot{I}_{a0(n)} \quad (45)$$

Onde:

$\dot{I}_{A2(\Delta)}, \dot{I}_{A0(\Delta)}$: Correntes Thevenin de sequência negativa e zero, associadas à falta do tipo shunt;

$\dot{I}_{a2(\Delta)}, \dot{I}_{a0(\Delta)}$: Correntes Thevenin de sequência negativa e zero, associadas à falta do tipo série.

$\dot{I}_{a2(n)}, \dot{I}_{a0(n)}$: Correntes pré-falta de sequência negativa e zero.

Observa-se na Equação (44) que em I_2 estão agrupadas as componentes de sequência negativa associadas a faltas do tipo shunt, faltas do tipo série e a condições pré-falta. O mesmo ocorre para I_0 , na Equação (45).

Inserindo as Equações (44) e (45) na Equação (43), chega-se à Equação (46). Pode-se agrupar os termos do primeiro parêntesis e denominar esse conjunto como $\dot{I}_{A2(F)}$ e $\dot{I}_{A0(F)}$, bem como os termos do segundo parêntesis podem ser agrupados e denominados $\dot{I}_{a2(F)}$ e $\dot{I}_{a0(F)}$.

$$F_2 = \frac{(\dot{I}_{A2(\Delta)} + \dot{I}_{a2(\Delta)} + \dot{I}_{a2(n)}) - (\dot{I}_{A0(\Delta)} + \dot{I}_{a0(\Delta)} + \dot{I}_{a0(n)}) - \dot{I}_{a2(n)}}{\dot{I}_{a1(n)}} \quad (46)$$

Quanto às faltas tipo série, caracterizadas pelo rompimento de condutor, observa-se que as componentes relativas às faltas do tipo shunt não existem ($\dot{I}_{A0(\Delta)}, \dot{I}_{A2(\Delta)}$). Observa-se também que as correntes de sequência zero não existem para este tipo de falta ($\dot{I}_{a0(\Delta)}, \dot{I}_{a0(n)}$), pois parte do sistema encontra-se isolado, devido à conexão do transformador (Δ/Y -aterrado). Através do circuito da Figura 4 verifica-se que as correntes de sequências positiva e negativa são iguais em módulo, mas em sentidos opostos. Aplicando-se essas condições à Equação (46), tem-se:

$$F_2 = \frac{\dot{I}_{a2(\Delta)}}{\dot{I}_{a1(n)}} \quad (47)$$

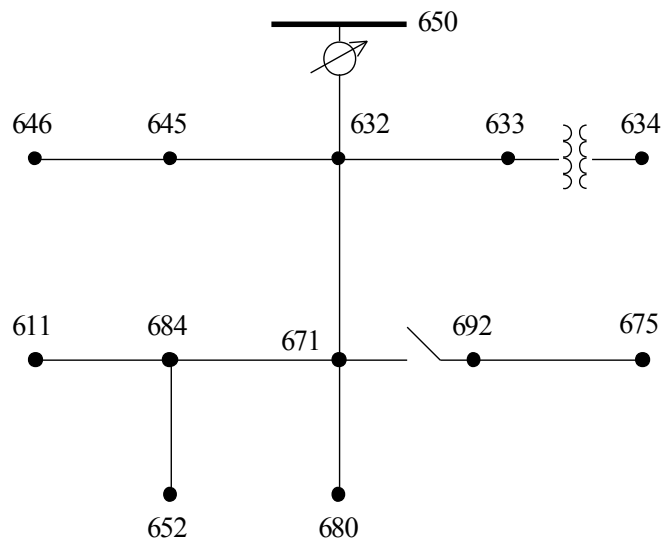
Quanto às faltas do tipo shunt, onde há contato do cabo ao solo, sem rompimento de condutor, conclui-se que este fator é muito pequeno, resultante apenas da relação entre as correntes de sequência negativa e positiva pré-falta. Neste caso, as correntes $\dot{I}_{A2(F)}$ e $\dot{I}_{A0(F)}$ são muito próximas.

Observa-se que as componentes relativas a faltas do tipo série não existem neste tipo de falta ($\dot{I}_{a0(\Delta)}, \dot{I}_{a2(\Delta)}$). Observa-se também que $\dot{I}_{a0(n)}\dot{I}_{a0(n)}$ é nula e que $\dot{I}_{A2(\Delta)} - \dot{I}_{A0(\Delta)}$ é pequena. Aplicando-se essas condições à Equação (44), tem-se:

$$F_2 = \frac{(\dot{I}_{A2(\Delta)}) - (\dot{I}_{A0(\Delta)})}{\dot{I}_{a1(n)}} \quad (48)$$

Na Figura 14 o sistema IEEE 13 barras é apresentado. Esse sistema é utilizado para ilustrar o comportamento do Fator F2 em um sistema de distribuição. Foram simuladas faltas neste sistema a fim de que o comportamento do fator F2 pudesse ser observado, para os tipos de faltas estudados.

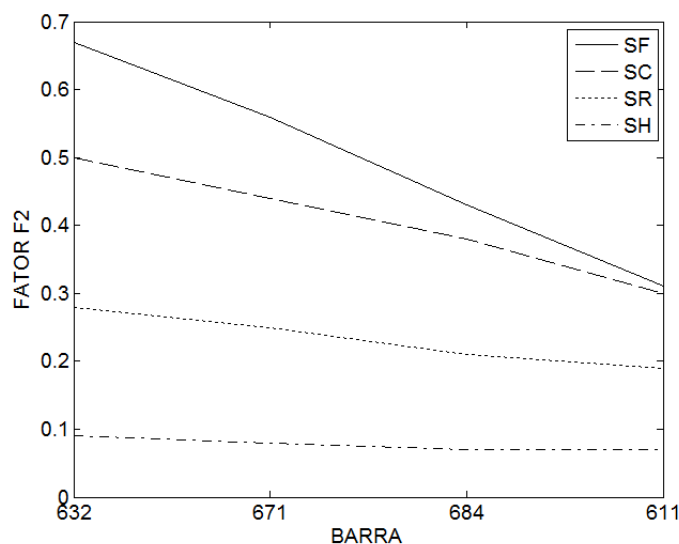
Figura 14 - Sistema IEEE 13 barras



Fonte: IEEE, 2018.

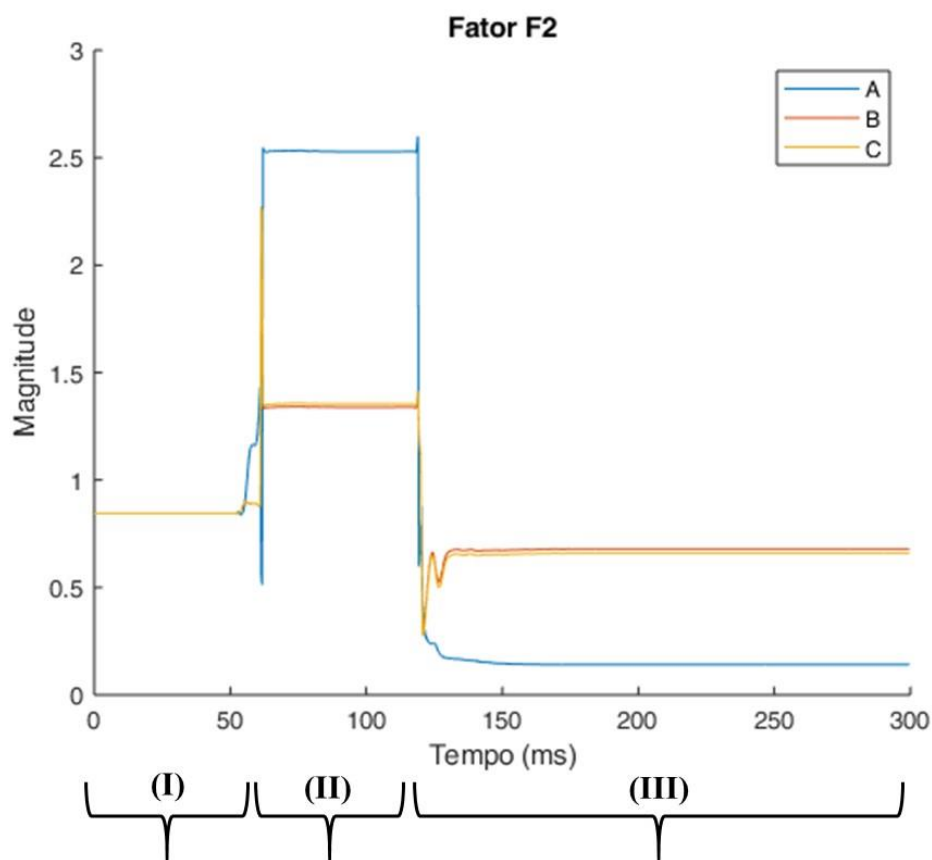
A partir do gráfico da Figura 15, apresentada a seguir, é possível observar o comportamento do Fator de Sequência Negativa para faltas aplicados no sistema IEEE 13 barras, ao longo do ramo formado pelas barras 632, 671, 684 e 611. O gráfico foi gerado a partir de dados de medição provenientes somente da subestação, representada na barra 650 (Figura 14). Os curtos-circuitos do tipo *shunt* são representados por SH, os curtos-circuitos do tipo série são representados por SR. SF é falta do tipo *série-shunt* (simultânea) com cabo caído do lado da fonte e SC é falta com cabo caído do lado da carga. É possível observar que o valor de F2 para as faltas do tipo SF e SC sem confundem à medida em que a falta ocorre em pontos mais distantes do ponto de medição. Observa-se também que os valores assumidos pelo Fator F2 para faltas que envolvem rompimento de condutor (SR, SC e SF) são significativamente maiores que valores para faltas do tipo *shunt* (SH), na qual não há rompimento de condutor. Isso mostra que o comportamento do tipo de falta na qual não há rompimento de condutor é bem distinto do comportamento de F2 para os outros tipos de falta. Esse é um indicador importante para um esquema de proteção.

Figura 15 - Comportamento do fator F2



Fonte: Elaborado pelo autor, 2018.

O gráfico da Figura 16 mostra o comportamento do fator F2 para falta do tipo *série-shunt*, envolvendo a fase A. O gráfico é dividido em três partes: (I) pré-falta, (II) rompimento do cabo e (III) queda ao solo. Observa-se que o fator F2 para a fase A comporta-se de maneira bem distinta dos fatores F2 relativos às fases B e C.

Figura 16 - Comportamento do fator F2 por fase para falta série-*shunt*

Fonte: Elaborado pelo autor, 2019.

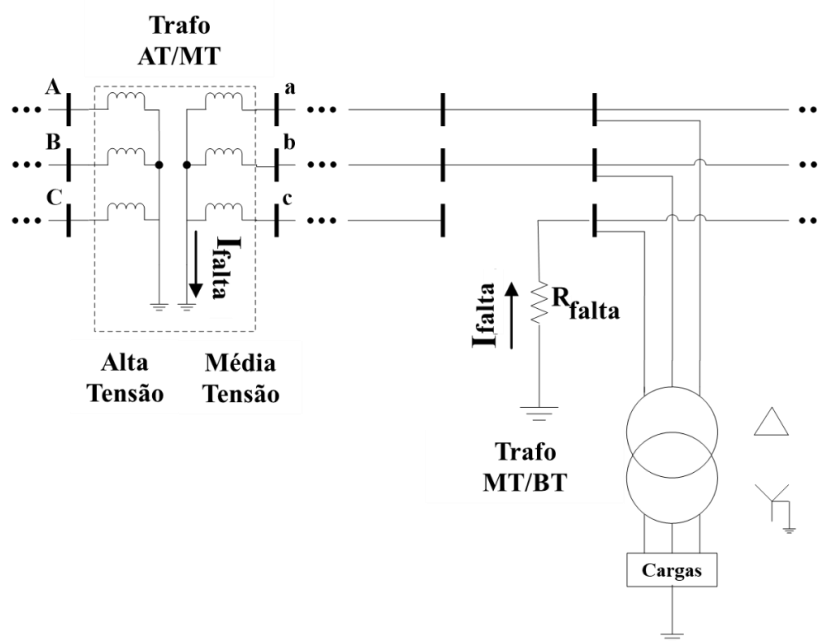
3.4 ÂNGULO DE FASE DA CORRENTE DE FALTA

Analisando-se as faltas do tipo SF e SC foi possível observar um comportamento distinto dos ângulos das correntes. O ângulo da corrente de falta apresenta uma alteração de 180 graus quando se comparam faltas com o cabo caído pelo lado da carga com faltas com cabo pelo lado da fonte. Conforme ilustrado na Figura 17 e na Figura 18, apresentadas a seguir, quando da ocorrência de faltas simultâneas tem-se, para o caso do cabo caído ao solo pelo lado da carga, correntes de falta circulando com sentido oposto em relação ao caso em que o cabo está caído pelo lado da fonte. Isso significa que, mesmo para faltas de alta impedância, a análise do sentido desta corrente mostra o tipo de falta ao qual o curto-circuito está associado.

Além disso, quando o cabo está caído pelo lado da fonte geralmente observa-se chicoteamento do cabo. Por outro lado, quando o cabo está caído pelo lado da carga, normalmente não se observa chicoteamento do cabo, o que faz com que o problema não

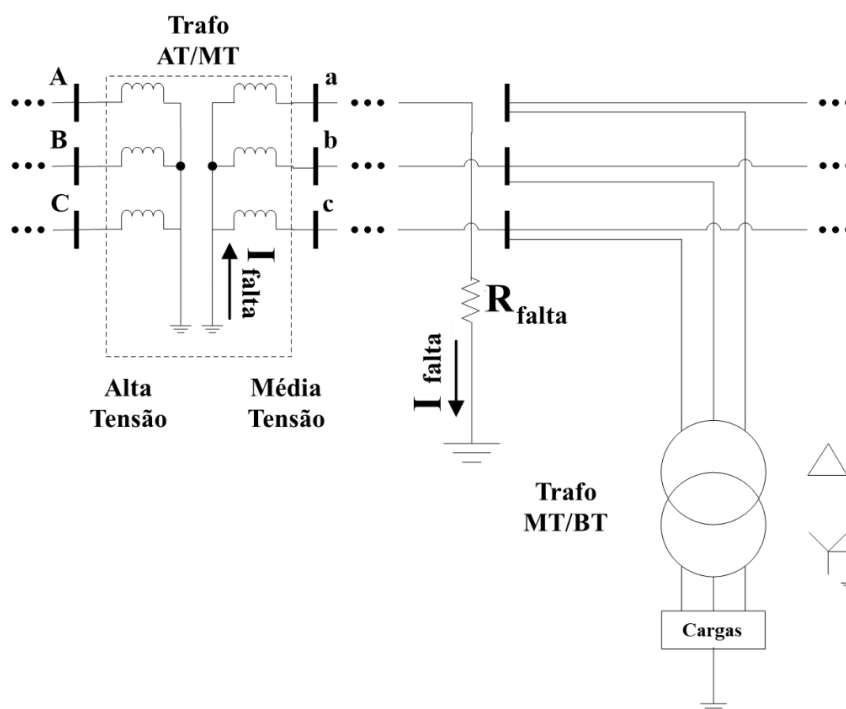
seja percebido, embora a recirculação de corrente no primário do transformador, com delta aberto, faz com que haja tensão suficiente para provocar acidentes fatais. Quando se combinam as informações contidas no fator F2 com as características do ângulo de fase da corrente de falta, é possível discriminar o tipo de falta ocorrida.

Figura 17 - Circulação da corrente de curto-circuito na ocorrência de falta série-*shunt* com cabo caído pelo lado da carga



Fonte: Elaborado pelo autor, 2018.

Figura 18 - Circulação da corrente de curto-circuito na ocorrência de falta série-*shunt* com cabo caído pelo lado da fonte



Fonte: Elaborado pelo próprio autor, 2018.

3.5 REDES NEURAIS ARTIFICIAIS UTILIZADAS

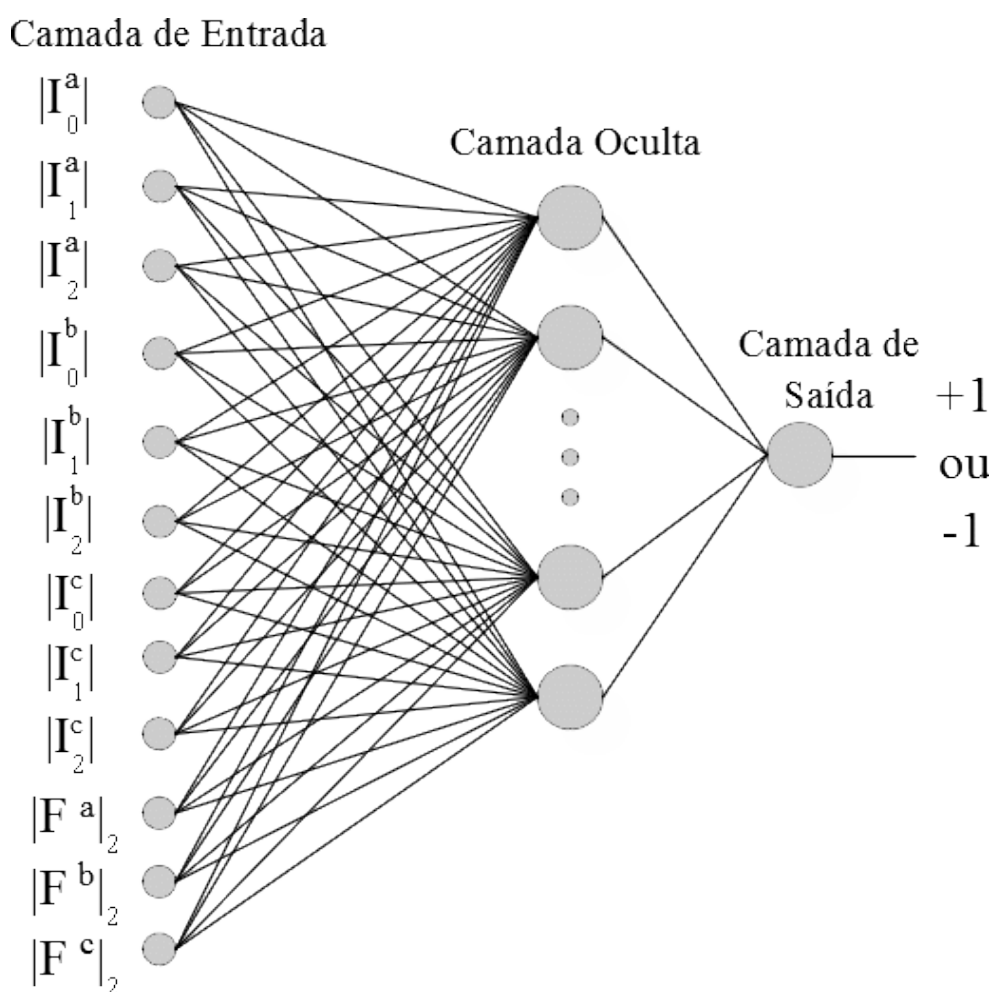
O fator F2 integra um esquema de detecção e classificação de faltas baseado em RNA e neste tópico são descritas as RNA que fazem parte desse esquema. A utilização de RNA se justifica pela capacidade de reconhecimento de padrões e tem sido muito utilizada em esquemas de proteção em sistemas elétricos de potência (KEZUNOVIC, 2009, 2011). Características como capacidade de aprendizado, generalização e adaptabilidade são pré-requisitos para um sistema de proteção adaptativa e esquemas com RNA's se adequam de forma notória a essas características (HAYKIN, 2001). No Apêndice A é apresentada uma descrição geral sobre RNA's.

As RNA's utilizadas são do tipo *feed forward*, com 1 camada oculta e a saída variando de $[-1;+1]$. As funções de ativação são do tipo tangente hiperbólica, tanto para a camada oculta quanto para a camada de saída, a função de treinamento é *resilient backpropagation (trainrp)* e o paradigma de aprendizagem escolhido foi o supervisionado, em modo por lote (Apêndice A).

A Figura 19 mostra a RNA de detecção, que tem como entradas os módulos das componentes de sequência das correntes, rotacionadas para cada uma das três fases

(FORTESCUE, 1918) e os fatores F2 referenciados a cada uma das fases, totalizando 12 entradas. A saída varia entre [-1;+1]. Considera-se que resultados maiores que zero correspondam à saída [+1] (falta detectada) e resultados menores que zero correspondam à saída [-1] (rede normal). Essa rede é treinada com todos os dados gerados, haja vista que a função é detectar a ocorrência da falta, sem compromisso com a discriminação da fase envolvida. O critério para definição do número de neurônios na camada oculta desta rede será detalhado a seguir.

Figura 19 – RNA de detecção de faltas

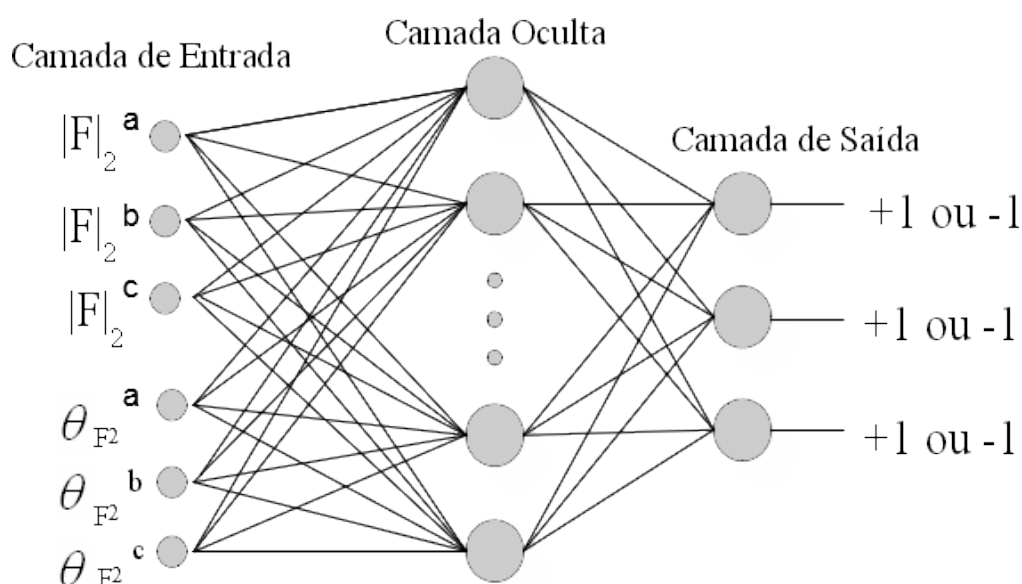


Fonte: Elaborado pelo próprio autor, 2018.

A Figura 20 mostra a RNA de seleção de fases, que tem como entradas os módulos e ângulos dos fatores F2 calculados a partir da rotação das componentes de sequência das correntes para cada uma das três fases (FORTESCUE, 1918), totalizando

6 entradas. As três saídas variam entre $[-1;+1]$. Considera-se que resultados maiores que zero correspondam à saída $[+1]$ e resultados menores que zero correspondam à saída $[-1]$. A primeira posição da saída é relativa a faltas envolvendo a fase A, a segunda posição refere-se a faltas envolvendo a fase B e a terceira posição indica faltas envolvendo a fase C. Isso significa que falta monofásica na fase A corresponderá a uma saída $[+1;-1;-1]$. Já uma falta monofásica envolvendo a fase B terá como saída $[-1;+1;-1]$ e uma falta envolvendo a fase C terá saída $[-1;-1;+1]$. Essa RNA, assim como a RNA para detecção de faltas, é treinada com todos os dados gerados. O critério para definição do número de neurônios na camada oculta desta rede será detalhado a seguir.

Figura 20 – RNA de seleção de fases de faltas

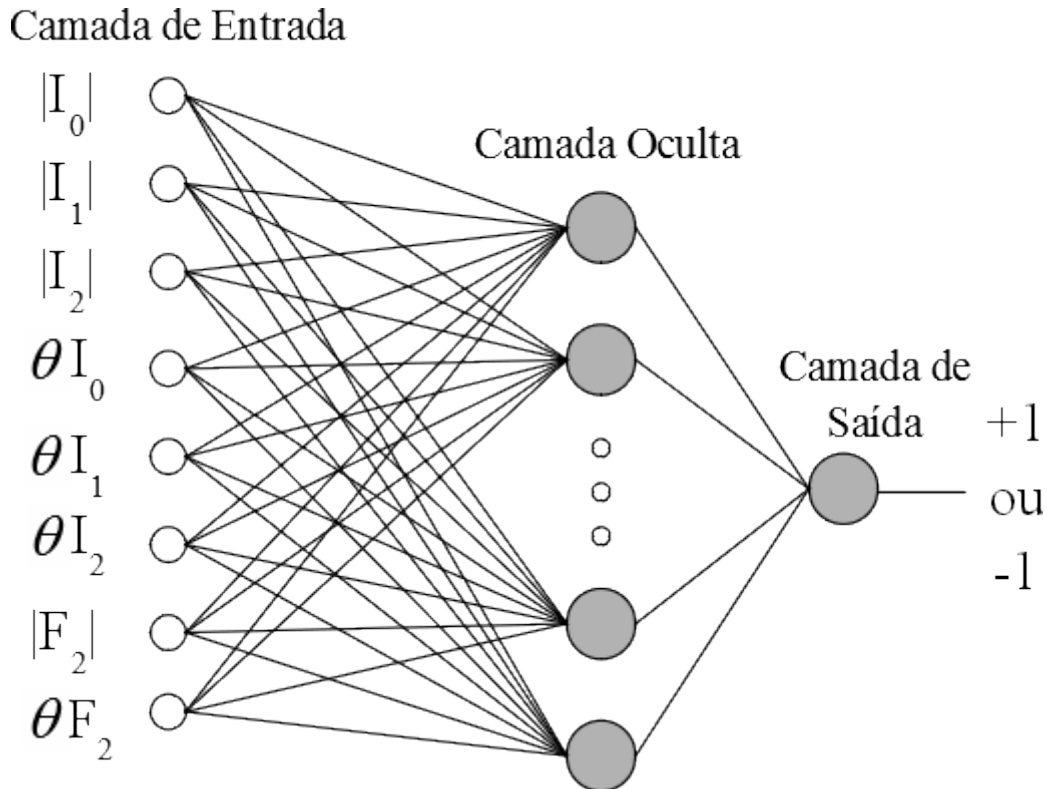


Fonte: Elaborado pelo autor, 2018.

A Figura 21 mostra a RNA de classificação de faltas, que tem como entradas os módulos e ângulos das componentes de sequência das correntes da fase selecionada pela RNA de seleção de fase e o módulo e ângulo do fator F2 correspondente, totalizando 8 entradas. A saída varia entre $[-1;+1]$. Considera-se que resultados maiores que zero correspondam à saída $[+1]$ (tipo identificado) e resultados menores que zero correspondam à saída $[-1]$ (tipo não identificado). No caso da classificação, são usadas 4 RNA, sendo cada especialista em cada um dos quatro tipos de falta: SH, SR, SF e SC. Cada uma das quatro RNA's que compõem o módulo de classificação de faltas é treinada

somente com os dados provenientes das simulações dos tipos de falta. O critério para definição do número de neurônios na camada oculta desta rede será detalhado a seguir.

Figura 21 – RNA de classificação de faltas



Fonte: Elaborado pelo próprio autor, 2018.

3.5.1 Treinamento das RNA

Para definição do número de neurônios na camada oculta para cada uma das RNA's do esquema de proteção, optou-se por monitorar o RMSE e escolher a que obteve o menor RMSE (*Root Mean Squared Error*) (REZENDE *et al*, 2003) para o subconjunto de validação, considerando-se 5 treinamentos para cada configuração de rede. O RMSE é a raiz quadrada do erro médio quadrático ou MSE (*Mean Squared Error*), definido na Equação (49) como:

$$MSE = \sum_{j=1}^N \frac{|D_j - S_j|^2}{N} \quad (49)$$

Onde:

D_j : Saída desejada;

S_j : Saída obtida;

N : Número de amostras.

O RMSE é definido pela Equação 50:

$$RMSE = \sqrt{\frac{\sum_{j=1}^N |D_j - S_j|^2}{N}} \quad (50)$$

Durante o treinamento das RNA's serão considerados os seguintes critérios de convergência: parada antecipada via validação cruzada, quando o RMSE for menor que 0.001 ou pelo limite máximo de 20000 épocas.

Para treinamento das redes neurais, as amostras foram divididas aleatoriamente em conjunto de treinamento (50%), validação (25%) e teste (25%). O critério utilizado como balizador do treinamento das redes neurais foi o de parada antecipada por validação cruzada (Apêndice A), a fim de que não houvesse perda de capacidade de reconhecimento de padrões fora do conjunto de treinamento.

Para a escolha no número de neurônios na camada oculta, houve variação nos números de neurônios de 3 vezes o número de entradas até 1 vez o número de entradas, a fim de verificar a eficiência de cada rede, bem como a consistência dos resultados obtidos. Será escolhida a configuração que tiver o melhor desempenho com a menor quantidade de neurônios na camada oculta. A partir deste procedimento, foram definidos os neurônios para a camada oculta de todas as redes neurais.

Durante as simulações das RNA's, optou-se pelo seguinte critério para avaliação de desempenho: após adequar os valores das saídas obtidas em [-1] ou [+1], fez-se a comparação com as saídas desejadas de acordo com a Equação (51):

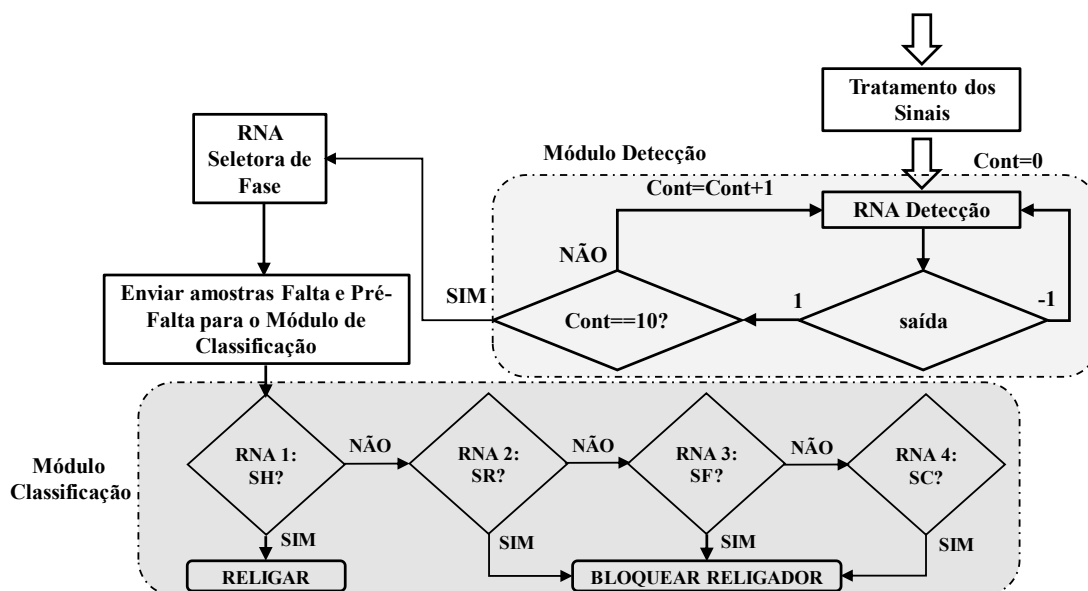
$$Eficiência = \frac{Acertos}{Total\ de\ amostras} \quad (51)$$

3.6 ESQUEMA DE DETECÇÃO E CLASSIFICAÇÃO DE FALTAS

O esquema de detecção e classificação de faltas foi desenvolvido a partir de duas premissas importantes: as variáveis utilizadas no esquema devem ser facilmente encontradas em subestações utilizadas por equipamentos de proteção; o processamento da informação deve ser realizado em tempo real. Essas premissas são contempladas, na medida em que as variáveis utilizadas são as correntes e os cálculos aplicados são relativamente simples, tendo em vista que é realizada a Transformação em Componentes Simétricas e o cálculo do Fator de Sequência Negativa é algébrico.

Na Figura 22 é apresentado o esquema para detecção e classificação de faltas em sistemas de distribuição de energia elétrica.

Figura 22 - Fluxograma do esquema de detecção e classificação de faltas



Fonte: Elaborado pelo próprio autor, 2018.

A estrutura de detecção é semelhante à estrutura apresentada em Oliveira *et al.* (2005) e utiliza uma lógica comum em equipamentos de proteção de mercado. O módulo de detecção é responsável por determinar o estado de operação da linha: normal ou sob falta. Cada saída positiva da RNA de detecção incrementa um contador. Caso seja registradas dez saídas positivas, o módulo de detecção acusa a ocorrência de uma falta. Se durante o processo contagem ocorrer uma saída negativa, o contador é reiniciado. Essa estratégia tem o objetivo de reduzir falhas na detecção causadas por fenômenos transitórios que não tem relação com faltas.

Quando uma falta é detectada, as correntes de falta e pré-falta são disponibilizadas para a RNA seletora de fases. Sua função é identificar a fase envolvida na falta, a fim de que somente os sinais relativos a essa fase sejam inseridos nas entradas das RNA's especialistas em classificação de faltas.

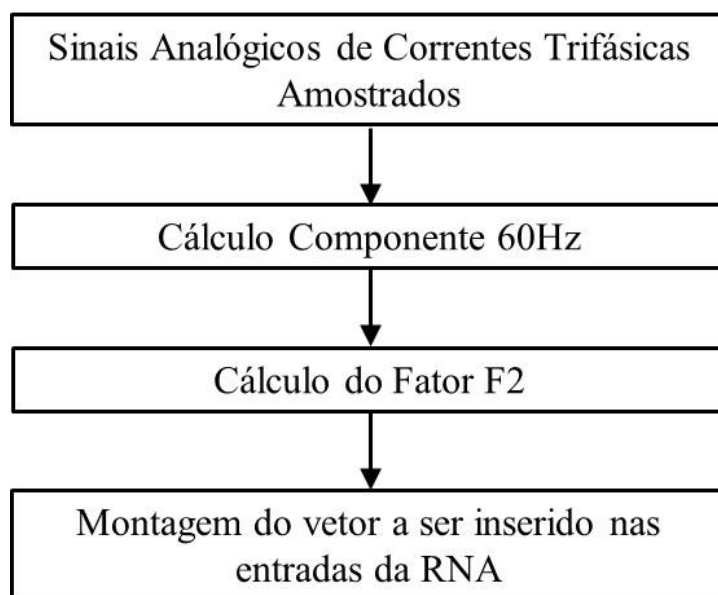
Os sinais da fase sob falta são submetidos à RNA1, especialista na identificação de faltas do tipo *shunt* (SH), nas quais não ocorre rompimento do condutor. Se essa RNA não for sensibilizada, os sinais são então submetidos à RNA2, especialista em faltas do tipo série (SR), nas quais há o rompimento do condutor sem contato com o solo. Novamente, em caso de não sensibilização desta RNA, os sinais são submetidos à RNA3, especialista em faltas do tipo série-*shunt*, com cabo caído pelo lado da fonte (SF). Finalmente, se a RNA3 não for sensibilizada, os sinais são mostrados à RNA4, especialista em faltas do tipo série-*shunt*, com cabo caído pelo lado da carga (SC).

Se a falta for do tipo SH, o esquema de proteção envia sinal de *trip* para o religador, com autorização para proceder com a sequência de religamentos, de forma a tentar restabelecer o fornecimento de energia. Se a falta for dos tipos SR, SF ou SC, o esquema de proteção envia *trip* para o religador, bloqueando suas funções de religamento, passando para o modo disjuntor, não permitindo que o dispositivo inicie a sequência de religamentos.

É importante ressaltar que a classificação do tipo de falta, no que tange à questão de rompimento ou não de condutor, influencia sensivelmente a forma de atuação da proteção, haja vista que, uma vez detectado o rompimento do condutor, não faz sentido tentar restabelecer o fornecimento com tentativas de religamento. Além de inútil, tal procedimento pode ocasionar perdas de vidas humanas e de animais, bem como incêndios e explosões.

O fluxograma da Figura 23 mostra as etapas de cálculos para que os sinais sejam apresentados às RNA's. Os sinais analógicos amostrados são submetidos à filtragem da componente fundamental (60Hz). É realizado o cálculo do Fator F2 e é feita a montagem do vetor que é apresentado às RNA's. A frequência de amostragem desses sinais é 1920Hz e um filtro *anti-aliasing* (POWER SYSTEM PROTECTION, 1995) na frequência de corte de 960 Hz garante que o filtro de Fourier seja capaz de extrair as componentes de frequência fundamental das correntes. No Apêndice E há uma explicação mais detalhada do processamento de sinais para relés de proteção.

Figura 23 - Fluxograma do tratamento dos sinais de entrada do esquema de proteção



Fonte: Elaborado pelo autor, 2018.

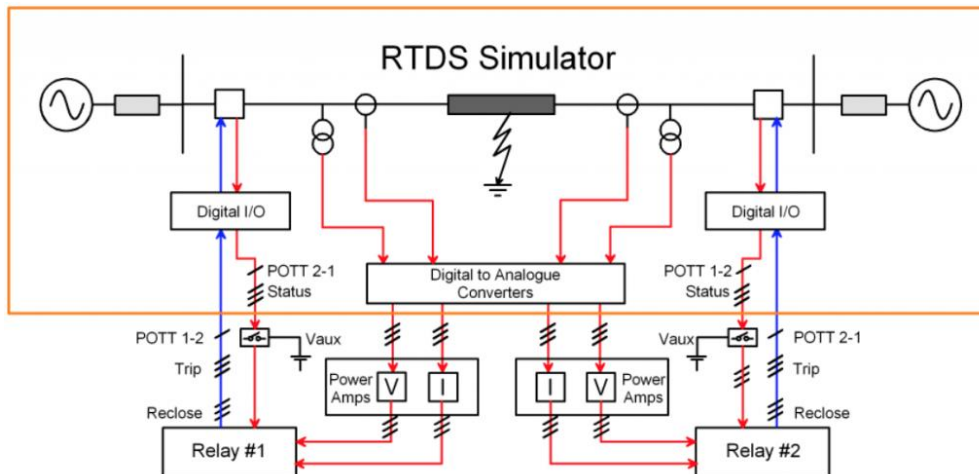
3.7 CONCLUSÕES PARCIAIS

Este capítulo apresentou a metodologia proposta para classificação de faltas em sistemas de distribuição de energia elétrica. O esquema de detecção e classificação de faltas foi desenvolvido a partir da utilização de RNA's, tendo como entradas as correntes lidas a partir da subestação na qual se origina o alimentador, bem como outros dois parâmetros fundamentais para o processo de identificação de faltas: os ângulos das correntes de sequência zero e o Fator de Sequência Negativa. Além da modelagem matemática, foram apresentados os algoritmos de detecção e classificação e o esquema de proteção, formado por seis Redes Neurais Artificiais.

4 SIMULAÇÕES *HARDWARE-IN-THE-LOOP* EM RTDS

O RTDS ou Simulador Digital em Tempo Real é um equipamento capaz de simular em tempo real fenômenos eletromagnéticos e Apêndice B encontram-se as informações detalhadas do RTDS utilizado no desenvolvimento deste trabalho. Dentre os testes que podem ser desenvolvidos estão as simulações do tipo *Hardware-in-the-Loop* (HIL). A Figura 24 mostra um exemplo de teste HIL para avaliação de desempenho de relés de proteção. O sistema elétrico de potência é simulado em tempo real pelo RTDS, representado pela parte interna ao retângulo laranja. Conectado ao RTDS estão dois relés de proteção, que recebem os sinais de tensão e corrente, via amplificadores de potência, como se fossem sinais reais de uma subestação. As saídas dos relés de proteção estão ligadas aos disjuntores modelados internamente no RTDS. Quando ocorre uma falta, os sinais da rede são lidos pelos relés, que analisam e tomam decisões como se estivessem em uma situação real. Esse tipo de teste é extremamente útil para testar ajustes de relés de proteção por exemplo.

Figura 24 – Exemplo de HIL para teste de relés de proteção



Fonte: <https://www.rtds.com/applications/phil/>

4.1 TESTES *HARDWARE-IN-THE-LOOP* COM O ESQUEMA DE DETECÇÃO E CLASSIFICAÇÃO DE FALTAS

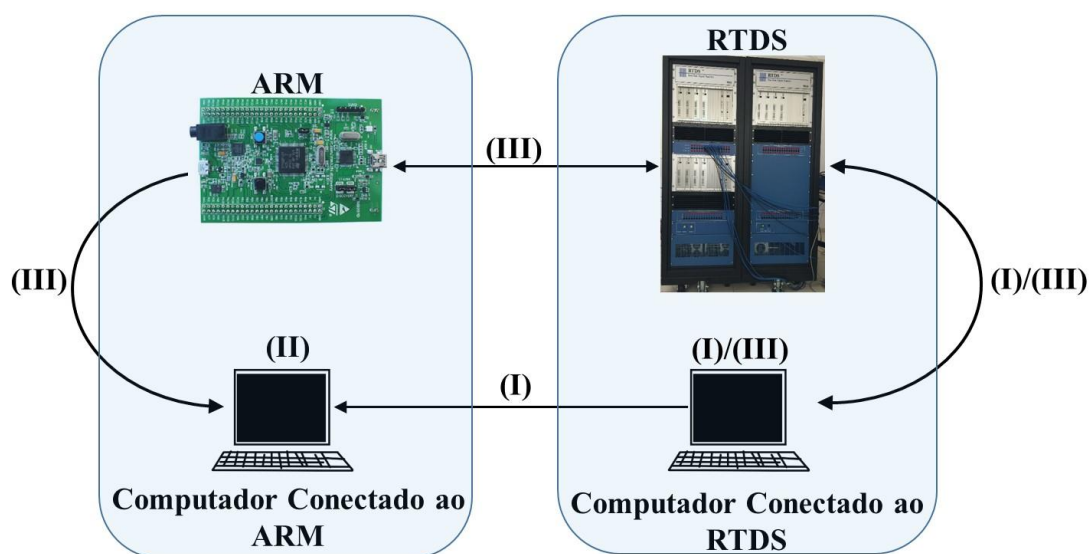
Este item tem o objetivo de descrever os procedimentos necessários para o desenvolvimento do protótipo de equipamento de suporte à proteção de sistemas de distribuição de energia elétrica. O processo de desenvolvimento está alinhado com o

conceito de inovação aberta (CHESBROUGH, 2003), que pode ser definido como o processo a partir do qual se objetiva, dentre outros aspectos, aumentar a eficiência e valor agregado de equipamentos, produtos ou metodologias. Em termos de cadeia de inovação, o estágio de desenvolvimento desta tese enquadra-se como experimental.

Com o advento dos simuladores em tempo real, o uso de prototipagem rápida para teste de novas metodologias e equipamentos tem se tornado frequente, haja vista que, através destes testes, é possível observar melhor o comportamento dos novos equipamentos/metodologias e as interações com o sistema elétrico de potência.

Os processos que envolvem as simulações, ilustrados na Figura 25, são desenvolvidos em etapas, da seguinte forma: (i) no computador conectado ao RTDS são desenvolvidos/adaptados os sistemas testes em RSCAD, com subsequente avaliação do funcionamento. São gerados e simulados casos de curtos-circuitos para montagem do banco de dados, que é enviado para o computador conectado ao ARM (Os detalhes sobre esse equipamento podem ser encontrados no Apêndice D); (ii) no computador conectado ao ARM são realizados os treinamentos das Redes Neurais Artificiais (RNA's), bem como a programação dos códigos que são executados no conjunto ARM+MATLAB/SIMULINK; (iii) são realizados testes de interação entre RTDS e o conjunto ARM+MATLAB/SIMULINK. As etapas para realização dos testes propostos são descritas com mais detalhes a seguir.

Figura 25 - Etapas de simulação do esquema proposto



Fonte: Elaborado pelo próprio autor, 2019.

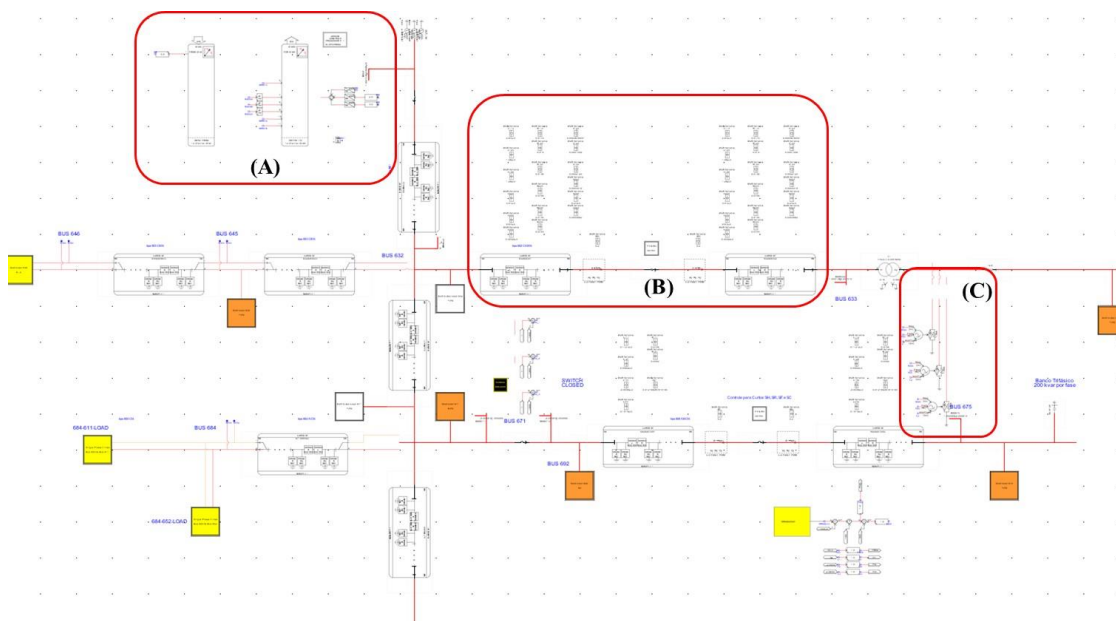
4.1.1 Processo de Montagem e Programação da Estrutura *Hardware-in-the-Loop* para Testes do Esquema de Proteção

O processo de montagem e programação da estrutura *Hardware-in-the-Loop* foi dividido três etapas, as quais são descritas detalhadamente nos subitens a seguir.

4.1.1.1 Etapa I: Modelagem, Programação, Testes e Simulação de Eventos no RTDS

Nesta etapa, é necessário programar o sistema elétrico a ser simulado em RTDS, bem como construir a estrutura de simulação de eventos (alterações de carregamento e curtos-circuitos). Na Figura 26, está apresentado o sistema IEEE 13 barras modelado no RTDS. É mostrada uma visão geral do sistema e realçado os pontos mais importantes, que serão detalhados nas imagens das figuras seguintes. A área marcada com a letra (A) refere-se aos sinais de entrada e saída do RTDS, mostra os locais onde estão o disjuntor principal do sistema, e indica onde são feitas as medições utilizadas para a detecção e classificação de faltas. Já a área demarcada com a letra (B) mostra uma das linhas do sistema com a estrutura de simulação de faltas. A área demarcada com a letra (C) mostra uma geração fotovoltaica, que foi inserida no sistema para se verificar o comportamento do esquema de proteção na presença de geração distribuída.

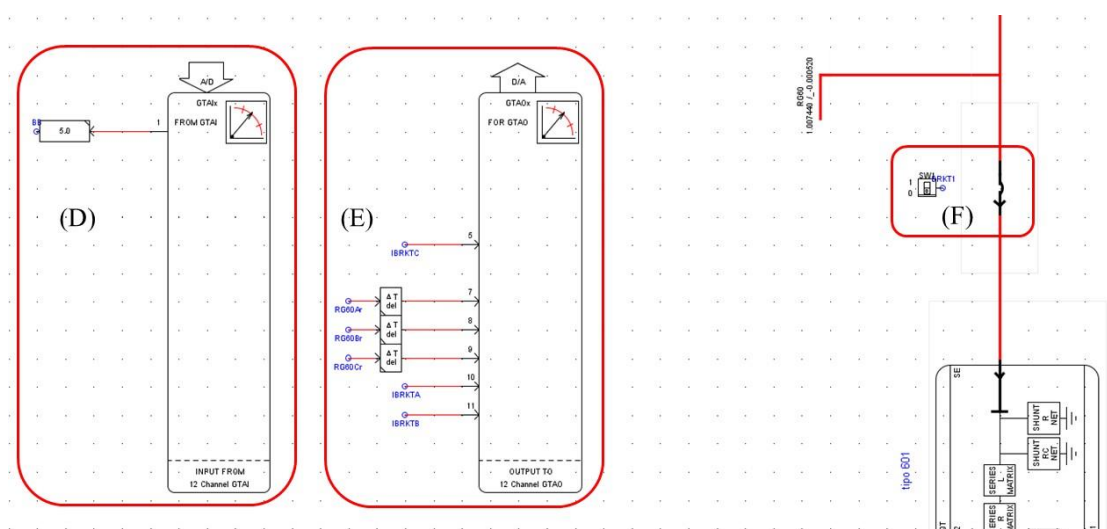
Figura 26 - Visão geral do sistema IEEE13 barras modelado em RSCAD



Fonte: Elaborado pelo autor, 2019.

A Figura 27 apresenta com mais detalhes a estrutura de entrada/saída de dados do RTDS, bem como o local onde está o disjuntor principal do sistema IEEE 13 barras. Na área demarcada com a letra (D), observa-se a placa GTAI, nesse caso responsável por receber o sinal de *trip* proveniente do ARM e enviá-lo para o disjuntor geral. Na letra (E), observa-se a placa GTA0, nesse caso responsável por enviar para o ARM os sinais de corrente medidos no ponto (F), que é o local onde se encontra a subestação do alimentador.

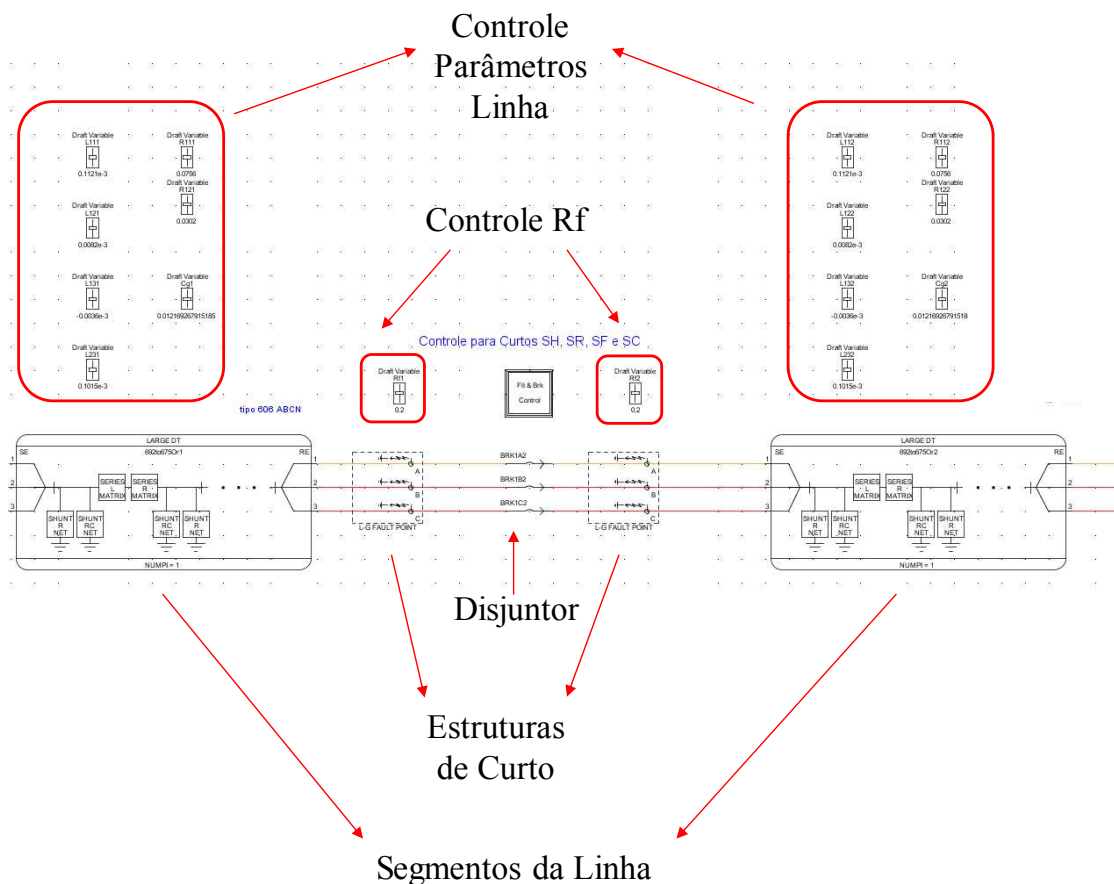
Figura 27 - Detalhes da estrutura de Entrada/Saída do RTDS e do local do disjuntor principal do alimentador



Fonte: Elaborado pelo autor, 2019.

Na Figura 28, é detalhada a estrutura de geração de casos de curto-circuito. Essa estrutura é a base a partir da qual os *scripts* são escritos e as simulações são feitas, de forma automatizada. A linha é segmentada em duas partes, a fim possibilitar variação dos parâmetros de cada uma das partes, para que o curto excursiona por diversos trechos ao longo do comprimento. Essa alteração de localização é feita com os controles dos parâmetros de linha. Para variar a resistência de curto, utilizam-se os controles de R_f . A razão pela qual há dois controles deve-se ao fato de que o primeiro contempla curto série-shunt com o cabo caído pelo lado da fonte e o segundo os curtos série-shunt com o cabo caído pelo lado da carga. O primeiro também é utilizado para curtos do tipo shunt. As estruturas de curto são chaveadas de acordo com a fase envolvida e o disjuntor auxilia na produção dos curtos tipo série e série-shunt, tanto pelo lado da fonte quanto pelo lado da carga. Todos esses três tipos de falta envolvem rompimento de condutor.

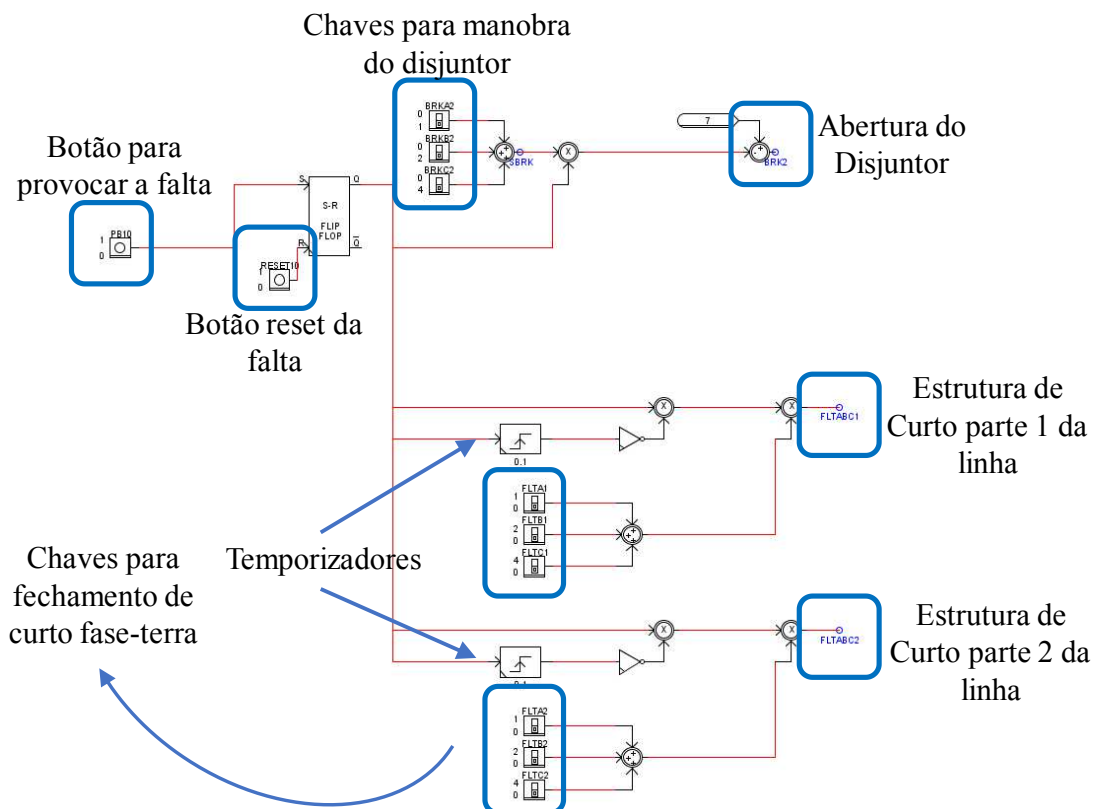
Figura 28 - Detalhamento da estrutura de curto-circuito para geração dos casos que compõem o banco de dados de treinamento do esquema de RNA



Fonte: Elaborado pelo autor, 2019.

O diagrama da Figura 29 mostra o controle utilizado em cada uma das faltas simuladas. Os botões que iniciam o processo da falta e que provocam *reset* comandam o processo. Para provocar cada tipo de falta, é feita uma combinação de manobras com as chaves do disjuntor (rompimento do condutor) e com as chaves de fechamento de curto fase-terra (estruturas que provocam o curto-circuito). Para curtos que envolvem queda de condutor ao solo, os temporizadores provocam o efeito do tempo decorrido desde o rompimento do condutor até o contato com a superfície. Esse tempo pode chegar a até 1,3 segundos e decidiu-se por usar o tempo de 100ms entre o rompimento do condutor e subsequente contato com o solo.

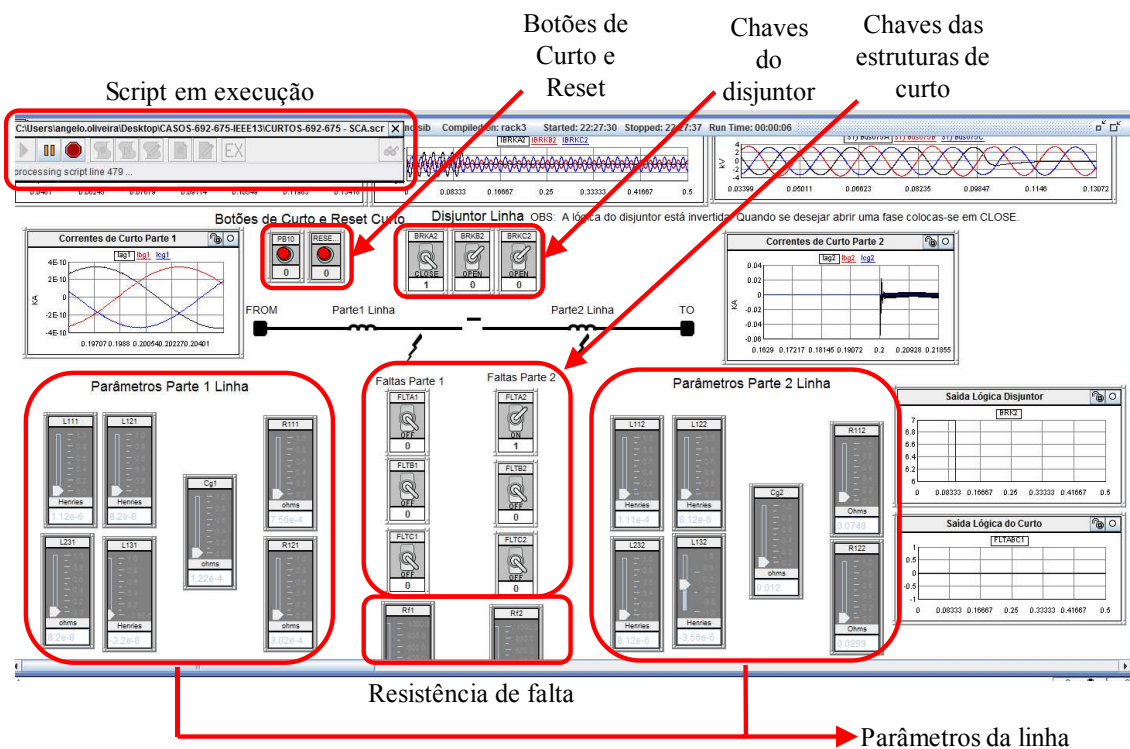
Figura 29 - Estrutura de controle de tempo de curto-circuito



Fonte: Elaborado pelo autor, 2019.

A Figura 30 mostra a tela de execução das simulações em tempo real no RTDS. Essa tela possui o nome de RUNTIME. É nesse ambiente que os parâmetros do sistema podem ser alterados e diversas variações de curto-circuito podem ser produzidas. Todas as chaves observadas na Figura 28 e na Figura 29 são mostradas, tais como botões de curto e *reset*, chaves do disjuntor, chaves das estruturas de curto, variação da resistência de falta e posicionamento do curto em relação ao comprimento da linha.

Figura 30 - Sistema IEEE 13 no RSCAD - RUNTIME.



Fonte: Elaborado pelo autor, 2019.

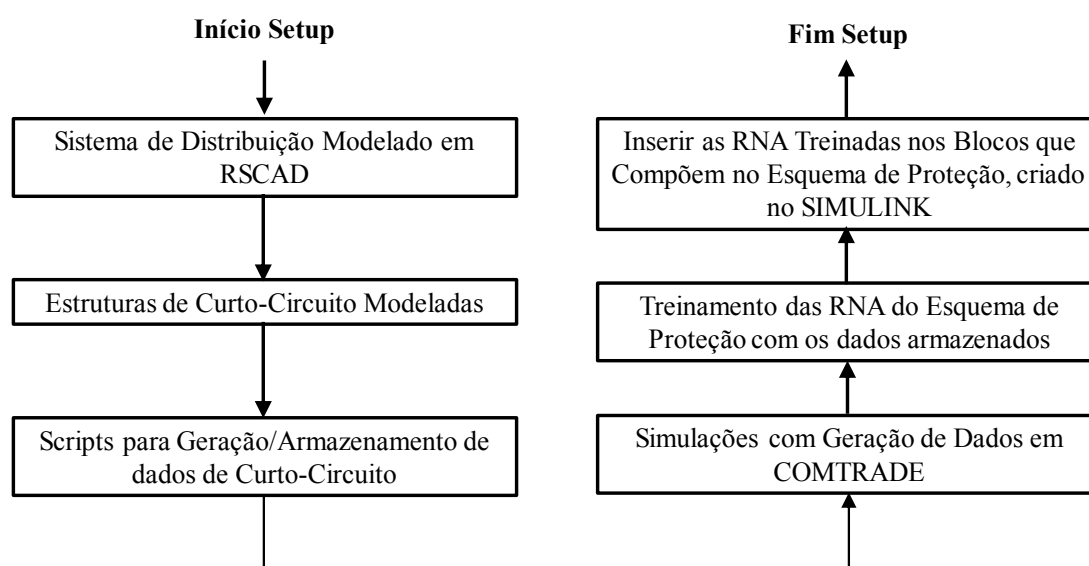
Feita a modelagem dos sistemas elétricos a serem simulados, foram necessários testes para verificar se os casos criados no RTDS, bem como a estrutura de curtos-circuitos, apresentam resultados consistentes. Ademais, é nesta etapa que são gerados os dados de curtos-circuitos para treinamento das redes neurais.

Seria muito complicado gerar diversas simulações de curto-circuito manualmente, haja vista o número de combinações possíveis. Para que esse processo seja automatizado, usa-se uma ferramenta do RTDS denominada *script*. Os *scripts* são linhas de código que podem ser escritas em C++ com instruções para que o RTDS execute diversas simulações em sequência. Tem-se nesta etapa, uma importante condição de contorno, que é a capacidade de memória do RTDS existente no LabSim. A função do *script* é a simulação sequencial de vários tipos de curto-circuito, em diferentes pontos do sistema, com diferentes valores de resistência de falta e ângulos de incidência. Esses dados foram armazenados em arquivos do tipo *Common Format for Transient Data Exchange for Power Systems* (COMTRADE), formato de dados geralmente gerados/utilizados em proteção. Encontra-se no Apêndice E um exemplo de *script* de simulação.

4.1.1.2 Etapa II – Treinamento das RNA's e Carregamento no SIMULINK

Esta etapa consiste em treinar as RNA's que fazem parte do esquema de proteção proposto (Figura 31). Com o sistema de distribuição sob teste modelado em RSCAD, bem como as estruturas de curtos-circuitos e *scripts* programados, geram-se os casos, armazenando os dados em um banco de dados de arquivos do tipo COMTRADE. Nesse ponto são realizados treinamentos distintos para cada uma das RNA que fazem parte do esquema de proteção. Realizado o treinamento, as RNA treinadas são inseridas nos blocos do SIMULINK que compõem o esquema de proteção. Com relação ao treinamento das RNA's, toda a estrutura de tratamento é feita *offline* em MATLAB.

Figura 31 - Fluxograma do setup do esquema de proteção



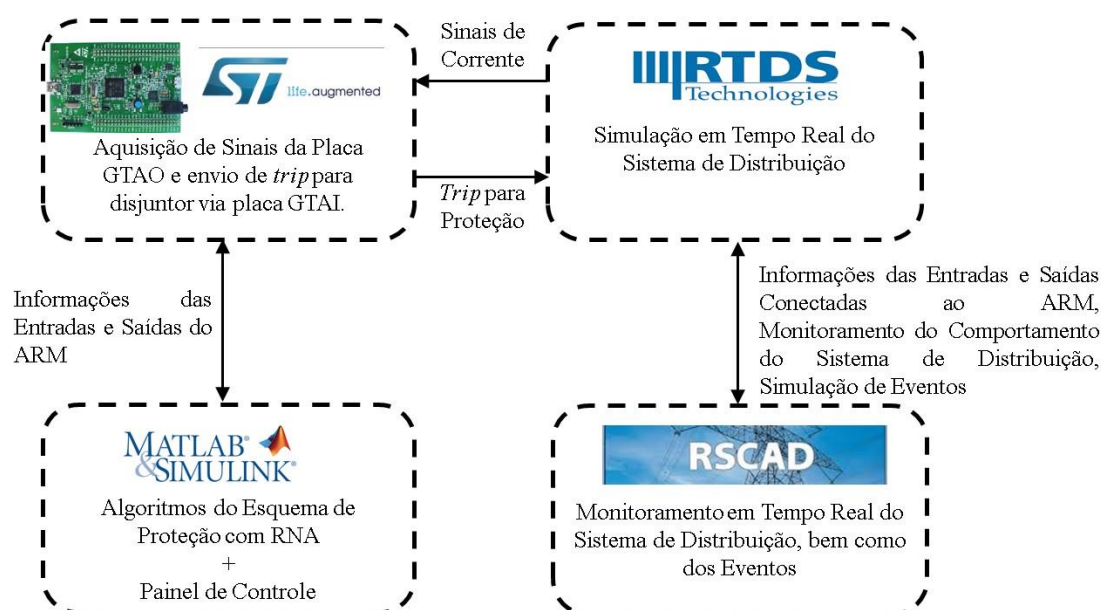
Fonte: Elaborado pelo autor, 2019.

4.1.1.3 Fluxograma do Processo Hardware-in-the-Loop

O fluxograma da Figura 32 mostra o arranjo físico da estrutura de *Hardware-in-the-Loop*. Essa é a estrutura necessária para testar o esquema de proteção proposto. Por teste entende-se que já foram calibrados os pesos sinápticos das RNA's existentes no esquema de proteção e pretende-se avaliar o comportamento em uma configuração *Hardware-in-the-Loop*. Como dito anteriormente, o esquema de proteção é customizado

especificamente para o alimentador ao qual irá proteger. Dessa forma, faz-se o carregamento desse sistema de distribuição do RSCAD para o RTDS e carrega-se o esquema de proteção no SIMULINK. É necessário conectar as saídas/entradas do ARM ao RTDS. Fisicamente, esse procedimento é realizado entre as entradas/saídas analógicas do ARM e as placas GTAI e GTA0 do RTDS. Com o sistema carregado no RTDS e o esquema de proteção no SIMULINK, inicia-se a simulação no RSCAD, onde são provocados eventos como e onde é monitorado o comportamento do sistema de distribuição sob teste, bem como as reações do esquema de proteção. O teste HIL é realizado considerando-se que o relé que protege o sistema de distribuição está externo ao RTDS. Esse relé, no estudo feito neste trabalho, é representado pelo conjunto ARM+SIMULINK. Isso significa que o computador que executa o SIMULINK e a placa ARM, que exerce a função de adequar os sinais do RTDS e enviar o sinal de *trip*, trabalham como se fossem um único equipamento.

Figura 32 - Arranjo Físico da Estrutura de Simulação *Hardware-in-the-Loop* do Esquema de Proteção

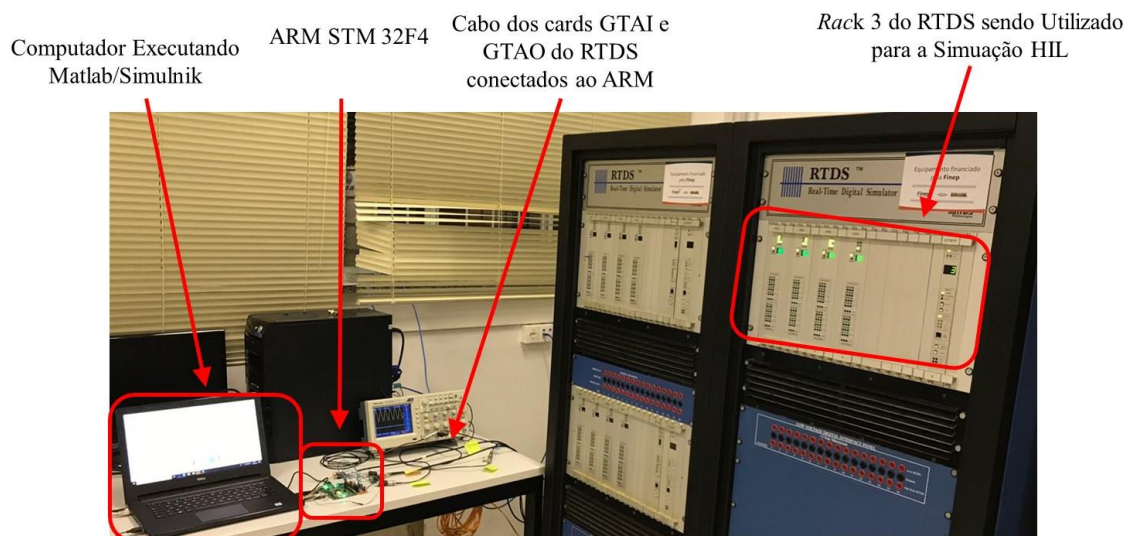


Fonte: Elaborado pelo autor, 2019.

4.1.2 Estrutura Montada em Laboratório

Na Figura 33 pode ser observada a estrutura montada para os testes HIL. O conjunto MATLAB/SIMULINK + ARM, que simula o esquema detecção e classificação de faltas, interage com o sistema de distribuição que está sendo executado no RTDS.

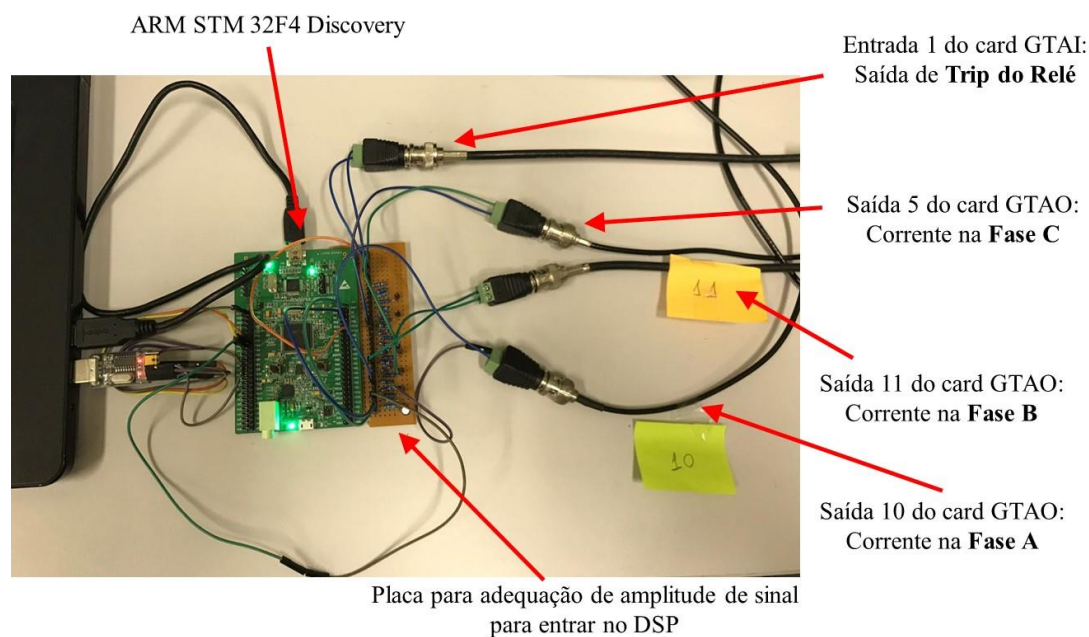
Figura 33 - Estrutura de HIL Montada no LabSim UFJF



Fonte: Elaborado pelo autor, 2019.

Na imagem da Figura 34 observam-se os detalhes das conexões do cartão de saídas de sinais (GTAO) e de saída de sinais (GTAI) do RTDS no ARM. Foram utilizadas as saídas 10, 11 e 5 da placa GTAO, para as correntes das fases A, B e C, respectivamente. Esses sinais são amostrados a 32 vezes por ciclo, assim como os equipamentos de mercado apresentados no Apêndice E. Já para o envio do sinal de *trip* para o disjuntor, foi utilizada a entrada 1 da placa GTAI. Observa-se também a existência de uma placa de condicionamento de sinal na entrada do ARM.

Figura 34 - Detalhe das conexões entre RTDS e ARM

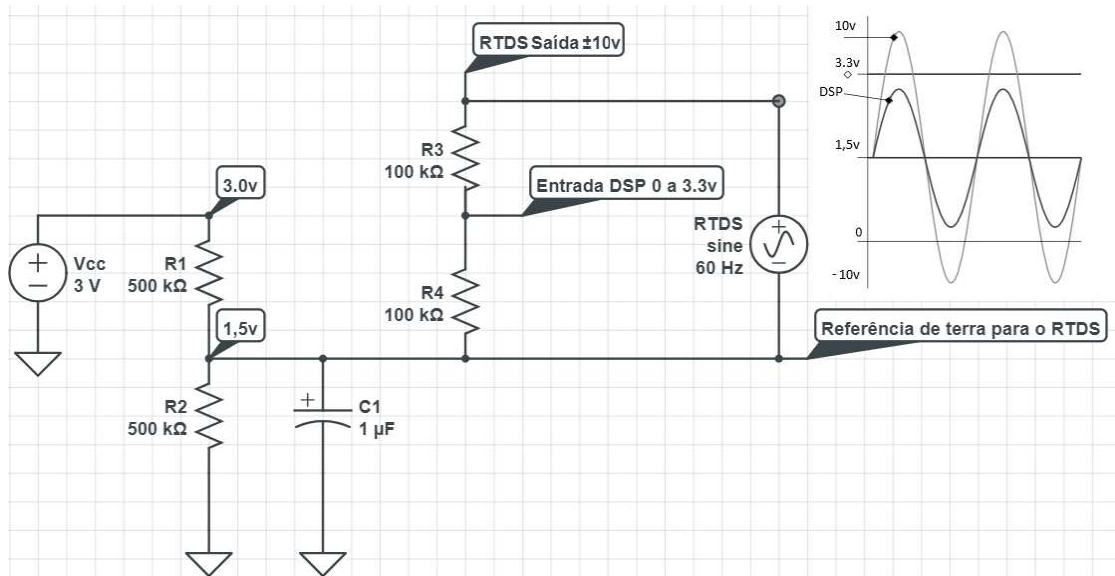


Fonte: Elaborado pelo autor, 2019.

A Figura 35 mostra os detalhes do circuito. Como o ARM trabalha com tensões na faixa de 3,3-5V (CC) e a saída dos sinais analógicos do RTDS, que representam as correntes está na faixa de $\pm 10V$ (CA), há necessidade adequar o sinal para uma faixa de tensão segura de trabalho do dispositivo (0-3,3V, por exemplo). Para realizar a medição de sinais alternados, é necessário o condicionamento desse sinal de modo que haja compatibilidade com a faixa do ADC do ARM. Para isso, utiliza-se um circuito de referência de tensão por *offset (voltage bias)*, no qual um *offset* de tensão contínua é adicionado ao sinal alternado para que este oscile em torno deste *offset*, viabilizando a correta leitura pelo ADC do ARM. Como pode ser observado no circuito da Figura 35, a referência de terra do circuito tem o valor de 1,5V. A entrada do RTDS, de $\pm 10V$, é conectada ao divisor resistivo R_3 e R_4 , transformando os $\pm 10V$ em $\pm 1V$. Assim, a tensão mínima medida vai ser de $1,5V - 1V = 0,5V$ e a máxima $1,5V + 1V = 2,5V$. Desta maneira, na entrada ARM que vai de 0 a 3,3V haverá variação de 0,5V a 2,5V, o que está dentro da faixa de tensão permitida pelo ARM.

No *firmware* do ARM este valor de *offset* é removido após a leitura, transformando o sinal novamente em um sinal alternado de $\pm 0,9V$. Nesse ponto, os ganhos do divisor resistivo e do RTDS são aplicados, resultando no valor real do sinal utilizado na simulação do RTDS.

Figura 35 - Circuito de condicionamento de sinal para adequação à tensão de entrada do
ARM



Fonte: Elaborado pelo autor, 2019.

4.2 CONCLUSÕES PARCIAIS

Neste capítulo foram descritos todos os procedimentos necessários para a modelagem dos circuitos de teste, montagem das estruturas para simulação de faltas, bem como toda a estrutura física necessária para o desenvolvimento de testes HIL no RTDS.

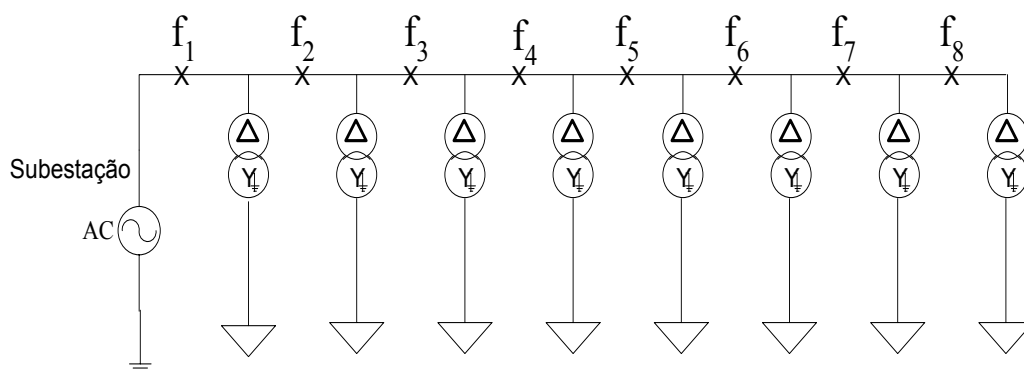
5 ESTUDOS DE CASOS

Neste capítulo são apresentados os resultados obtidos através de simulações da metodologia proposta. Para tanto, foram realizadas simulações com os sistemas testes CESP 8 barras, IEEE 13 barras e IEEE 34 barras. O sistema CESP 8 barras foi utilizado para demonstrar o ganho de eficiência proporcionado pelo Fator de Sequência Negativa (F2). Os sistemas testes IEEE 13 e 34 barras foram utilizados para mostrar a eficiência do esquema de classificação de faltas em sistemas de distribuição de energia elétrica. Também foram realizados testes *Hardware-in-the-Loop* em RTDS com o esquema de detecção e classificação de faltas. É importante ressaltar as condições de contorno para aplicação das RNA's: estão sendo consideradas somente faltas monofásicas, que são as mais frequentes e mais associadas a faltas de alta impedância.

5.1 SISTEMA TESTE CESP 8 BARRAS

O sistema de distribuição CESP 8 barras é mostrado na Figura 36. Esse sistema é parte de um alimentador da cidade do Guarujá (SP), na área de concessão da antiga Companhia Energética de São Paulo (atualmente, a cidade é atendida pela empresa Elektro) e os dados estão disponíveis no Apêndice F.

Figura 36 - Sistema CESP 8 barras

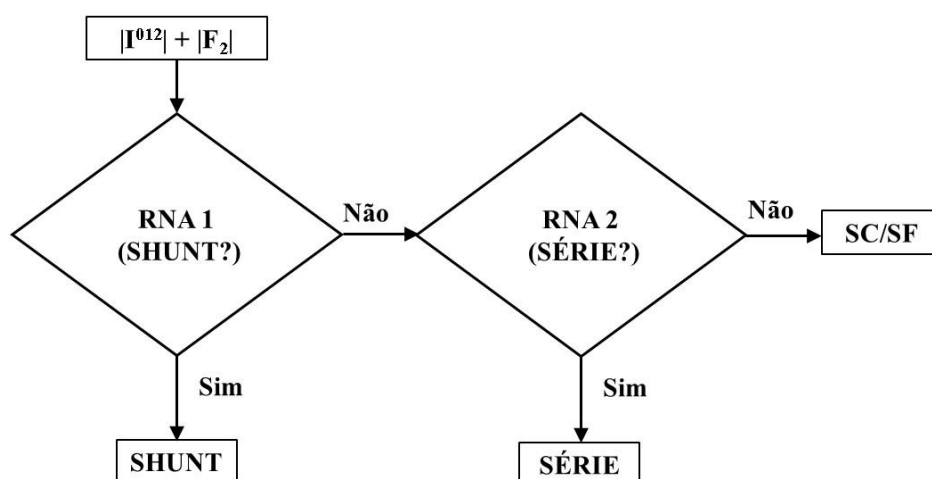


Fonte: Elaborado pelo autor, 2018.

Como o objetivo destes testes foi a comprovação da relevância do Fator F2 para classificação de faltas em sistemas de distribuição de energia, duas redes neurais foram utilizadas para esses testes. O esquema utilizado é mostrado na Figura 37. Foram

realizadas simulações com as entradas das RNA's sendo: *i*) os módulos das correntes de sequência e *ii*) os módulos das correntes de sequência e o Fator F2. Nesse caso, considera-se que a falta foi previamente detectada. A primeira RNA tem o objetivo de discriminar faltas sem rompimento de condutor dos outros tipos de faltas e a segunda faltas do tipo série das faltas simultâneas (*série-shunt*). O banco de dados para treinamento das RNA's foi montado a partir de simulações em ATP. Foram simuladas faltas dos tipos série (SR), *shunt* (SH), *série-shunt* com cabo caído do lado da fonte (SF) e da carga (SC), com as seguintes variações: a) resistências de falta de 0Ω , 5Ω , 10Ω e 20Ω ; b) desequilíbrios de fase de 30% a 100%; c) condições de sobrecarga de 20% e 40%.

Figura 37 - Esquema de classificação de faltas para testes do Fator F2



Fonte: Elaborado pelo próprio autor, 2018.

Na Tabela 1 são apresentados os resultados de simulação para as redes RNA1 e RNA2 da Figura 37. As RNA's utilizadas possuem as características apresentadas na Seção 3.5: *feed forward*, com 1 camada oculta e a saída variando de $[-1;+1]$. As funções de ativação são do tipo tangente hiperbólica, tanto para a camada oculta quanto para a camada de saída, a função de treinamento é *resilient backpropagation (trainrp)* e o paradigma de aprendizagem escolhido foi o supervisionado, em modo por lote. Os mesmos critérios de convergência e de escolha do número de neurônios na camada oculta descritos na Seção 3.5 foram adotados. Foram realizadas cinco simulações para cada valor de neurônios na camada oculta (NNCO), variando de nove (três vezes o número de entradas) a três (número de entradas). Foram avaliados os acertos para o subconjunto de validação (VA) e de teste (TE). O desempenho foi calculado a partir da Equação (51). Foi

escolhida a RNA com o melhor desempenho, observado nos acertos relativos ao subconjunto de teste.

Tabela 1 - Resultados das simulações do esquema de classificação de faltas para o sistema teste CESP 8 barras

NNCO	% Acertos VA (Média) Entradas: $ I^{012} $		% Acertos TE (Média) Entradas: $ I^{012} $	
	RNA 1	RNA 2	RNA 1	RNA 2
9	78,3	70,4	77,85	69,81
8	75	68	74	67,4
7	73,2	65,6	72,4	65
6	72,3	65	71	63,2
5	69,3	62,2	67	60,3
4	64,1	60	63,4	59,1
3	64,1	60	63,4	59,1
NNCO	% Acertos VA (Média) Entradas: $ I^{012} + F_2 $		% Acertos TE (Média) Entradas: $ I^{012} + F_2 $	
	RNA 1	RNA 2	RNA 1	RNA 2
12	95	92,1	93,6	90,18
11	95	92,1	93,75	90,48
10	94	90	92	89,2
9	92,2	88,1	90	86,8
8	92,2	88,1	90	86,8
7	90,3	85,1	89	83,6
6	88,1	83,2	86	81,1
5	88,1	83,2	86	81,1
4	88,1	83,2	86	81,1

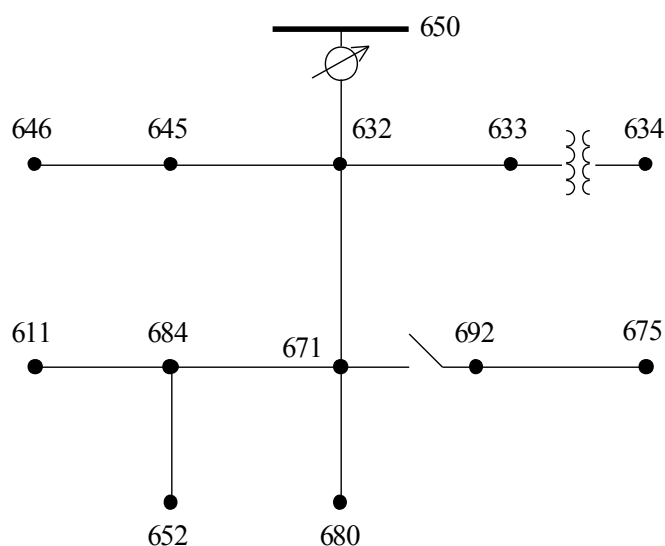
Fonte: Elaborado pelo autor, 2018.

A taxa de acerto (eficiência) do esquema foi de aproximadamente 78% para a RNA1 e 70% para a RNA2 ao serem submetidas às RNA's somente os módulos das correntes de sequência. Quando se acrescenta aos módulos das correntes de sequência o Fator F2 a eficiência da RNA1 aumenta para aproximadamente 94%, e a da RNA2 para aproximadamente 90%. Esses resultados mostram a relevância do Fator F2 para classificação de faltas.

5.2 SISTEMA TESTE IEEE 13 BARRAS

O sistema IEEE 13 barras da Figura 38 possui 10 linhas, com circuitos trifásicos, bifásicos e monofásicos, bem como bancos de capacitores nas barras 611 e 675. Possui também um banco trifásico de reguladores de tensão. Os dados deste sistema podem ser obtidos em IEEE (2018). É um sistema com nível de tensão 4,16kV com alto nível de carregamento e de desequilíbrio. Para gerar o conjunto de dados para treinamento, validação e testes das redes neurais foram simulados curtos circuitos em todas as linhas, com faltas ocorrendo a 20%, 40%, 60%, 80% e 100% de cada linha, com impedâncias de curto variando entre 0 e 30Ω , com passos de 2Ω . Ademais, foram considerados 4 níveis de desequilíbrio de carga (10%, 20%, 30% e 40%), além do caso base.

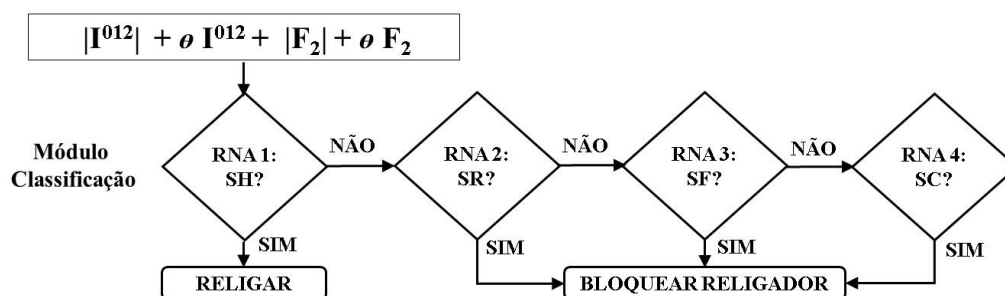
Figura 38 - Sistema IEEE 13 barras



Fonte: IEEE, 2018.

Novamente, o esquema da Figura 39 considera que a falta foi previamente detectada e a fase sob falta selecionada. O teste a ser feito refere-se ao fator F2 associado aos ângulos das correntes de falta. Foram realizadas simulações com as entradas das RNA's sendo: *i*) os módulos e ângulos das correntes falta de sequência, exceto o ângulo da componente de sequência zero, bem como módulo e ângulo do fato F2 e *ii*) os módulos e ângulos das correntes falta de sequência, bem como módulo e ângulo do fato F2.

Figura 39 - Esquema de classificação de faltas para testes do Fator F2 e dos ângulos das correntes de falta



Na Tabela 2 apresentam-se os resultados das simulações para o módulo de classificação de faltas mostrado na Figura 39, extraído da Figura 22, a partir da estrutura de RNA's mostrada na Figura 21. Novamente foram realizadas cinco simulações para cada valor de neurônios na camada oculta (NNCO), variando de vinte e um (três vezes o número de entradas) a sete (número de entradas). Foram avaliados os acertos para o subconjunto de validação (VA) e de teste (TE). O desempenho foi calculado a partir da Equação (51). Foi escolhida a RNA com o melhor desempenho, observado nos acertos relativos ao subconjunto de teste.

Observa-se que a rede neural RNA1, que distingue as faltas do tipo *shunt* (SH) dos outros 3 tipos de falta, obteve eficiência de 100% (ou acerto), tanto para o conjunto de validação quanto para o conjunto de testes. A rede neural RNA2, que identifica se a falta é do tipo série (SR), obteve 81% de sucesso e as RNA's que distinguem as faltas série-*shunt*, com cabo caído pelo lado da fonte (RNA3) e pelo lado da carga (RNA4) obtiveram eficiência (ou taxa de acerto) de 81%.

Tabela 2 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2, com exceção do ângulo da corrente de sequência zero, para o sistema teste IEEE 13 barras

NNCO	% Acertos VA (Média)				% Acertos TE (Média)			
	Entradas: $ I^{012} + \theta I^1 + \theta I^2 + F_2 + \theta F_2$				Entradas: $ I^{012} + \theta I^1 + \theta I^2 + F_2 + \theta F_2$			
	RNA1	RNA2	RNA3	RNA4	RNA1	RNA2	RNA3	RNA4
21	100	85	81	81	100	85	81	81
20	100	80,1	80,2	80,1	100	80	80	80
19	100	80	80	80	100	80	80	80
18	100	78,3	77	77	100	76,2	76	76

17	100	80,1	79	77	100	77	76,2	76
16	100	80,1	79	77	100	77	76,2	76
15	100	80	79	77	100	80	79	77
14	70	68	64	64	100	67,2	64,1	62,2
13	95,2	80	79	79	95	80	79	79
12	100	75	72	72	99	75	72	72
11	70,5	68	66	66	70	68	66	66
10	100	75	69	69	90	75	69	69
9	90,1	74	70	70	90	74	70	70
8	90	75	73	73	90	75	73	73
7	80	70	67	66	80	70	67	66

Fonte: Elaborado pelo autor, 2018.

Na Tabela 3 são apresentados os resultados das simulações, quando se acrescentam às entradas das RNA'S os ângulos das correntes de sequência zero em condição de falta. Observa-se que a rede neural RNA1, que distingue as faltas do tipo *shunt* (SH), obteve rendimento de 100%, tanto para o conjunto de validação quanto para o conjunto de testes. A RNA2, que identifica rompimento de condutor sem contato com o solo obteve 98% de sucesso e as RNA's que identificam dentre as faltas série-*shunt*, se o cabo caiu do lado da fonte (RNA3) ou da carga (RNA4) obtiveram 95% de taxa de acerto.

Observa-se uma considerável melhoria no desempenho do esquema em relação aos resultados mostrados na Tabela 2, com o mesmo número de neurônios na camada oculta (21). Essa melhoria no desempenho deve-se à inclusão nos ângulos das correntes de sequência zero de falta como entrada das redes neurais do esquema de classificação de faltas.

Tabela 3 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2 para o sistema teste IEEE 13 barras

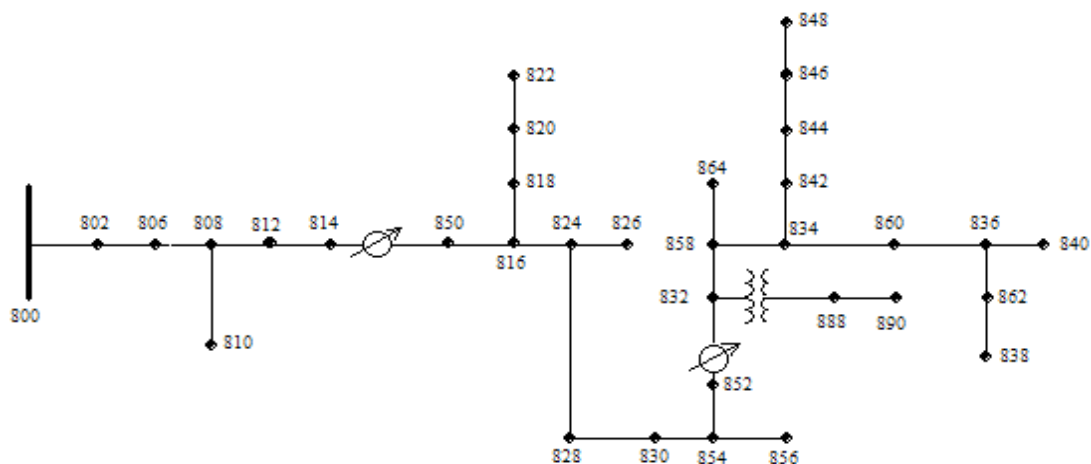
NNCO	% Acertos VA (Média) Entradas: $ I^{012} + \theta I^{012} + F_2 + \theta F_2$				% Acertos TE (Média) Entradas: $ I^{012} + \theta I^{012} + F_2 + \theta F_2$			
	RNA1	RNA2	RNA3	RNA4	RNA1	RNA2	RNA3	RNA4
24	100	94,2	93	93	100	94	93	93
23	100	94,2	93	93	100	94	93	93
22	100	94	93	93	100	94	93	93
21	100	98	95	95	100	98	95	95
20	100	90	87	87	100	90	87	87
19	100	90	87	87	100	90	87	87
18	100	90	87	87	100	90	87	87
17	100	93	90	90	100	93	90	90
16	100	92,1	90	90	100	92,1	90	90
15	100	90	89	89	100	90	89	89
14	100	90	89	89	100	90	89	89
13	100	80	79	79	95	80	79	79
12	90	75,2	72,2	72,2	99	75	71	71
11	90	68,1	66	66	70	68	66	65
10	90	85	77,1	77,1	90	85	77,1	77,1
9	90	84	76,1	76	90	84	76	76
8	90	78	77,3	77,3	90	78	77,3	77,3

Fonte: Elaborado pelo autor, 2018.

5.3 SISTEMA TESTE IEEE 34 BARRAS

O sistema IEEE 34 barras (IEEE, 2018), mostrado na Figura 40, possui 32 linhas, com circuitos trifásicos, bifásicos e monofásicos, bem como bancos de capacitores nas barras 844 e 848. Possui também 2 bancos de reguladores de tensão trifásicos. É um sistema com nível de tensão 24,9kV, desequilibrado e levemente carregado.

Figura 40 - Sistema IEEE 34 barras



Fonte:IEEE,2018.

Para geração dos conjuntos de treinamento, validação e testes das redes neurais que compõem o esquema de classificação de faltas, foram geradas amostras de falta do tipo em derivação, série e simultâneas, com cabo caído do lado da fonte e da carga. As faltas foram aplicadas em 6 pontos em cada uma das linhas dos casos simulados (20%, 40%, 60%, 80% e 100%), com 16 valores de resistência de falta (de 0 a 30Ω , variando a cada 2Ω), 4 níveis de desequilíbrio, além do caso base (10%, 20%, 30%, 40%). Para as faltas do tipo série, as amostras foram geradas a partir da combinação de faltas em 6 pontos diferentes em todas as linhas, com 4 níveis de desequilíbrio no alimentador, além do caso base.

Na Tabela 4 apresentam-se os resultados das simulações, quando os módulos e ângulos das correntes de sequência, bem como módulo e ângulo do fator F2 são utilizados como variáveis de entrada das RNA's. Observa-se que a rede neural RNA1, que separa as faltas do tipo em derivação dos outros 3 tipos de falta, novamente obteve rendimento de 100%, tanto para o conjunto de validação quanto para o conjunto de testes. A rede neural RNA2 obteve 95% de sucesso no que tange à discriminação de falta tipo série das faltas que se relacionam a condutor ao solo. A rede neural RNA3, que distingue entre as faltas simultâneas, com cabo caído do lado da fonte ou da carga, obteve 95% de sucesso. Observa-se um esquema imune a variações de condições operativas tais como carregamento, desequilíbrio, valor da impedância de falta ou local da falta, o que garante elevados níveis de eficiência, aumentando a segurança dos sistemas de proteção para

distribuição. Analisando-se os erros observados pelas RNA's, observa-se que estão concentrados em faltas distantes do ponto de medição.

Tabela 4 - Resultados do esquema de classificação utilizando módulos e ângulos das correntes de sequência e do fator F2 para o sistema teste IEEE 34 barras

NNCO	% Acertos VA (Média) Entradas: $ I^{012} + \theta I^{012} + F_2 + \theta F_2$				% Acertos TE (Média) Entradas: $ I^{012} + \theta I^{012} + F_2 + \theta F_2$			
	RNA1	RNA2	RNA3	RNA4	RNA1	RNA2	RNA3	RNA4
24	100	95	95	95	100	95	95	95
23	100	95	94	94	100	94	9	93
22	100	94	92	92	100	93	92,1	92,1
21	100	95	93	93	100	94	92	92
20	100	95	93	93	100	95	93	93
19	100	95	93	93	100	95	93	93
18	100	92,1	90	90	100	92	90	90
17	100	80	78	77	100	80	75	74
16	100	91	89	89	100	91	89	89
15	100	91	88	86	100	91	88	86
14	100	91	88	86	100	91	88	86
13	100	89	80	80	100	80	79	79
12	100	89	80		100	89	80	80
11	89	70	65	63	89	69	65	62
10	88	70	64	63	88	70	64	63
9	87	70	63	63	87	70	63	63
8	87	70	63	63	87	70	63	63

Fonte: Elaborado pelo autor, 2018.

5.4 SIMULAÇÕES HIL NO SISTEMA IEEE 13 BARRAS

Nesse tópico foram desenvolvidos testes do tipo *Hardware-in-the-loop* com o esquema de proteção proposto, que envolve a detecção e classificação de faltas, incluindo as faltas de alta impedância. As variações simuladas para gerar o conjunto de dados para treinamento, validação e testes foram curtos-circuitos em todas as linhas, com

faltas ocorrendo a 1,25%, 50%, 75%, 80% e 99% de cada linha, com impedâncias de curto de 1, 10, 20 50, 80 e 100 Ω . Ademais, foram considerados 2 níveis de desequilíbrio de carga (20% e 30%), além do caso base e a presença de geração distribuída na barra 634. É importante ressaltar que nesses testes estão sendo consideradas as faltas de alta impedância de maneira mais massiva, haja vista que faltas a partir de 20 Ω já estão no limiar entre faltas de média e alta impedância (HUBANA *et al*, 2018). O sistema de proteção testado aqui é o mostrado na Figura 22.

A RNA de detecção possui doze entradas: os módulos das componentes de sequência das correntes e fator F2, rotacionadas para cada fase. Essa RNA possui uma única saída que varia entre [-1;+1].

Já a RNA de seleção de fases, ativada somente quando uma falta é detectada, possui seis entradas: os módulos e ângulos dos fatores F2 calculados a partir da rotação das componentes de sequência das correntes para cada uma das três fases. Cada uma das três saídas também varia entre [-1;+1].

As RNA's de classificação de faltas, ativadas somente quando uma falta é detectada, possui oito entradas: módulos e ângulos das componentes de sequência das correntes da fase selecionada pela RNA de seleção de fase, bem como o módulo e ângulo do fator F2 correspondente. Cada uma das quatro RNA's especialistas (SH, SR, SF e SC) possui somente uma saída, que varia entre [-1;+1].

5.4.1 Resultados das Simulações em Tempo Real e HIL

Os resultados obtidos com as simulações HIL estão sumarizados nesta seção. Na Tabela 5 estão resumidos os resultados dos testes feitos com as RNA's que compõem o esquema de detecção e classificação de faltas. O esquema de proteção é mostrado na Figura 22, com a estrutura de simulação HIL RTDS descrita no Capítulo 4. Para se verificar o desempenho do sistema de proteção, foram provocados curtos-circuitos em diversas partes do sistema IEEE 13 barras e foi monitorado o comportamento do esquema para cada falta provocada. O monitoramento do comportamento foi feito a partir do computador onde o esquema de proteção era executado em SIMULINK, com o ARM lendo as saídas do RTDS e enviando sinal para abertura do disjuntor. Para cada falta verificava-se o tempo de detecção e o comportamento das RNA's de seleção e classificação de faltas. A sequência de faltas simuladas foi montada a partir do

subconjunto de testes (TE), a partir do qual foi montado um *script* no RTDS. Observa-se um desempenho acima de 95% para as RNA de detecção seleção e para a RNA que identifica rompimento de condutor (RNA SH). Pode-se observar um desempenho acima de 90% para todas as redes, mesmo sob condições operativas tais como níveis de carregamento, desequilíbrio, valor da impedância de falta, bem como presença de geração distribuída. Os erros cometidos pelo esquema de proteção estão associados em sua maioria a faltas de alta impedância mais distantes do ponto de medição.

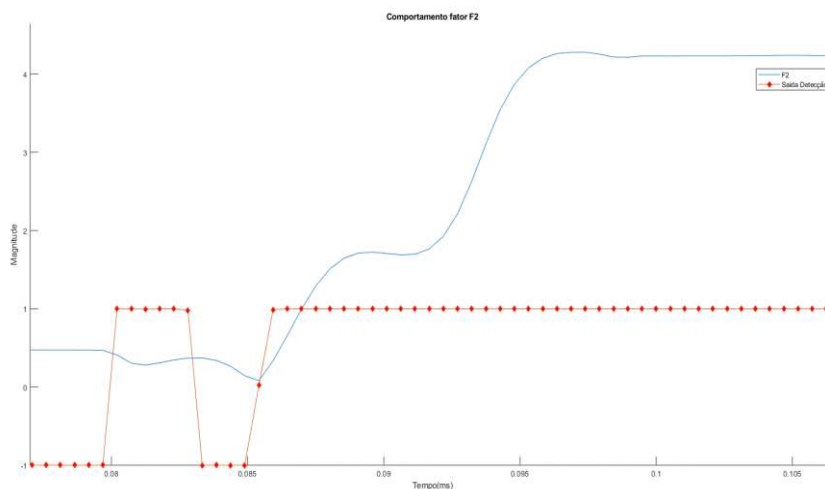
Tabela 5 - Resultados das Simulações em Tempo Real do Esquema de Classificação de Faltas em Sistemas de Distribuição

Função RNA	NNCO	% Acertos
RNA Detecção	30	95%
RNA Seleção	25	95%
RNA SH	20	98%
RNA SR	20	96%
RNA SF	20	93%
RNA SC	20	90%

Fonte: Elaborado pelo autor, 2019.

A RNA de detecção é a única, dentre as RNA que compõem o esquema de proteção, que além de detectar a falta, precisa fazê-lo rapidamente. O gráfico da Figura 41 mostra o comportamento da RNA de detecção. Nos testes de desempenho realizados observou-se um atraso em média de 15ms para a detecção da falta. Na literatura (ABDALI *et al*, 2019) foram encontrados resultados de detecção com atrasos de 19ms para um sistema de detecção baseado em RNA e 87ms para proteção diferencial convencional. É importante ressaltar que o referido artigo simula somente faltas de baixa impedância, o que facilita a detecção.

Figura 41 – Comportamento da RNA de detecção



Fonte: Elaborado pelo autor, 2019.

5.5 CONCLUSÕES PARCIAIS

Neste capítulo foram apresentados os resultados obtidos através da aplicação da metodologia proposta para classificação de faltas em sistemas de distribuição de energia elétrica nos sistemas sob estudo. Primeiramente, os resultados mostraram a importância do Fator de Sequência Negativa (F2) como índice de sensibilidade para classificação de faltas, através dos resultados de simulação realizados no sistema teste CESP 8 barras. Adicionalmente, foi possível observar como os ângulos das correntes de sequência de falta e o fator F2 são importantes para se determinar se a falta série-*shunt* ocorreu com cabo caído pelo lado da carga (SC) ou pelo lado da fonte (SF). As simulações consideraram variações de condições operativas como carregamento e geração distribuída, bem como resistências de falta diversas, especialmente em valores considerados como faltas de alta impedância.

Nos testes HIL observa-se um esquema com alta eficiência, rápido e imune a diversas condições operativas. Os erros cometidos pelo esquema de proteção estão associados em sua maioria a faltas de alta impedância mais distantes do ponto de medição, o que pode ser minimizado com a implantação desse esquema em religadores de linha, além de sua implantação em proteções de subestações.

A detecção de faltas de alta impedância é um grande desafio e mais do que rapidez de atuação, se a proteção não detecta esse tipo de falta, o sistema continua funcionando sob condições de falta, mesmo com a proteção não sendo sensibilizada, o que acarreta riscos de toda ordem. Ademais, a assertividade da detecção e subsequente classificação da falta garante a correta tomada de decisão no que concerne à questão de impedir a atuação de religadores automáticos quando houver rompimento de cabo, o que eleva o nível de segurança dos sistemas de proteção para distribuição. Outro aspecto importante é a detecção de rompimento de condutor: com informação de que a falta não envolve rompimento, podem-se criar novas estratégias de operação da função de religamento dos religadores. Estes aspectos positivos verificados nas simulações mostram que a proposta é promissora para aplicação em sistemas reais.

6 CONCLUSÃO

Esta tese apresentou uma metodologia para classificar faltas em sistemas de distribuição de energia elétrica entre os seguintes tipos: *shunt* (em derivação), série e simultâneas (*série-shunt*), com cabo caído do lado da fonte ou da carga. Para tanto, desenvolveu-se um esquema baseado em Redes Neurais Artificiais e um fator de sensibilidade denominado Fator de Sequência Negativa (F2), a partir do qual sinais disponíveis nas subestações de onde se originam os alimentadores de média tensão são utilizados para a composição das variáveis de entrada do esquema de classificação de faltas.

É importante destacar que a utilização do F2 associado aos ângulos de corrente de falta foram eficientes para a identificação da falta para todos os casos analisados. Ademais, as RNA's se mostraram bastante eficientes para identificação de faltas, devido à associação dos parâmetros proposta nesta tese. É importante ressaltar que modificações operativas na rede de distribuição não alteraram o desempenho do método proposto, bem como a presença de geração distribuída.

Nos testes HIL observa-se um esquema com alta eficiência, rápido e imune a diversas condições operativas. Os erros cometidos pelo esquema de proteção estão associados em sua maioria a faltas de alta impedância mais distantes do ponto de medição, o que pode ser minimizado com a implantação desse esquema em religadores de linha, além de sua implantação em proteções de subestações.

Ademais, a presente contribuição é relevante para os sistemas de proteção de distribuição de energia elétrica, haja vista que o método proposto foi capaz de identificar rompimento de condutor, aumentando a segurança dos sistemas de proteção. Outro aspecto importante é a detecção de rompimento de condutor: com informação de que a falta não envolve rompimento, podem-se criar novas estratégias de operação da função de religamento dos religadores.

Finalmente, os resultados das simulações mostram um esquema eficiente, com capacidade de identificar situações de falta, que colocam em risco vidas humanas. Estes aspectos positivos verificados nas simulações mostram que a proposta é promissora para aplicação em sistemas reais.

6.1 TRABALHOS FUTUROS

A partir dos resultados obtidos com a linha de pesquisa seguida na presente tese, é pertinente citar evoluções importantes que poderão ser realizadas:

i) implementação o algoritmo para retreinamento das redes neurais que irão operar no esquema de proteção de alimentadores de média tensão;

ii) implementação da fase de localização de faltas, a partir da utilização de medições em outros pontos dos sistemas de distribuição com PMU, além da medição atualmente utilizada, na saída do alimentador;

iii) desenvolvimento de uma solução completa para detecção, classificação e localização de faltas, composta de *software* e *hardware*, embarcada em DSP/FPGA, que possa melhorar o desempenho dos sistemas de proteção;

iv) teste do comportamento do esquema proposto em uma subestação real, auxiliando o sistema de proteção, aumentando a eficiência.

REFERÊNCIAS

- ABB Relays, “REL 100 Series: User’s Guide”, Version 2.3, disponível em: https://library.e.abb.com/public/224d659033fd35b9c1256fbf007787f7/1MRK506007-BEN_en_REL_100_Line_Protection.pdf. Acesso em 2 de nov. de 2018.
- ABDALI, A., MAZLUMI, K., NOROOZIAN, R., “High-speed fault detection and location in DC microgrids systems using multi-criterion system and neural network”, *Applied Soft Computing Journal*, (2019).
- ABRADEE, Associação Brasileira de Distribuidoras de Energia Elétrica. *In: XII SEMANA NACIONAL DE SEGURANÇA COM ENERGIA ELÉTRICA*. Brasília, 2018. Disponível em: <http://www.abradee.org.br/xii-semana-nacional-de-seguranca-com-energia-eletrica-de-5-a-11-de-novembro/>. Acesso em: 12 dez. 2018
- ACIDENTE com trio elétrico deixa mortos e feridos no Sul de MG. **G1- Portal de Notícias Globo**, Rio de Janeiro, 27 fev. 2011. Disponível em: <http://g1.globo.com/minas-gerais/noticia/2011/02/acidente-com-trio-eletrico-deixa-mortos-e-feridos-no-sul-de-mg.html>. Acesso em: 10 de dez. 2018.
- AGGOUNE, M. *et al.* “Preliminary results on using artificial neural networks for security assessment (of power systems)”, *In: POWER INDUSTRY COMPUTER APPLICATION CONFERENCE*, 1989, Seattle, **Anais**, Piscataway: IEEE, 1989. p.252-258.
- AIEE Committee Report. “A Survey of Relay Test Methods”. *In: Power Apparatus and Systems - Part III - Transactions of the American Institute of Electrical Engineers*, AIEE: Piscataway, v. 75, n. 3, jan. 1956.
- AL-DABBAGH, M.; AL-DABBAGH, L., “Neural networks based algorithm for detecting high impedance faults on power distribution lines”. *INTERNATIONAL JOINT CONFERENCE ON NEURAL NETWORKS*, 1999, Washington. **Anais**. Piscataway: IEEE, 1999. v. 5, p. 3386-3390.
- ALVES, H. N.; MACHADO, R.C.; BERGÊ, I.G.S., "Design and development of a software for fault diagnosis in radial distribution networks," *In: INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS*, 2010, São Paulo. **Anais**. Piscataway: IEEE, 2010. p. 1-6; 8-10.
- ANDERSON, P. M. **Analysis of Faulted Power Systems**. Ames: Iowa State University, 1983.
- ANDERSON, P.M. **Power System Protection**, Nova Iorque: McGraw-Hill, 1999.
- ANEEL, Agência Nacional de Energia Elétrica. **Módulo 8 dos Procedimentos de Distribuição – PRODIST**. Disponível em: http://www.aneel.gov.br/arquivos/PDF/Módulo8_Revisão_6_Retificação_1.pdf. Acesso em: 15 maio 2018.

ANTSAKLIS, P.J.; PASSINO, K.M.; WANG, S.J. "An introduction to autonomous control systems" *In: INTERNATIONAL SYMPOSIUM INTELLIGENT CONTROL*, 1990, Filadélfia, **Anais**. Piscataway: IEEE, 1990. v. 1, p. 21-26.

ANTSAKLIS, P.J.; PASSINO, K.M.; WANG, S.J., "An introduction to autonomous control systems," *In: Control Systems Magazine*, Piscataway: IEEE, v. 11, n. 4, p. 5-13, jun. 1991.

ASSEF, Y.; CHAARI, O.; MEUNIER, M., "Classification of power distribution system fault currents using wavelets associated to artificial neural networks: Time-Frequency and Time-Scale Analysis". *In: INTERNATIONAL SYMPOSIUM ON TIME-FREQUENCY AND TIME-SCALE ANALYSIS*, 1996, Paris. **Anais**, Piscataway: IEEE, 1996. p. 421-424.

ASSEF, Y.; CHAARI, O.; MEUNIER, M., "Artificial neural networks for single phase fault detection in resonant grounded power distribution systems". *In: TRANSMISSION AND DISTRIBUTION CONFERENCE AND EXPOSITION*, 1996, Los Angeles. **Anais**, Piscataway: IEEE, 1996. p. 566-572.

ATP - ALTERNATIVE TRANSIENT PROGRAM. **Rule Book**. Bélgica Leuven EMTP Center, 1987.

AUCOIN, B. M., RUSSELL, B. D. "Distribution High Impedance Fault Detection Utilizing High Frequency Current Components". *In: IEEE Transactions on Power Apparatus and Systems*, Piscataway: IEEE, v. 101, n. 6, p. 1596-1606, jun. 1982.

BALDWIN, T. *et al.* "Fault locating in distribution networks with the aid of advanced metering infrastructure", *POWER SYSTEMS CONFERENCE*, 2014, Clemson. **Anais**, Piscataway: IEEE, 2014. p. 1-8; 11-14.

BALU, N. *et al.* "On-line power system security analysis". *In: Proceedings of IEEE*, Piscataway: IEEE, 1992. v. 80, n. 2, p. 262-282.

BARTHOLD, L. O.; REPPEN, N. D.; HEDMAN, D. E. **Análise de Circuitos de Sistemas de Potência**, Santa Maria: Universidade Federal Santa Maria, 1983.

BRAGA, A. P., CARVALHO, A. C. P. L. F., LUDERMIR, T. B., **Redes Neurais Artificiais: Teoria e Aplicações**. Rio de Janeiro: LTC, 2000.

BRAHMA, S.M.; GIRGIS, A.A., "Development of adaptive protection scheme for distribution systems with high penetration of distributed generation". *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 19, n. 1, p. 56-63, jan. 2004.

BRETAS, A.S.; HADJSAID, N. "Fault diagnosis in deregulated distribution systems using an artificial neural network". *In: POWER ENGINEERING SOCIETY WINTER MEETING*, 2001, Columbus. **Anais**, Piscataway: IEEE, 2001. v.2, p. 821-823.

BRETAS, A.S. *et al.* "A Novel High Impedance Fault Location for Distribution Systems Considering Distributed Generation". *In: TRANSMISSION &*

DISTRIBUTION CONFERENCE AND EXPOSITION: LATIN AMERICA, 2006, Caracas. **Anais**, Piscataway: IEEE, 2006. p.1-6.

CAPS – CENTER OF ADVANCED POWER SYSTEMS. Universidade Estadual da Flórida. Disponível em: <http://www.caps.fsu.edu/business.html>. Acesso em 3 abr. 2018.

CARPENTER, M. *et al.* “Staged-fault testing for high impedance fault data collection”. *In: ANNUAL CONFERENCE FOR PROTECTIVE RELAY ENGINEERS*, 58, 2005, College Station. **Anais**, Piscataway: IEEE, 2005. p. 9-17.

CHAN, E.H.P. “Application of neural-network computing in intelligent alarm processing (power systems)”. *In: POWER INDUSTRY COMPUTER APPLICATION CONFERENCE*, 1989, Seattle. **Anais**. Piscataway: IEEE, 1989, p. 246-251.

CHESBROUGH, H.W. **Open Innovation: The New Imperative for Creating and Profiting from Technology**. Cambridge: Escola de Administração de Harvard, 2003.

CHOW, M., THROWER, J.P.; TAYLOR, L.S.; “Neural-fuzzy hybrid system for distribution fault causes identification”, *In: INTERNATIONAL FORUM ON APPLICATIONS OF NEURAL NETWORKS TO POWER SYSTEMS*, 2, 1993, Yokohama, **Anais**. Piscataway: IEEE, 1993, p. 427-431.

COOLEY, J. W., TUKEY, J. W. “An Algorithm for the Machine Calculation of Complex Fourier Series”. *In: Mathematics and Computation*, Providence, v. 19, n. 90, p. 297-301, abr. 1965.

COSTA, F. B. *et al.* "Real-Time Detection of Transients Induced by High-Impedance Faults Based on the Boundary Wavelet Transform". *In: IEEE Transactions on Industry Applications*, v. 51, n. 6, p. 5312-5323, nov.-dez. 2015.

COGE, Fundação. Disponível em: <http://www.funcoge.org.br>. Acesso em: 20 out. 2018.

CYBENKO, G. “Approximation by Superpositions of a Sigmoid Function”. *In: Mathematics of Control, Signals and Systems*, Nova Iorque, p. 303-314, fev. 1989.

DA SILVA, D. O.; BAGNO, R. B.; SALERNO, M. S. “Modelos para a gestão da inovação: revisão e análise da literatura”. *In: Production Journal*, São Paulo, v. 24, n. 2, p. 477-490, jun. 2014. Disponível em: http://www.scielo.br/scielo.php?script=sci_arttext&pid=S0103-65132014000200018&lng=en&nrm=iso. Acesso em: 15 abr. 2018.

DA SILVA, J.A.C.B. *et al.* "High impedance fault location — Case study using wavelet transform and artificial neural networks". *In: INTERNATIONAL CONFERENCE AND EXHIBITION ON ELECTRICITY DISTRIBUTION*, 22, 2013, Estocolmo. **Anais**. Piscataway: IEEE, 2013. p. 1;4;10-13.

DEGHANI, F.; NEZAMI, H., "A new fault location technique on radial distribution systems using artificial neural network". *In: INTERNATIONAL CONFERENCE AND EXHIBITION ON ELECTRICITY DISTRIBUTION*, 2013, Estocolmo. **Anais**. Piscataway: IEEE, 2013. p.1;4;10-13.

DINIZ, P. S. R.; SILVA, E. A. B.; NETTO, S. L. **Processamento Digital de Sinais: Projeto e Análise de Sistemas**, 2. ed. Porto Alegre: Bookman, 2014.

dSPACE, dSPACE GmbH, Disponível em <https://www.dspace.com/en/pub/home/products/systems/ecutest.cfm> Acesso em: 5 jan. 2019.

EBRON, S.; LUBKEMAN, D.L.; WHITE, M. “A neural network approach to the detection of incipient faults on power distribution feeders”. *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 5, n. 2, p. 905-914, abr. 1990.

EMBEDDED CODER, **The MathWorks Inc.** Disponível em: <https://www.mathworks.com/products/embedded-coder.html>. Acesso em: 15 dez. 2018.

ETEMADI, A.H.; SANAYE-PASAND, M., “High-impedance fault detection using multi-resolution signal decomposition and adaptive neural fuzzy inference system”. *In: Generation, Transmission & Distribution, IET*, Budapeste, v. 2, n. 1, p. 110-118, jan. 2008.

FARZAN, P. *et al.* "Short Circuit Power based fault location algorithm in distribution networks" *In: INTERNATIONAL POWER ENGINEERING AND OPTIMIZATION CONFERENCE*, 8, 2014, Langkawi. **Anais**. Piscataway: IEEE, 2014. p. 24-25; 105; 109.

FIGUEROA, M.A.; ORDUNA, E., “Ultra-high-speed protection for medium voltage distribution networks with distributed generation”, *TRANSMISSION & DISTRIBUTION CONFERENCE AND EXPOSITION: LATIN AMERICA*, 2008, Bogotá. **Anais**, Piscataway: IEEE, p.1-8, 2008.

FLAUZINO, R.A. *et al.* “Hybrid intelligent architecture for fault identification in power distribution systems”. *In: POWER & ENERGY SOCIETY GENERAL MEETING*, 2009, Calgary. **Anais**, Piscataway: IEEE, p. 1-6, 2009

FORTESCUE, C. L., “Method of Symmetrical Components Applied to the Solution of Polyphase Networks”. *In: AIEE Transactions*. Nova Iorque, v. 37, p. 1027-1140, 1918.

FUKUYAMA, Y.; UEKI, Y., “Fault analysis system using neural networks and artificial intelligence”. *In: INTERNATIONAL FORUM ON APPLICATIONS OF NEURAL NETWORKS TO POWER SYSTEMS*, 2, 1993, Yokohama. **Anais**. Piscataway: IEEE, 1993, p.20-25.

FRITZEN, P.C. *et al.* “Alarm processing and fault diagnosis in power systems using Artificial Neural Networks and Genetic Algorithms”. *In: INTERNATIONAL CONFERENCE ON INDUSTRIAL TECHNOLOGY*, 2010, Vina del Mar. **Anais**, Piscataway: IEEE, 2010. p. 891-896.

GE – GENERAL ELECTRIC. **Real Time Digital Simulator**. Disponível em: <http://www.gedigitalenergy.com/multilin/new/rtds.htm>. Acesso em: 3 abr. 2018.

GERMOND, A.J.; NIEBUR, D., “Survey of knowledge-based systems in power systems: Europe”. *In: Proceedings of IEEE*, Piscataway: IEEE, Maio, 1992. v. 80, n. 5, p. 732-744.

GHANI, R.A.; MOHAMED, A.; SHAREEF, H., “An approach for identifying faulty protection devices in a distribution system using ANFIS”. *In: INTERNATIONAL POWER ENGINEERING CONFERENCE*, 2010, Singapura. **Anais**, Piscataway: IEEE, 2010, p. 368-372.

GLINKOWSKI, M.T.; WANG, N.C. “ANNs pinpoint underground distribution faults”. *In: IEEE Computer Applications in Power*, Piscataway: IEEE, v. 8, n. 4, p. 31-34, out. 1995.

GROSS, E. T. B., “Sensitive ground protection for transmission lines and distribution feeders”. *In: Electrical Engineering*, v. 60, n. 11, p. 968; 971, nov. 1941.

HAMPE, G.W.; STORER, B. WADE. “Power-Line Carrier for Relaying and Joint Usage - Part II - A Survey of Modern Power-Line Carrier Systems”. *In: Power Apparatus and Systems, Part III - Transactions of the American Institute of Electrical Engineers*, Nova Iorque, v. 71, n.1, p. 661-670, jan. 1952.

HAYKIN, S. **Neural Networks: A Comprehensive Foundation**. 2. ed. Upper Saddle River: Prentice-Hall, 2001

HAYKIN, S. **Neural Networks and Learning Machines**. Londres: Pearson, 2009.

HOMMELBERG, M.P.F. *et al.*, “Distributed Control Concepts using Multi-Agent technology and Automatic Markets: An indispensable feature of smart power grids”. *In: POWER ENGINEERING SOCIETY GENERAL MEETING*, 2007, Tampa. **Anais**, Piscataway: IEEE, 2007, p.1-7, 24-28.

HEYDT, G. T. *et al.* “Solution for the Crisis in Electric Power Supply” *In: IEEE Computer Applications in Power*, Piscataway: IEEE, 3. ed. v. 14, p. 22-30, jul. 2001.

HONÓRIO, L. M., *et al.* “Construction of Artificial Neural Networks for Pattern Recognition Using a Successive Geometric Segmentation Method”, *In: Journal of Control, Automation and Electrical Systems*, Berlim, v. 25, n. 2, p. 319–329, 2014.

HOROWITZ, S.H.; PHADKE, A.G.; THORP, J.S. “Adaptive Transmission System Relaying”, *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 3, n. 4, p. 1436-1445, out. 1988.

HUBANA, T., SARIC, M., AVDAKOVIC, S., “Approach for identification and classification of HIFs in medium voltage distribution networks” *In: Generation, Transmission & Distribution - IET*, Budapeste, v. 12, n. 5, p. 1145-1152, mar. 2018.

IEEE. "Statistical survey of the performance of automatic protective systems" *In: Journal of the Institution of Electrical Engineers - IET*, Budapeste, v. 79, n. 479, p. 541-550, nov. 1936.

IEEE. **Distribution Test Feeders**. Disponível em: <http://ewh.ieee.org/soc/pes/dsacom/testfeeders.html>. Acesso em: 10 abr. 2018.

KANNAN, A.N.; RATHINAM, A., "High Impedance Fault Classification Using Wavelet Transform and Artificial Neural Network", *In: INTERNATIONAL CONFERENCE ON COMPUTATIONAL INTELLIGENCE AND COMMUNICATION NETWORKS*, 4, 12, Mathura. **Anais**, Piscataway: IEEE, 2012. p.831; 837.

KEZUNOVIC, M. "Intelligent systems in protection engineering". *In: INTERNATIONAL CONFERENCE ON POWER SYSTEM TECHNOLOGY*, 2000, Perth. **Anais**, Piscataway: IEEE, 2000, v. 2, p. 801-806.

KEZUNOVIC, M.; VASILIC, S., "Design and evaluation of context-dependent protective relaying approach". *In: IEEE Porto Power Tech Proceedings*, Piscataway: IEEE, v. 4, p. 6, Set. 2001.

KEZUNOVIC, M. "Future trends in protective relaying, substation automation, testing and related standardization". *In: TRANSMISSION AND DISTRIBUTION CONFERENCE AND EXHIBITION: ASIA AND PACIFIC*, 2002, Yokohama. **Anais**, Piscataway: IEEE, 2002, v. 1, p. 598- 602.

KEZUNOVIC, M.; KNEZEV, M. "Selection of optimal fault location algorithm". *In: POWER AND ENERGY SOCIETY GENERAL MEETING - CONVERSION AND DELIVERY OF ELECTRICAL ENERGY IN THE 21st CENTURY*, 2008, Pittsburgh. **Anais**, Piscataway: IEEE, 2008, p. 1-5.

KEZUNOVIC, M. "Automated fault analysis in a smart grid" *In: TRANSMISSION & DISTRIBUTION CONFERENCE & EXPOSITION: ASIA AND PACIFIC*, 2009, Seoul. **Anais**, Piscataway: IEEE, 2009. p. 1-3.

KEZUNOVIC, M. "Smart Fault Location for Smart Grids" *In: IEEE Transactions on Smart Grid*, Piscataway: IEEE, v.2, n.1, p. 11-22, mar. 2011.

JAVADIAN, S.A.M.; HAGHIFAM, M.R.; REZAEI, N. "A fault location and protection scheme for distribution systems in presence of dg using MLP neural networks". *In: POWER & ENERGY SOCIETY GENERAL MEETING*, 2009, Calgary. **Anais**, Piscataway: IEEE, 2009. p. 1-8.

JAYA BHARATA REDDY, M.; *et al.* "Smart Fault Location for Smart Grid Operation Using RTUs and Computational Intelligence Techniques". *In: IEEE Systems Journal*, Piscataway: IEEE, v. 8, n. 4, p. 1260;1271, Dec. 2014.

LAI, T.M. *et al.* "High impedance faults detection using artificial neural network", *In: INTERNATIONAL CONFERENCE ON ADVANCES IN POWER SYSTEM*

CONTROL, OPERATION AND MANAGEMENT, 6, 2003, Hong Kong. **Anais**, Piscataway: IEEE, 2003. v. 2, p. 821- 826

LAI, T.M. *et al.* “RMS percent of wavelet transform for the detection of stochastic high impedance faults”. *In: INTERNATIONAL CONFERENCE ON HARMONICS AND QUALITY OF POWER*, 15, 2012, Hong Kong. **Anais**, Piscataway: IEEE, 2012. p. 823; 828.

MA, S., GUAN, L. “Arc-Fault Recognition Based on BP Neural Network”, *In: INTERNATIONAL CONFERENCE ON MEASURING TECHNOLOGY AND MECHATRONICS AUTOMATION*, 3, 2011, Xangai. **Anais**, Piscataway: IEEE, 2011. v. 1 p. 584-586.

MAJIDI, M.; ETEZADI-AMOLI, M.; SAMI FADALI, M. “A Novel Method for Single and Simultaneous Fault Location in Distribution Networks” *In: IEEE Transactions on Power Systems*, Piscataway: IEEE, n. 99, p. 1; 9. Dez. 2014.

MATLAB. **The MathWorks Inc.** Disponível em: <https://www.mathworks.com/>. Acesso em: 15 mar. 2018.

MEYER, C., GANASCIA, J-G, ZUCKER, J-D. “Learning Strategies in Games by Anticipation”. *In: INTERNATIONAL JOINT CONFERENCE ON ARTIFICIAL INTELLIGENCE*, 15, 1997, Nagoya. **Anais**, California, IJCAI, 1997, p. 698-704.

MICHALIK, M. *et al.* “High-impedance fault detection in distribution networks with use of wavelet-based algorithm”, *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 21, n. 4, p. 1793-1802, out. 2006.

MOKHTARI, H.; AGHATEHRANI, R. “A new wavelet-based method for detection of high impedance faults”. *In: INTERNATIONAL CONFERENCE ON FUTURE POWER SYSTEMS*, 2005, Amsterdam. **Anais**, Piscataway: IEEE, 2005. p. 6.

MORA, J.J.; CARRILLO, G.; PEREZ, L. “Fault Location in Power Distribution Systems using ANFIS Nets and Current Patterns”. *In: IEEE/PES TRANSMISSION & DISTRIBUTION CONFERENCE AND EXPOSITION: LATIN AMERICA*, 2006, Caracas. **Anais**, Piscataway: IEEE, 2006. p. 1-6,

MUSIEROWICZ, K.; *et al.* “A fuzzy logic- based algorithm for discrimination of damaged line during intermittent earth faults”. *In: IEEE RUSSIA POWER TECH*, 2005, São Petersburgo. **Anais**. Piscataway: IEEE, 2005, p. 1-5.

OLIVEIRA, A. R. *et al.* “Survey on Artificial Neural Networks Applied to Intelligent Distribution Protection Schemes”. *In: CONGRESSO LATINO AMERICANO DE GERAÇÃO E TRANSMISSÃO DE ENERGIA ELÉTRICA*, 9, 2011, Mar del Plata. **Anais**, Guaratinguetá: UNESP, 2011.

OLIVEIRA, A. R. *et al.* “Redes Neurais Artificiais Aplicadas na Detecção e Classificação de Faltas em Linhas de Transmissão” *In: CONGRESSO LATINO AMERICANO DE GERAÇÃO E TRANSMISSÃO DE ENERGIA ELÉTRICA*, 6, Mar Del Plata, 2005. **Anais**, Guaratinguetá: UNESP, 2005.

OPPENHEIN, A. V., SCHAFER, R. W. **Discrete-Time Signal Processing**. 3. ed., Nova Jersey: Pearson, 2014.

PATTERSON, R., “Signatures and Software Find High Impedance Faults”; *In: IEEE Computer Applications in Power*, 3. ed., v. 8, p. 12-15, jul. 1995.

PATYNOWSKI, D. *et al.* “Fault Locator approach for high-impedance grounded or ungrounded distribution systems using synchrophasors”. *In: ANNUAL CONFERENCE FOR PROTECTIVE RELAY ENGINEERS*, 68, 2015, College Station. **Anais**, Piscataway: IEEE, 2015. p. 302-310.

PETITE, F. S. V., CANELOI DOS SANTOS, R. ASANO, P. T. L. “A scheme based on ANNs for single-phase fault location in distribution systems with DG” *In: IEEE Manchester PowerTech*, Manchester, 2017, p. 1-6.

PHADKE, A. G., HOROWITZ, S. H., THORP, J. S. “Aspects of Power System Protection in the Post-Restructuring Era” *In: INTERNATIONAL CONFERENCE ON SYSTEM SCIENCES*, 32, 1999, Maui. **Anais**, Piscataway: IEEE, Ago. 1999. p. 7-13.

POURAHMADI-NAKHLI, M.; SAFAVI, A.A. “Path Characteristic Frequency-Based Fault Locating in Radial Distribution Systems Using Wavelets and Neural Networks”, *In: IEEE Transactions on Power Delivery*, v. 26, no. 2, p. 772-781, abr. 2011.

POWER SYSTEM PROTECTION, V.4. **Digital Protection and Signaling**, Londres: The Training Association, 1995.

QUANTA-TECHNOLOGY. Disponível em <http://www.quanta-technology.com/>. Acesso em: 3 abr. 2018.

RADOJEVIC, Z. M.; TERZIJA, V. V.; DJURIC, M. B. “Multipurpose Overhead Lines Protection Algorithm”, *In: IEEE Proceedings on Generation, Transmission and Distribution*, Piscataway: IEEE, 5.ed. v. 146, p. 441-445, set. 1999.

REZENDE, S. O. *et al.* **Sistemas inteligentes: Fundamentos e Aplicações**. São Paulo: Manole, 2003.

RIEDMILLER, M., BRAUN, H., “A Direct Adaptive Method for Faster Backpropagation Learning: The RPROP Algorithm”. **IEE International Proceedings on Neural Networks**, p. 586-591, São Francisco, 1993.

ROCKFELLER, G.D. *et al.* “Adaptive Transmission Relaying Concepts for Improved Performance”. *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 3, n. 4, out. 1988.

ROSS, W.; Bell, H.G. "Recent developments in the protection of three-phase transmission lines and feeders". *In: Journal of the Institution of Electrical Engineers*, Budapeste: IET, v. 68, n. 403, p. 801-823, jul. 1930.

RTDS – Real Time Digital Simulator. Disponível em: <http://www.rtds.com/>. Acesso em: 3 set. 2018.

RUMELHART, D. E., MCCLELLAND, J. L. **Parallel Distributed Processing**. Cambridge: MIT, 1986.

SALIM, R.H.; *et al.* “Hybrid Fault Diagnosis Scheme Implementation for Power Distribution Systems Automation”, *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 23, n. 4, p. 1846-1856, out. 2008.

SAMANTARY, S.R.; PANIGRAHI, B.K.; DASH, P.K. “High impedance fault detection in power distribution networks using time-frequency transform and probabilistic neural network”. *In: Generation, Transmission & Distribution*, Piscataway: IEEE, v. 2, n. 2, p. 261-270, mar. 2008.

SARLAK, M.; SHAHRTASH, S.M. “High impedance fault detection using combination of multi-layer perceptron neural networks based on multi-resolution morphological gradient features of current waveform”, *In: Generation, Transmission & Distribution-IET*, Budapeste: IET, v. 5, n. 5, p. 588-595, Maio 2011.

SCHWEITZER, E. O., HOU, D. "Filtering for protective relays" *In: IEEE COMMUNICATIONS, COMPUTERS AND POWER IN THE MODERN ENVIRONMENT*, 1993, Saskatoon. **Anais**, Piscataway: IEEE, 1993, p. 15-23.

SEDIGHIZADEH, M., REZAZADEH, A., ELKALASHY, N. I. “Approaches in High Impedance Fault Detection: A Chronological Review”, *In: Advances in Electrical and Computer Engineering*, Suceava, v. 10, n. 3, p. 114-128, ago. 2010.

SEL - SCHWEITZER ENGINEERING LABORATORIES. Disponível em <http://www.selinc.com.br/>. Acesso em: 3 set. 2018.

SHARAF, A.W.; SNIDER, L.A.; DEBNATH, K. “A third harmonic sequence ANN based detection scheme for high impedance faults”, *In: CANADIAN CONFERENCE ON ELECTRICAL AND COMPUTER ENGINEERING*, 1993, Vancouver. **Anais**, Piscataway: IEEE, 1993. v. 2, p. 802-806;

SHARAT, A.M.; SNIDER, L.A.; DEBNATH, K. “A neural network based back error propagation relay algorithm for distribution system high impedance fault detection”. *In: INTERNATIONAL CONFERENCE ON ADVANCES IN POWER SYSTEM CONTROL, OPERATION AND MANAGEMENT*, 2, 1993, Hong Kong. **Anais**, Piscataway: IEEE, 1993. v. 2, p. 613-620.

STM32F4. Configuração hardware STM, Disponível em https://www.mathworks.com/help/supportpkg/stmicroelectronicsstm32f4discovery/ref/model-configuration-parameters-for-stmicroelectronics-stm32f746g-discovery-board.html?s_tid=srchtitle. Acesso em: 2 jan. 2019.

SULTAN, A.F.; SWIFT, G.W.; FEDIRCHUK, D.J. “Detection of high impedance arcing faults using a multi-layer perceptron”, *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE, v. 7, n. 4, p. 1871-1877, out. 1992.

THAKALLAPPELLI, R. MEHRA, H. A., MANGALVEDEKAR. "Differentiation of faults from power swings and detection of high impedance faults by distance relays", *In: INTERNATIONAL CONFERENCE ON CONDITION ASSESSMENT TECHNIQUES IN ELECTRICAL SYSTEMS*, 1, 2013, Kolkata. **Anais**. Piscataway: IEEE, 2013, p. 374-377.

TANG, W., YANG, H. "Self-adaptive protection strategies for distribution system with DGs and FCLs based on data mining and neural network", *In: INTERNATIONAL CONFERENCE ON ENVIRONMENT AND ELECTRICAL ENGINEERING AND INDUSTRIAL AND COMMERCIAL POWER SYSTEMS EUROPE*, Milão, 2017. **Anais**, Piscataway: IEEE, 2017. p. 1-5.

THORP, J. S., PHADKE, A. G. "Protecting Power Systems in the Post-Restructuring Era", *In: IEEE Computer Applications in Power*, Piscataway: IEEE, 2017, v. 12, p. 33- 37, jan. 1999.

THUKARAM, D.; SHENOY, U.J.; ASHAGEETHA, H. "Neural network approach for fault location in unbalanced distribution networks with limited measurements", *In: IEEE POWER INDIA CONFERENCE*, 2006, Nova Deli. **Anais**, Piscataway: IEEE, 2006. p. 8.

TONELLI-NETO, M. S., DECANINI, J. G. M. S., MINUSSI, C. R. "Diagnóstico de Falhas de Alta Impedância em Sistemas de Distribuição de Energia Elétrica via Transformada Wavelet e Lógica Fuzzy", *In: SIMPÓSIO BRASILEIRO DE SISTEMAS ELÉTRICOS*, 2012, Goiânia. **Anais**, Sociedade Brasileira de Automática: Campinas, 2012.

TORABI, S. M. "Fault location and classification in distribution systems using clark transformation and neural network", *In: CONFERENCE ON ELECTRICAL POWER DISTRIBUTION NETWORKS*, 2011, Bandar Abbas. **Anais**. Piscataway: IEEE, 2011. p. 1-8.

VICO, J., et al. "High Impedance Fault Detection on Rural Electric Distribution Systems", *In: IEEE RURAL ELECTRIC POWER CONFERENCE*, 2010, Orlando. **Anais**, Piscataway: IEEE, 2010. p. B3-B3-8.

VISHWAKARMA, D.N.; MORAVEJ, Z. "ANN based directional overcurrent relay", *In: TRANSMISSION AND DISTRIBUTION CONFERENCE AND EXPOSITION*, 2001, Atlanta. **Anais**, Piscataway: IEEE, 2001. v.1, p. 59-64.

XU, Y.; ZHANG, Q-J.; LU, Y-P. "New distributed protection algorithm based on ANN and adaptive fault area search", *In: INTERNATIONAL CONFERENCE ON MACHINE LEARNING AND CYBERNETICS*, 2008, Kunming. **Anais**. Piscataway: IEEE, 2008, v.7, p. 3878-3884

XU, L., CHOW, M-Y. "A classification approach for power distribution systems fault cause identification". *In: IEEE Transactions on Power Systems*, Piscataway: IEEE, v. 21, p. 53-60, fev. 2006.

YANG, M-T. *et al.* “A novel intelligent protection scheme for high impedance fault detection in distribution feeder”, *In: IEEE REGION CONFERENCE*, 10, 2004, Chiang Mai. **Anais**, Piscataway: IEEE, 2004. v. 3, p. 401-404.

YANG, M-T. *et al.* “Evaluation of algorithms for high impedance faults identification based on staged fault tests”, *In: POWER ENGINEERING SOCIETY GENERAL MEETING*, 2006, Montreal. **Anais**, Piscataway: IEEE, 2006. p. 8

WELFONDER, T. *et al.* “Location strategies and evaluation of detection algorithms for earth faults in compensated MV distribution systems”. *In: IEEE Transactions on Power Delivery*, Piscataway: IEEE 4. ed., v. 15, p. 1121-1128, out. 2000.

WIDROW, B.; RUMELHART, D.E.; LEHR, M.A. “Neural Networks: Applications in Industry, Business and Science”, *In: Communications of ACM*, Nova Iorque, v. 37, n. 3, mar. 1994.

WILLEMS, J.L. "Generalized Clarke Components for Polyphase Networks," *In: IEEE Transactions on Education*, Piscataway: IEEE, v. 12, n. 1, p. 69;71, mar. 1969.

WONG, K. P. “Artificial intelligence and neural network applications in power systems”, *In: INTERNATIONAL CONFERENCE ON ADVANCES IN POWER SYSTEM CONTROL, OPERATION AND MANAGEMENT*, 2, 1993, Xunquim. **Anais**, Piscataway: IEEE, 1993. v.1, p.37-46.

ZARE, J.; AMINIFAR, F.; SANAYE-PASAND, M. “Communication-Constrained Regionalization of Power Systems for Synchrophasor-Based Wide-Area Backup Protection Scheme”, *In: IEEE Transactions on Smart Grid*, Piscataway: IEEE, v. 6, n. 3, p. 1530;1538, maio 2015.

ZAYANDEHROODI, H. *et al.* “Determining exact fault location in a distribution network in presence of DGs using RBF neural networks” *In: IEEE INTERNATIONAL CONFERENCE ON INFORMATION REUSE & INTEGRATION*, 2011, Las Vegas. **Anais**, Piscataway: IEEE, 2011. p. 434-438.

ZHANG, J., DING, M. “Application of Adaptive Theory in Distribution Network Protective Relaying” *In: CHINA INTERNATIONAL CONFERENCE ON ELECTRICITY DISTRIBUTION*, 2008, Guanzou. **Anais**, Piscataway: IEEE, 2008. p. 1-4.

ZIOLKOWSKI, V.; DA SILVA, I. N.; FLAUZINO, R. A. “Automatic Identification of Faults in Power Systems Using Neural Network Technique”, *In: IEEE INTERNATIONAL CONFERENCE ON CONTROL APPLICATIONS*, 2007, Singapura. **Anais**, Piscataway: IEEE, 2007. p. 813-818.

APÊNDICE A - Redes Neurais Artificiais

A motivação do estudo e aplicação de Redes Neurais Artificiais (RNA) passa pelo reconhecimento de que o cérebro humano processa informações de uma forma distinta do computador digital convencional. Com a capacidade de organizar a estrutura neuronal, é capaz de realizar certos processamentos, como reconhecer padrões mais rapidamente que o computador digital.

O cérebro é uma máquina que tem uma grande habilidade de desenvolver as próprias regras. Uma rede neural artificial, por conseguinte, deve ter a capacidade de modelar a maneira como o cérebro realiza uma tarefa. O principal atrativo para o uso de RNA na solução de problemas é a capacidade de aprender através de exemplos e de generalizar o conhecimento aprendido.

Conceitualmente, uma rede neural é um processador paralelamente distribuído, constituído de unidades de processamento simples, que têm a propensão natural para armazenar conhecimento experimental e torná-lo disponível para uso (HAYKIN, 2009).

As principais características das redes neurais são (HAYKIN, 2009): a) possibilidade de considerar o comportamento não linear dos fenômenos físicos; b) necessidade de pouco conhecimento estatístico sobre o ambiente no qual a rede está inserida; c) capacidade de aprendizagem, obtida através de exemplos entrada/saída que sejam representativos do ambiente; d) habilidade de aproximar qualquer mapeamento entrada/saída de natureza contínua; e) adaptabilidade; f) generalização; g) tolerância à falhas; h) informação contextual; i) forças de conexão entre neurônios, conhecidas como pesos sinápticos, utilizadas para armazenar o conhecimento adquirido. Assim, cada vez mais, as redes neurais vêm sendo empregadas nos mais diversos campos do conhecimento.

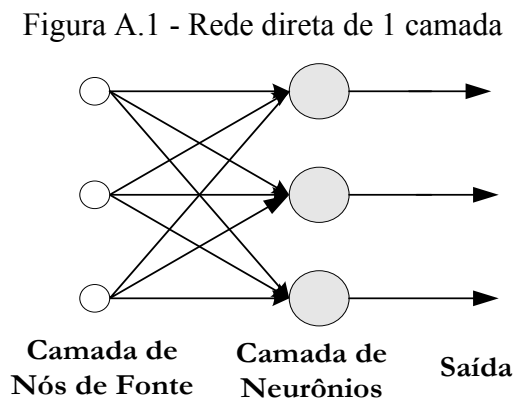
1 Arquiteturas De Rede

Definir a arquitetura de uma RNA é muito importante, na medida em que o arranjo restringe o tipo de problema a ser tratado pela rede. Ademais, a arquitetura da rede está intimamente ligada com o algoritmo de aprendizagem usado para o treinamento. Na escolha da estrutura a ser utilizada são analisados: número de camadas, número de

nós, tipo de conexões entre os nós e a topologia da rede. Em geral, podem-se identificar três tipos básicos de arquiteturas, descritas a seguir.

1.1 Redes Diretas de 1 Camada (*feed-forward*)

São redes neurais constituídas de apenas um agrupamento de neurônios, que recebem informação simultaneamente. Este agrupamento recebe o nome de camada. Esse tipo de rede também é acíclica, ou seja, não possui laços de realimentação (Figura A.1). Como pode ser observado, há uma camada de nós de fonte que recebem sinais de excitação do meio externo e estes se conectam com a camada de neurônios que ligam-se aos nós de saída da rede (HAYKIN, 2001).



Fonte: Elaborado pelo autor, 2018.

Esse tipo de rede é utilizado em telecomunicações, onde modems de alta velocidade de transmissão utilizam equalizadores de linha adaptativos e canceladores de eco adaptativos. Cada um desses sistemas adaptativos utiliza uma rede neural (WIDROW *et al.*, 1994).

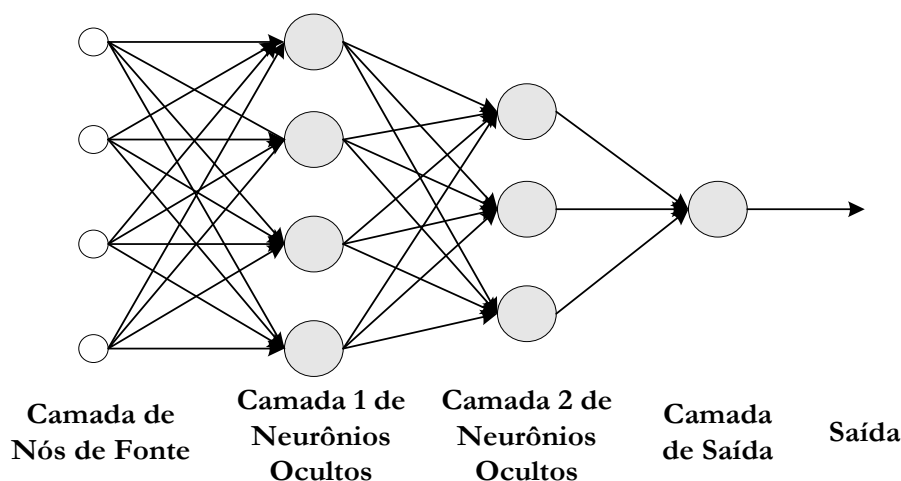
1.2 Redes Diretas de Camadas Múltiplas (*feed-forward*)

São redes que, assim como das redes de uma camada, possuem fluxo de informação unidirecional. Porém, neste caso, há a presença de camadas ocultas, cujos nós computacionais são chamados de neurônios ocultos. Devido ao conjunto extra de conexões sinápticas e à riqueza de interações neurais, as camadas ocultas são capazes de extrair características complexas do ambiente em que atuam (HAYKIN, 2001).

Nas redes de múltiplas camadas, como a mostrada na Figura A.2, cada camada tem uma função específica. A camada de saída final recebe os estímulos da camada intermediária e constrói a resposta global para o padrão de ativação fornecido pelos nós de fonte da camada de entrada. As camadas intermediárias funcionam como extratoras de características codificando, através dos pesos, as características apresentadas nos padrões de entrada, fazendo com que a rede crie uma representação própria do problema, com mais riqueza e complexidade (REZENDE *et al.*, 2003).

Uma rede neural artificial necessita de, no máximo, duas camadas intermediárias, com um número suficiente de unidades por camada, para se produzir quaisquer mapeamentos. Redes neurais com apenas uma camada intermediária são capazes de aproximar qualquer função contínua, conforme demonstrado por Cybenko (1989).

Figura A. 2- Rede direta de múltiplas camadas



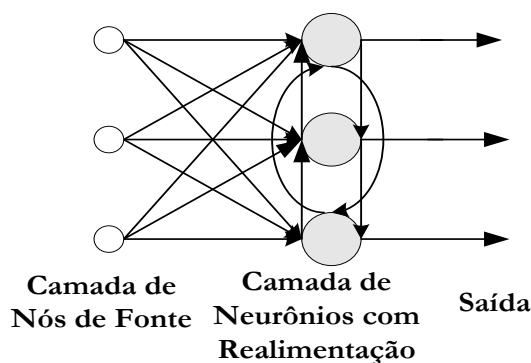
Fonte: Elaborado pelo autor, 2018.

Aplicações de redes de múltiplas camadas podem ser citadas na área de reconhecimento de caracteres, na qual há diversas redes neurais que reconhecem caracteres da língua japonesa, que contam com redes com 10 milhões de sinapses e possuem desempenho bem superior ao dos sistemas convencionais. Outra aplicação está no controle de qualidade, pois já existem aplicações na área de detecção de nível de contaminação, classificação de erros em alto-falantes e até avaliação do grau de pureza do suco de laranja.

1.3 Redes Recorrentes (*feed-backward*)

Redes recorrentes possuem pelo menos um laço de realimentação, como está ilustrado na Figura A.3. A presença de laços de realimentação tem um impacto profundo na capacidade de aprendizagem da rede e no desempenho, devido ao comportamento dinâmico. Além disso, os laços de realimentação envolvem o uso de ramos particulares compostos de elementos de atraso unitário, o que resulta em um comportamento dinâmico não-linear, admitindo-se que a rede neural tenha unidades não-lineares.

Figura A. 3 - Rede recorrente



Fonte: Elaborado pelo autor, 2018.

2 Aprendizagem

O objetivo da aprendizagem é determinar a intensidade das conexões entre os neurônios em uma rede neural. Pode ser caracterizada como o conjunto de procedimentos bem definidos para adaptar os parâmetros de uma RNA, de modo a fazer com que ela aprenda determinada função e isso recebe o nome de algoritmo de aprendizagem.

O que distingue os diversos algoritmos de aprendizagem existentes é o modo pelo qual o ajuste de pesos é feito. Aplicar um algoritmo de aprendizagem a uma determinada rede neural consiste em apresentar à rede padrões de informação no âmbito de um processo iterativo, onde os pesos sinápticos são ajustados, adquirindo, dessa maneira, o conhecimento do ambiente no qual irá operar. Basicamente há dois tipos de paradigmas de aprendizagem: Aprendizagem com Professor e Aprendizagem sem Professor.

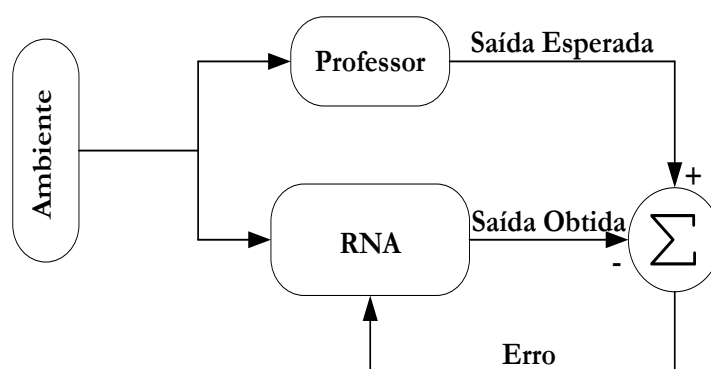
2.1 Aprendizagem com Professor

Também denominada Aprendizagem Supervisionada, é o método de aprendizagem no qual a rede possui um *professor* com conhecimento a respeito de determinado ambiente. Quando a rede recebe uma informação deste ambiente, o professor fornece também a resposta esperada para determinado estímulo.

Como pode ser observado na Figura A.4, a rede utiliza como orientação para o ajuste dos pesos sinápticos um sinal de erro gerado pela discrepância entre a saída esperada (fornecida pelo professor) e a saída obtida (calculada). A cada par entrada-saída esperada apresentado à rede, um sinal de erro é gerado e os pesos sinápticos são ajustados, de forma a minimizar o erro de saída da rede.

Um dos parâmetros normalmente utilizados para aferição do desempenho de uma RNA é a soma dos erros quadráticos das saídas da rede para todo universo de amostras (WIDROW *et al.*, 1994). O erro quadrático é também utilizado como função objetivo a ser minimizada pelo algoritmo de treinamento. O algoritmo mais utilizado para treinamento com professor é o algoritmo de retropropagação (RUMELHART e MCCLELLAND, 1986), também chamado *Backpropagation*. Podem ser citados como exemplos típicos de aprendizagem com professor problemas de aproximação de funções, modelagem de sistemas e classificação de dados.

Figura A. 4 - Aprendizagem supervisionada



Fonte: Elaborado pelo autor, 2018.

2.2 Aprendizagem sem professor

Nesse paradigma de aprendizagem não há um par entrada-saída esperada sendo entregue à rede, que recebe os estímulos do ambiente sem os valores de resposta esperados. Ou seja, não há professor para supervisionar a aprendizagem.

A seguir são discriminados dois tipos de aprendizagem sem professor: Aprendizagem por Reforço e Aprendizagem Não-Supervisionada.

2.2.1 Aprendizagem por Reforço

Esse paradigma é baseado na ideia de que, se estados satisfatórios ocorrem devido à determinada ação, então a tendência do sistema de produzir esta ação particular é reforçada. Caso contrário, a tendência é enfraquecida. Em se tratando de sistemas biológicos, quanto maior a satisfação obtida em decorrência de determinada experiência, maiores serão as chances de ocorrer o aprendizado (HAYKIN, 2009).

Apesar de não haver professor indicando as respostas esperadas para os estímulos do ambiente, este paradigma fornece base para que haja interação da rede com o ambiente, desenvolvendo a habilidade para realização das tarefas baseadas apenas nos resultados da própria experiência. Dessa forma, caracteriza-se assim um problema de aprendizagem baseado em comportamento.

Esse paradigma é adequado quando se consideram problemas para situações dinâmicas, em que é muito complexo reunir um conjunto satisfatório de pares entrada-saída para treinamento. Dessa maneira, a rede aprende a tomar boas decisões a partir da observação do próprio comportamento e melhora as ações através de um mecanismo de reforço. Esse tipo de aprendizagem é inspirado na aprendizagem infantil humana. Uma criança costuma realizar ações aleatórias e, de acordo com as respostas dos pais (elogio ou reclamação), aprende quais daquelas ações são boas e quais são ruins.

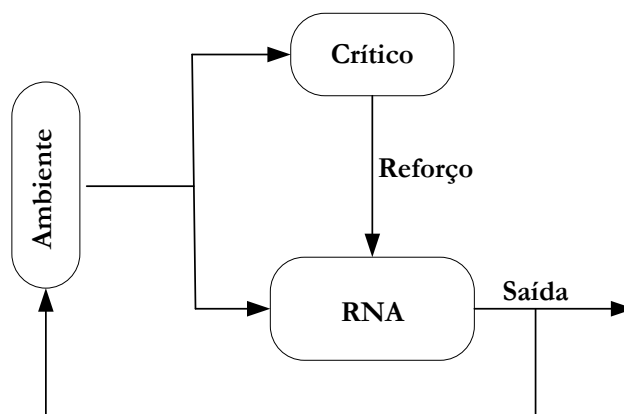
No diagrama da Figura A.5, pode ser observado que o sinal de reforço que a rede recebe é gerado por um crítico, que recebe um estímulo do ambiente através de um processo de decisão que pode ser por exemplo o processo Markoviano (HAYKIN, 2009). Se a ação acarretar uma degradação no desempenho da rede, o reforço será negativo, diminuindo a probabilidade de ocorrência em situações futuras. Se, por outro lado, a ação

resultar em uma melhoria de desempenho da rede, ocorrerá um reforço positivo, com maior probabilidade de ocorrência dessa ação no futuro.

O objetivo da aprendizagem é a maximização do reforço e consequente melhoria do desempenho (WIDROW *et al.*, 1994). Em termos de programação neurodinâmica, pode-se dizer que as boas decisões da rede são tomadas com base no próprio comportamento e o reforço auxilia na melhoria das ações. A aprendizagem por reforço é utilizada quando não se consegue obter exemplos de comportamento correto de um determinado problema ou quando a rede neural atuará em um ambiente desconhecido.

Essas características da aprendizagem por reforço a tornam uma opção naturalmente interessante para resolver o problema de adaptação ao usuário, que tem como fator crítico a necessidade de constante aprendizado. Além disso, a não utilização de conhecimento do domínio de aplicação torna o método genérico para ser aplicado em diferentes tipos de jogos eletrônicos (MEYER *et al.*, 1997).

Figura A. 5 - Aprendizagem por reforço



Fonte: Elaborado pelo próprio autor, 2018.

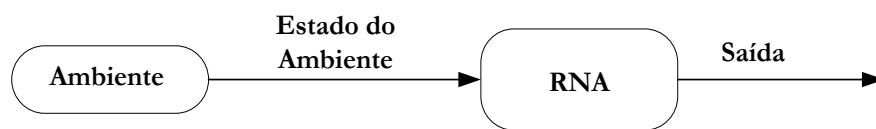
2.2.2 Aprendizagem Não-Supervisionada

O objetivo de um algoritmo para aprendizagem auto organizada é descobrir padrões significativos ou características nos dados de entrada sem o auxílio de um professor. Quando as únicas informações disponíveis são os valores de entrada da rede, a tarefa de aprendizagem é descobrir correlações entre os exemplos de treinamento. Inicialmente, o número de categorias ou classes não está definido. Isso significa que a rede tem que achar atributos estatísticos relevantes, ou seja, tem que desenvolver uma representação própria dos estímulos de entrada. Há necessidade de haver redundância de

dados de entrada, sem o qual seria impossível encontrar padrões. Alguns métodos de implementação de aprendizado não-supervisionado são o Hebbiano e por Competição (HAYKIN, 2009). Na Figura A.6 é ilustrado este tipo de aprendizagem.

Como exemplo de aplicação de aprendizagem não-supervisionada pode-se citar o problema de identificação de usuários de cartão de crédito com base nos perfis de compra. É um problema de categorização de dados, onde a rede deve retornar o número de classes de usuários e quais pertencem a cada classe (WIDROW *et al.*, 1994).

Figura A. 6 - Aprendizagem não-supervisionada.



Fonte: Elaborado pelo autor, 2018.

3 Tarefas de Aprendizagem

Quando se trabalha com RNA é importante ressaltar que o tipo de algoritmo de aprendizagem a ser utilizado está intimamente relacionado com a tarefa a ser executada pela rede. A seguir, são descritas algumas tarefas básicas de aprendizagem.

3.1 Associação de Padrões

Pode-se classificar a associação em auto-associação e heteroassociação. No primeiro caso, apresenta-se um conjunto de padrões para que ocorra a fase de armazenamento desse conjunto. Após essa fase, são apresentados à rede os mesmos padrões, porém com características distorcidas. Nesta fase, a rede deve recordar-se dos padrões apresentados e, através de associação, apresentar resposta correta ao estímulo. Observa-se, nesse caso, o uso de aprendizagem não-supervisionada. Já para a heteroassociação, como existe um conjunto de pares entrada-saída esperados, utiliza-se aprendizagem supervisionada.

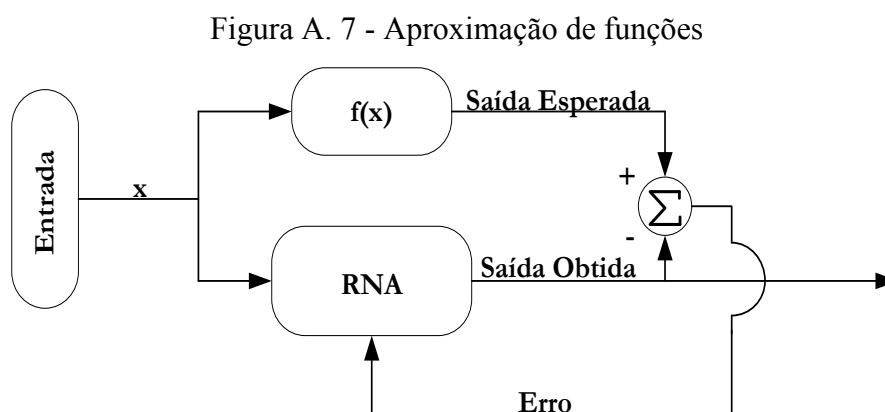
3.2 Reconhecimento de Padrões

O processo de reconhecimento de padrões passa por uma fase de treinamento, na qual se apresenta à rede um conjunto de padrões (repetidamente), juntamente com a classe à qual cada padrão pertence. Com a fase de treinamento completa, são apresentados à rede padrões nunca vistos pela rede, mas que pertencem às mesmas classes dos elementos utilizados na fase de treinamento. A rede adquire a capacidade de identificar a qual classe pertence cada nova entrada apresentada à rede, a partir da extração de características promovida na fase de treinamento. Para o caso de redes de múltiplas camadas, realiza-se aprendizagem supervisionada e as camadas ocultas são responsáveis pela extração de características do ambiente.

3.3 Aproximação de Funções

Nesta tarefa, o objetivo é treinar uma rede neural que seja capaz, a partir de um conjunto de pares entradas-saídas, de mapear uma determinada relação funcional que contemple o universo de amostras sob análise.

Na Figura A.7 a entrada x é apresentada à RNA e à função desconhecida $f(x)$. As saídas esperadas e obtidas geram um sinal de erro, que é usado para orientar a calibração dos pesos da rede. O processo é dado por encerrado quando o sinal de erro é reduzido a valores inferiores a uma determinada tolerância. Nesse caso, é clara aplicação de aprendizagem supervisionada.

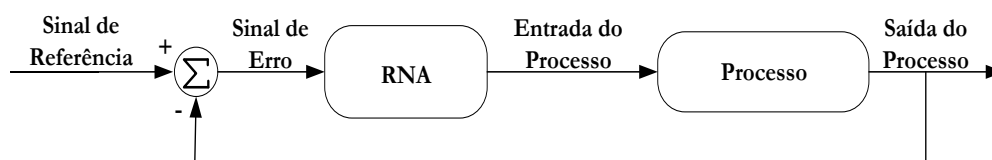


Fonte: Elaborado pelo autor, 2018.

4 Controle de Processos

Redes Neurais Artificiais também podem ser utilizadas em controle de processos em um determinado sistema. No diagrama da Figura A.8, observa-se que a saída do processo é alimentada de volta para a entrada, para ser subtraída de um sinal de referência provido por uma fonte externa. Então, um sinal de erro é composto e aplicado à RNA para que seja feito o ajuste dos parâmetros livres. O ajuste tem o objetivo de fazer com que a saída do processo siga o sinal de referência, através do fornecimento de entradas apropriadas ao processo. Aqui, encontra-se outra tarefa que requer aprendizagem supervisionada.

Figura A. 8 - Controle de processos



Fonte: Elaborado próprio autor, 2018.

5 Generalização do conhecimento

É desejável que uma rede neural, após sofrer treinamento, seja capaz de produzir respostas corretas a estímulos externos, mesmo que estes não sejam exatamente iguais aos estímulos utilizados no treinamento. Esta capacidade de generalização está relacionada aos seguintes fatores: o tamanho e a representatividade do conjunto de treinamento em relação ao ambiente no qual a rede irá operar, a arquitetura da rede e o grau de complexidade do ambiente.

No que tange à complexidade do problema, é uma variável que não há como controlar. A partir dessa premissa, para que possa ocorrer uma boa generalização, pode-se manter fixa a arquitetura da rede e investigar o tamanho do conjunto de amostras ideal ou estabelecer um conjunto de treinamento fixo e investigar a melhor arquitetura de rede para esse conjunto (CYBENKO, 1989).

Outra questão relevante é a escolha do universo de amostras que serão apresentadas à rede neural. A parcela de amostras utilizadas para treinamento deve possuir uma quantidade de dados que representem as características do problema a ser solucionado. Se essa premissa não for seguida, a rede também perde a capacidade de

generalização, especializando-se nos dados de treinamento, sendo incapaz de reconhecer estímulos externos, se for apresentado a ela um número excessivo de estímulos nesta fase.

Geralmente, o número de neurônios na camada oculta é definido empiricamente. Uma proposta é a utilização da Equação (47) mostrada abaixo (CYBENKO, 1989):

$$N = \frac{W}{\epsilon} \quad (47)$$

Onde:

N	Número de amostras do conjunto de treinamento;
W	Número de parâmetros livres da rede, incluindo bias;
ϵ	Erro percentual desejado, em valores decimais.

Essa equação sugere que N seja $1/\epsilon$ vezes maior que o número de parâmetros livres da rede neural. Para um erro desejado de 10%, o número de amostras de treinamento deve ser 10 vezes maior que W .

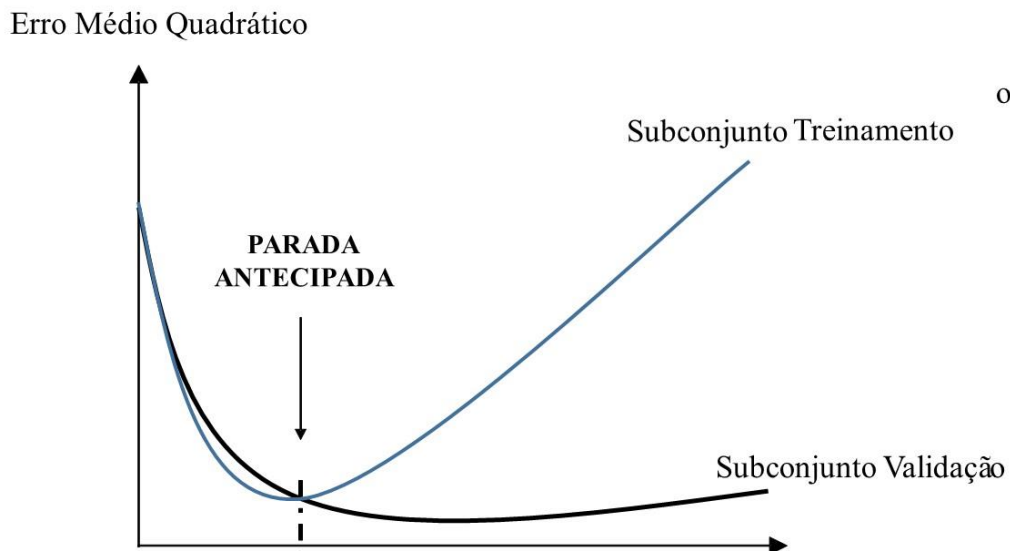
O cuidado na determinação da quantidade de neurônios nas camadas intermediárias se deve ao fato de que, se houver um número excessivo de neurônios, a rede pode se tornar tão flexível que passa a ser especialista no conjunto de treinamento, caracterizando assim uma situação denominada *overfitting*. Por outro lado, um número reduzido de neurônios levará a rede a lidar com um excesso de restrições na tentativa de modelar o problema, levando muito tempo para encontrar a solução. A proposta de CYBENKO (1989) reduz a incidência de *overfitting* quando o número de padrões for próximo ao número de conexões sinápticas.

Uma ferramenta estatística denominada validação cruzada (HAYKIN, 2009) é um poderoso artifício para se evitar *overfitting*. Primeiramente, o universo dos dados de treinamento é subdividido em um subconjunto de treinamento e um subconjunto de teste, de forma aleatória. Da mesma maneira, é realizada a divisão do subconjunto de treinamento em dois outros subconjuntos: estimação e validação.

O treinamento, feito com o subconjunto de estimação, é interrompido periodicamente e o erro da rede em relação ao subconjunto de validação é calculado. Quando o erro do subconjunto de validação começa a crescer, mesmo com o erro de

treinamento descendo, decide-se por interromper o treinamento. Para garantir que não houve ajuste excessivo da rede para o conjunto de validação, testa-se a mesma com o subconjunto de testes. Após essa etapa, a rede pode ser considerada treinada. No gráfico da Figura A.9 é ilustrado o treinamento por validação cruzada.

Figura A. 9 - Validação cruzada.



Fonte: Elaborado pelo autor, 2018.

6 Algoritmo de Treinamento *Trainrp*

RNA com múltiplas camadas geralmente usam funções de ativação sigmoidais nas camadas ocultas. Essas funções fazem com que a faixa de variação infinita de uma entrada seja transformada em uma faixa de variação finita em uma saída. Funções sigmoidais são caracterizadas por aproximação de zero quando a entrada se torna grande, levando a gradientes muito pequenos nesse ponto, levando a suaves atualizações nos pesos sinápticos, mesmo em pontos distantes dos valores ótimos (RIEDMILLER, 1993). Para superar o problema do gradiente, utiliza-se apenas o sinal da derivada do erro quadrático para determinar a direção de atualização dos pesos sinápticos. O valor de atualização dos pesos e bias é acrescido de um valor $\eta+$ toda vez que a derivada da função de performance relativa a determinado peso mantém o sinal por duas iterações consecutivas, acelerando a convergência. O valor de atualização decresce de um fator $\eta-$ toda vez que a derivada da função de performance relativa a determinado peso muda de sinal em relação à iteração anterior, corrigindo a direção de ajuste. Se a derivada for zero,

o valor de atualização se mantém o mesmo. A Equação (A.1) define o cálculo dos incrementos dos pesos. Esse algoritmo possui um desempenho satisfatório em termos computacionais, pois somente o vetor gradiente é armazenado durante o processo e é um algoritmo que utiliza modo por lote simples com rápida convergência e pouca exigência de memória. Considera-se o melhor algoritmo para problemas de reconhecimento de padrões (BRAGA *et al*, 2000).

$$\Delta_{ji}(t) = \begin{cases} \eta^+ \Delta_{ji}(t-1), & \text{se } \frac{\partial E(t-1)}{\partial w_{ji}} \cdot \frac{\partial E(t)}{\partial w_{ji}} > 0 & (0 < \eta^- < 1) \\ \eta^- \Delta_{ji}(t-1), & \text{se } \frac{\partial E(t-1)}{\partial w_{ji}} \cdot \frac{\partial E(t)}{\partial w_{ji}} < 0 & (\eta^+ > 1) \\ \Delta_{ji}(t-1), & \text{se } \frac{\partial E(t-1)}{\partial w_{ji}} \cdot \frac{\partial E(t)}{\partial w_{ji}} = 0 \end{cases} \quad (\text{A.1})$$

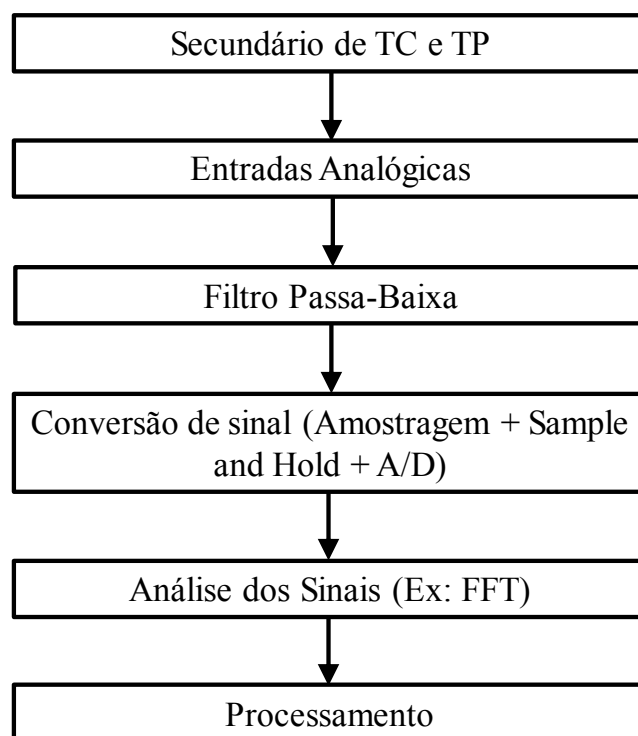
APÊNDICE B - Processamento de Sinais

Neste apêndice são abordados os conceitos relativos ao processamento de sinais, com foco no processamento de sinais para relés de proteção. Na atualidade, devido ao grande avanço dos computadores e a microeletrônica, os relés microprocessados vêm abrindo caminho para a integração de várias funcionalidades em apenas um dispositivo. Em um dispositivo como o relé eletromecânico (analógico), todas as detecções eram feitas por comparações de tensão ou corrente, baseando-se em sistemas mecânicos e com condições físicas determinadas. Nos relés digitais estas comparações são feitas por computação numérica, assim realizando em tempo real as funções para detecção de falha através de cálculos matemáticos modelados para determinação das grandezas medidas.

No entanto, um dispositivo com as funções citadas acima necessita de *hardware* com módulos de isolamento, condicionamento de sinal, filtros, processamento, portas I/O, conversão A/D. Além do *hardware*, a presença de um *software* é necessária para a interpretação dos sinais e integração tanto com o próprio *hardware* quanto com o usuário. É a partir dos algoritmos embarcados que são descritas e modeladas as funcionalidades do dispositivo, gerando uma vasta gama de funções e possibilidades que podem ser incorporadas.

No fluxograma da Figura B.1 são mostradas as principais etapas do processamento de sinais que alimentam um relé de proteção. Os sinais de entrada, de natureza analógica, geralmente são provenientes de secundários de transformadores (TC) de corrente e de tensão (TP), que são dispositivos que reduzem a amplitude dos sinais, medidos a partir dos enrolamentos primários, para valores na ordem de grandeza de 5A (no caso de TC) e 115V ou $115V/\sqrt{3}$ (no caso de TP). Esses sinais constituem as entradas analógicas, que passam então por um filtro passa-baixa, por um estágio de conversão de sinais, seguido da análise e processamento dos sinais.

Figura B. 1- Arquitetura de um Relé Digital.



Fonte: Elaborado pelo autor, 2018.

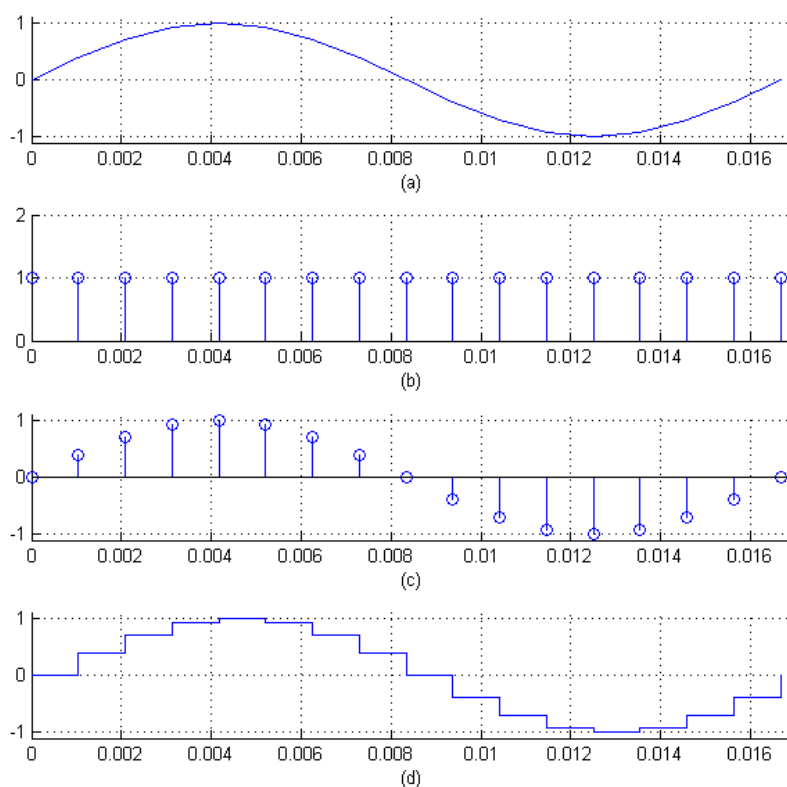
No filtro passa-baixa os sinais analógicos são tratados a fim de permitir de apenas sinais a partir de determinadas frequências passem para os outros estágios (nesse caso, sinais de baixas frequências) (SCHWEITZER *et al.*, 1993). Podem-se citar *Butterworth* e *Chebyshev* como exemplos de filtros frequentemente usados no tratamento de sinais para relés de proteção. Esses filtros também são chamados de *anti-aliasing*, pois garantem que seja atendido do Teorema de *Nyquist* (OPPENHEIM *et al.*, 2014). Como o sinal analisado pelo sistema proposto nesta tese é sempre da frequência fundamental, é importante que a frequência de corte do filtro passa-baixa garanta que os valores em 60Hz sejam corretamente lidas e processados pelo relé.

A taxa de amostragem é uma grandeza cuja frequência de conversão depende exclusivamente da aplicação e componentes usados na construção. Significa que a taxa de amostragem é obtida através da digitalização do sinal analógico para o digital.

Porém para determinar a frequência de amostragem alguns critérios devem ser levados em conta e baixas frequências de amostragem geram o fenômeno *aliasing*. Por exemplo, um conversor de 50 kHz consegue realizar no máximo 50000 medidas por segundo. Relés de proteção geralmente leem sinais a 16 ou 32 amostras por ciclo.

Os sinais que saem do bloco Filtro Passa-Baixa são de natureza analógica (devido ao fato da entrada também ser de natureza analógica), e entram no bloco de condicionamento. Já no início desse processo os sinais são submetidos ao circuito de amostragem e retenção, ou comumente conhecidos como, *sample and hold*, onde o funcionamento é representado na Figura B.2. No gráfico (a) tem-se a ilustração do sinal analógico a ser convertido. Em (b) é ilustrado o sinal gerado por pulsos que são oriundos da saída do subsistema de entradas analógicas, e conectados ao subsistema de aquisição de dados, esse processo é realizado por um pequeno intervalo de tempo. Esse processo resultante gera um sinal modulado que é ilustrado no gráfico (c). Na ilustração do gráfico (d), o sinal oriundo de pulsos como visto anteriormente no gráfico (c), apresenta uma característica de continuidade. Tal efeito é observado se o sinal for aplicado a um capacitor, com isso o valor é mantido até o próximo acionamento do *gate* e resultando a onda ilustrada.

Figura B. 2 - Descrição do funcionamento do *sample and hold*.



Fonte: Elaborado pelo autor, 2018.

As análises dos sinais (bloco Análises dos Sinais) podem ser feitas com diversas ferramentas. No caso desta tese, as análises são feitas com *Fast Fourier Transform* (FFT) (COOLEY *et al.*, 1965) em uma abordagem de janela deslizante (DINIZ *et al.*, 2014). O algoritmo FFT foi desenvolvido por Cooley em 1965 e é uma forma mais rápida de cálculo da Transformada Discreta de Fourier. Essa ferramenta é uma das mais importantes em termos de procedimentos para processamento de sinais digitais. Determina o conteúdo harmônico de um sinal. Enquanto a Transformada de Fourier é aplicada a sinais contínuos, a Transformada Discreta de Fourier opera em um número finito de amostras de um sinal, exatamente o tipo de sinal que surge quando se amostra um sinal analógico.

O objetivo é obter as componentes fundamentais das correntes do sistema, a fim de que sejam processadas no bloco “Processamento”. Esse bloco é responsável por diversas tarefas, tais como o gerenciamento dos conversores A/D e da memória de massa, abrigando algoritmos matemáticos, para cálculos pertinentes ao sistema de execução da lógica de proteção e fasores, sendo que os fabricantes são responsáveis pela modelagem dos algoritmos que calculam e interpreta esses fasores.

APÊNDICE C – Real-Time Digital Simulator (RTDS)

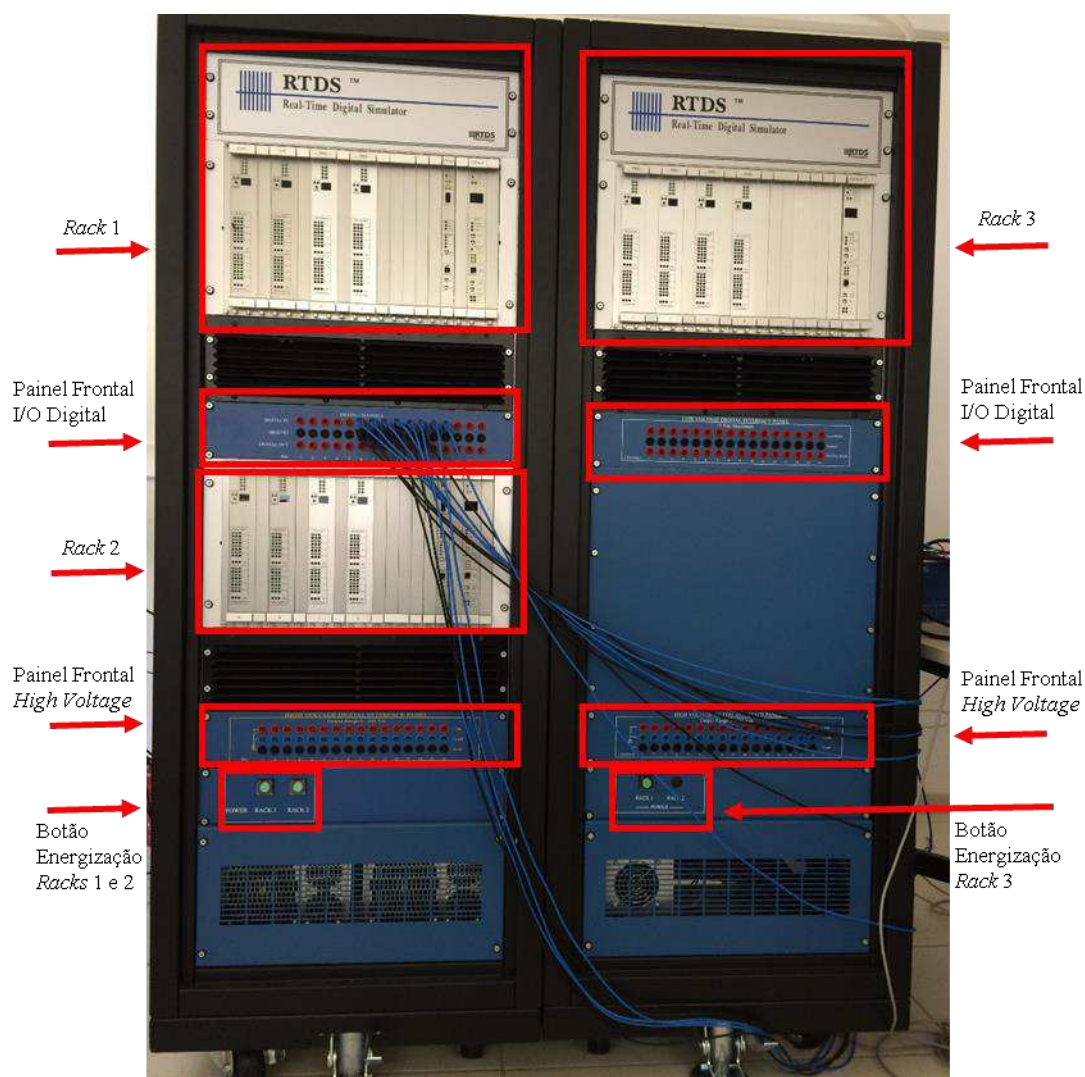
O RTDS ou Simulador Digital em Tempo Real é um equipamento com grande capacidade de processamento de informações, capaz de simular, em tempo real e em malha fechada, fenômenos eletromagnéticos (RTDS, 2015). Em softwares como *Electromagnetic Transient Program* (EMTP) e *Alternative Transient Program* (ATP), é possível simular fenômenos transitórios eletromagnéticos (ATP, 1987). Entretanto, essas ferramentas não permitem simulação em tempo real.

O RTDS é utilizado por diversas empresas e institutos de pesquisa em todo o mundo para estudo de sistemas elétricos de potência tais como Quanta-Technology (2015), Sel (2015) Ge (2015) e Caps (2015). Um exemplo da importância e dos investimentos realizados nesta área é o Centro de Estudos Avançados em Sistemas Elétricos de Potência de Universidade do Estado da Flórida, que conta com um RTDS composto por 14 *racks* (CAPS, 2015).

Na Figura C.1 observa-se a parte frontal do equipamento existente no Laboratório de Simulação Multiplataformas (LabSim) da UFJF. Os *racks* 1 e 2, são idênticos, compostos por duas placas de processamento do tipo GPC e duas placas de processamento do tipo PB5. É nessas placas que os componentes do sistema sob teste são carregados para simulação.

O *rack* 3 é composto por quatro placas de processamento do tipo PB5 e uma placa GTWIF. Na mesma figura observam-se ainda alguns painéis de entrada/saída de sinais, sendo dois painéis de entrada/saída digitais (I/O digitais) e dois painéis de entrada/saída *high voltage*. Ademais, são observados os botões de acionamento de cada um dos *racks*. Quando se energiza o RTDS, é necessário destravar um relé de segurança, situado na parte traseira inferior de cada um dos “armários” (na Figura C.1 é possível notar que os *Racks* 1 e 2 estão em um armário e o *Rack* 3 em outro).

Figura C. 1 -Parte Frontal do RTDS do LabSim da UFJF



Fonte: Elaborado pelo autor, 2018.

1 Cartões de Memória GPC e PB5

No RTDS, os cartões que processam as informações do sistema de potência podem ser de 2 tipos: *Giga Processor Card* (GPC) ou PB5. O cartão do tipo GPC tem capacidade de memória para processamento de até 54 nós. A parte da frente do cartão GPC possui saídas analógicas a partir das quais é possível monitorar variáveis dos equipamentos/componentes que estão sendo simulados por esse cartão. Ao todo são 24 saídas analógicas, que podem ser monitoradas por exemplo, utilizando-se um osciloscópio. O cartão PB5, de tecnologia mais recente que o cartão GPC, tem capacidade de processamento de sistemas de potência com 90 nós monofásicos ou 30 nós trifásicos.

2 Cartões de Comunicação

Na parte traseira do RTDS encontram-se os cartões de entrada/saída (I/O), que são: *Giga-Transceiver Analogue Output Card* (GTAO), *Giga-Transceiver Analogue Input Card* (GTAI), *Giga-Transceiver Digital Input Card* (GTDI), *Giga-Transceiver Digital Output Card* (GTDO). O cartão GTDO possui 64 canais de saídas digitais (mais especificamente 8 bancos de 8 canais), externando sinais na faixa de 7V-24V. Já o cartão GTDI possui 64 canais de saídas digitais, lidas a cada 300ns. O nível de tensão é de 5V, com corrente máxima de 10mA. O cartão GTAO, possui 12 canais de saídas analógicas com valores de tensão na faixa de $\pm 10V$, com corrente máxima por canal de 5mA, eletricamente isoladas do RTDS, amostradas a cada 1 μ s e o cartão GTAI possui 2 multicanais analógicos, 16 bits para conversores digitais. São 2 conversores A/D com 6 entradas cada. Para utilização é necessário conectar externamente entre o terminal “-” e o terra um resistor de 1k Ω , a fim de que se tenha referência de terra para toda a placa. Neste cartão, é realizada uma 1 amostragem a cada 6 μ s.

Adicionalmente, há os cartões *Giga-Transceiver Front Panel Interface Card* (GTFPI), *Giga-Transceiver Synchronization Card* (GTSYNC), *Giga-Transceiver Network Communication* (GTnet) e *Giga Transceiver Workstation InterFace* (GTWIF). O cartão GTFPI é a placa que conecta os processadores PB5 e GPC aos painéis frontais mostrados na Figura C.1. É a interface entre a *Local Area Network* (LAN) e o RTDS, ou seja, entre o computador onde está o *software* RSCAD. Essa comunicação é feita via protocolo TCP/IP. O cartão GTSYNC é utilizado para sincronizar o intervalo de tempo da simulação RTDS com uma referência de tempo externa (por exemplo, GPS) e para sincronizar os dispositivos em teste. Toda vez que se faz alguma solicitação ao RTDS via RSCAD, é por este cartão que a informação passa primeiro. Quando uma simulação que envolve mais de um *rack* é realizada, um dos cartões GTWIF é designado para gerar a referência de *clock* que é passada aos outros *racks*. Já o cartão GTnet, situado na parte frontal do *rack* é a interface de comunicação em tempo real do RTDS, via *ethernet*. Aceita diferentes versões de *firmwares*, tais como GTnet-PMU e GTnet-DNP (*Distributed Network Protocol*) (comum em sistemas SCADA).

3 Painéis Frontais

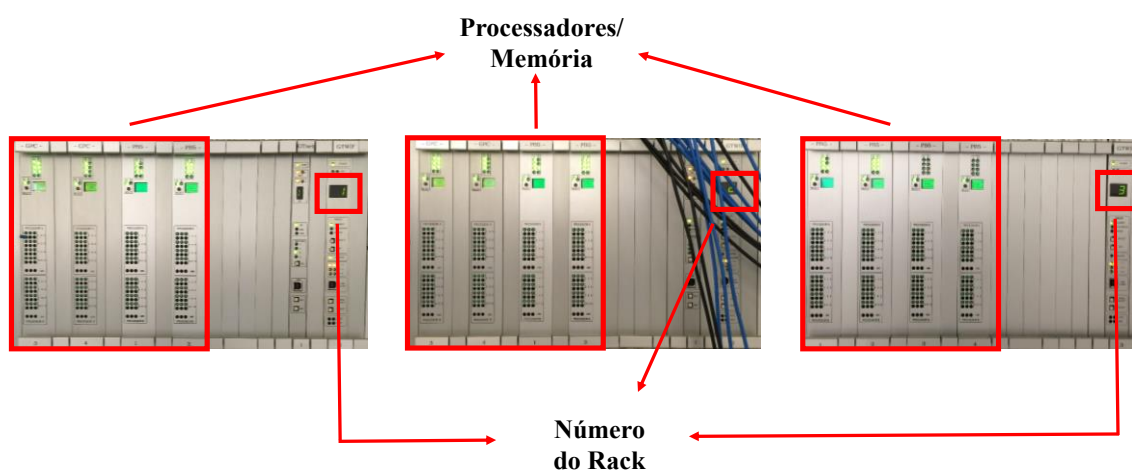
Os painéis frontais têm como principal função permitir o acesso às entradas/saídas de sinais de simulação de forma mais prática e segura, haja vista que esses

sinais podem ser acessados na parte traseira do RTDS, mas a manipulação de ferramentas na parte traseira do RTDS é uma operação delicada e arriscada. Isso porque há diversos componentes energizados e sem isolamento neste local. Os painéis frontais disponíveis no RTDS são o painel *high voltage* e o painel digital.

O painel *high voltage* ou de entradas/saídas analógicas pode externar 16 sinais de até 250V (corrente contínua), podendo ser utilizado em equipamentos externos ao RTDS. Esse painel necessita de fonte externa. O painel frontal de entradas/saídas digitais é composto de 16 entradas e 16 saídas, podendo ser utilizado por exemplo para comando de relés de proteção externos aos RTDS.

Na Figura C.2 observam-se os *racks* 1, 2 e 3 em funcionamento durante as simulações de um caso no RTDS. Na figura são mostrados os cartões de memória.

Figura C.2 - *Racks* em funcionamento durante simulação de um caso no RTDS



Fonte: Elaborado pelo próprio autor, 2018.

4 Software RSCAD

O *software* RSCAD é o ambiente gráfico no qual os sistemas elétricos, bem como equipamentos destes sistemas são modelados para simulação no RTDS. O RSCAD está conectado ao RTDS via TCP/IP, na mesma rede na qual o RTDS está conectado. Em linhas gerais, esse é o *software* a partir do qual se cria o circuito e as condições de operação do sistema elétrico que se deseja simular. Basicamente, dois tipos de arquivos são necessários para que se possa simular um caso em RTDS. O primeiro é chamado de *draft* (.dft), que é o sistema a ser simulado. O outro é o arquivo de simulação (.sib) no qual podem-se monitorar as grandezas de interesse do sistema sob simulação, além de ser

possível provocar alterações/perturbações em tempo real, como por exemplo, curtos-circuitos e operação de disjuntores. Quando se cria um arquivo .dft, é necessário enviá-lo ao RTDS para que a simulação ocorra. Esse envio ocorre quando se inicia a simulação no arquivo .sib, ou seja, quando o botão de *início* da simulação é pressionado, o arquivo .dft é enviado ao RTDS e então a simulação é iniciada. É importante ressaltar que, quando esse envio ocorre, acontece também a verificação por parte do RTDS, se a estrutura de memória é capaz de executar a simulação solicitada, haja vista que a capacidade de simulação está relacionada à quantidade de memória disponível.

APÊNDICE D – Processador ARM STM32F4

O equipamento Discovery STM32f407vgt6 (STM32F4, 2019) foi utilizado no trabalho para os testes *Hardware-in-the-Loop*. Esse processador é do tipo *Advanced RISC Machine* (ARM) com instruções DSP (*Digital Signal Processing*) e FPU (*Floating Point Unit*) e conta com a *toolbox DSP System Toolbox*, que suporta a geração de código C / C ++. A Figura D.1 mostra a ficha técnica do equipamento. Observa-se que o dispositivo possui 82 entradas/saídas (I/O), sendo 16 canais ADC (*Analog-to-Digital Converter*).

Figura D.1 - Ficha técnica ARM Discovery STM32F4




Ampliar

As imagens são apenas para referência. Veja as especificações do produto.

Compartilhar

N° da Mouser:	511-STM32F407VGT6
N° do fabricante:	STM32F407VGT6
Fabricante.:	STMicroelectronics
Número do cliente:	<input type="text" value="Número do cliente"/>
Descrição:	Microcontroladores ARM - MCU ARM M4 1024 FLASH 168 Mhz 192kB SRAM
Ficha técnica:	STM32F407VGT6 Ficha técnica
Modelo ECAD:	 Símbolo, Pegada e Modelo 3D de PCB
Baixe o aplicativo gratuito Library Loader para converter este artigo para sua ferramenta ECAD.	
Mais informações:	Saiba mais sobre STMicroelectronics STM32F407VGT6

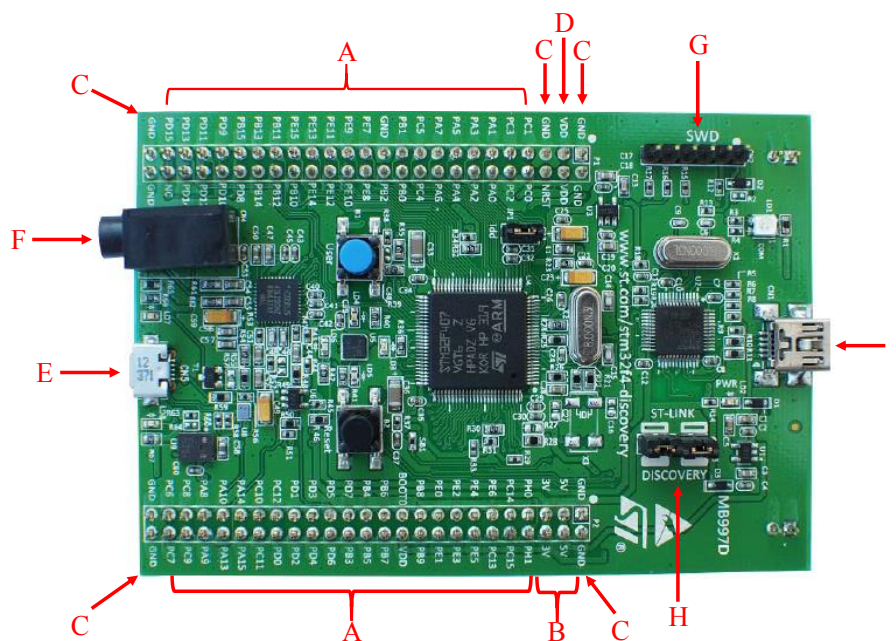
Especificações		
Atributo de produto	Valor do atributo	Procurar similar
Fabricante:	STMicroelectronics	<input type="checkbox"/>
Categoria de produto:	Microcontroladores ARM - MCU	<input checked="" type="checkbox"/>
RoHS:	 Detalhes	
Estilo de montagem:	SMD/SMT	<input type="checkbox"/>
Caixa / Gabinete:	LQFP-100	<input type="checkbox"/>
Série:	STM32F407VG	<input type="checkbox"/>
Núcleo:	ARM Cortex M4	<input type="checkbox"/>
Largura do barramento de dados:	32 bit	<input type="checkbox"/>
Frequência de operação máxima:	168 MHz	<input type="checkbox"/>
Tamanho da memória do programa:	1024 kB	<input type="checkbox"/>
Tamanho RAM dos dados:	192 kB	<input type="checkbox"/>
Resolução ADC:	12 bit	<input type="checkbox"/>
Número de I/Os:	82 I/O	<input type="checkbox"/>
Tensão de alimentação operacional:	1.8 V to 3.6 V	<input type="checkbox"/>
Temperatura operacional mínima:	- 40 C	<input type="checkbox"/>
Temperatura operacional máxima:	+ 85 C	<input type="checkbox"/>
Tipo de interface:	CAN, I2C, SDIO, I2S / SPI, UART / USART, USB	<input type="checkbox"/>
Produto:	MCU+FPU	
Tipo de memória do programa:	Flash	
Marca:	STMicroelectronics	

Tipo de dados Ram:	SRAM
CNHTS:	8542319000
Resolução DAC:	12 bit
HTS Code:	8542310001
MXHTS:	85423102
Número de canais ADC:	16 Channel
Série do Processador:	STM32F40
Quantidade do pacote de fábrica:	540
Tensão de alimentação - Máx:	3.6 V
Tensão de alimentação - Min:	1.8 V
TARIC:	8542319000
Temporizadores vigia:	Watchdog Timer, Windowed
Peso unitário:	1.300 g

Fonte: STM32F4, 2019.

A Figura D.2 mostra o ARM STM32F4. A partir da legenda mostrada no Quadro D.1 é possível identificar os principais componentes do equipamento.

Figura D.2 - ARM STM32F4



Fonte: STM32F4, 2019.

No Quadro D.1 são identificados alguns componentes do equipamento indicados na Figura D.2.

Quadro D.1 - Portas e Pinos do STM 32F4

Código	Função
A	Entradas/Saída Digitais e Analógicas
B	Alimentação
C	Referência de Terra
D	Referência de Tensão de Alimentação
E	Porta USB OTG
F	Saída de Áudio
G	Saída para Gravação Externa
H	Seletor de Gravação Interna/Externa
I	Porta USB para Gravação

Fonte: Elaborado pelo autor, 2019.

Esse ARM foi utilizado para aquisição dos sinais provenientes do RTDS, bem como para envio do sinal de *trip* para o disjuntor do alimentador sob proteção, simulado no RTDS. É importante ressaltar que, pela demanda de processamento de sinais, associada principalmente ao algoritmo FFT para extração da frequência fundamental das ondas, foi necessário montar o esquema HIL tendo como equipamento externo que comanda o *trip* do disjuntor simulado no RTDS o conjunto ARM+MATLAB/SIMULINK. Dessa forma, o ARM é utilizado para a aquisição dos sinais provenientes da placa GTA0 do RTDS e envio para o MATLAB/SIMULINK e para o envio do sinal de *trip* para a proteção simulada no RTDS, a partir da placa GTAI do RTDS. Para que seja possível que o ARM execute todas as tarefas de forma autônoma, é necessário que tenha grande capacidade de processamento. O dSPACE (dSPACE, 2019) é um exemplo de plataforma robusta que permite simulações em tempo real, suportando as solicitações de testes do tipo *Hardware-in-the-Loop*.

APÊNDICE E - Código para Execução de *Script* em RTDS

As linhas de código mostradas abaixo são um exemplo do *script* para a execução de simulação de curto-circuito em uma linha do sistema teste IEEE 13 barras e subsequente armazenamento das informações de tensão e corrente no formato COMTRADE para montagem do banco de dados, a partir do qual são feitos os treinamentos das RNA que compõem o esquema de detecção e classificação de faltas em sistemas de distribuição. O *script* abaixo refere-se a simulações envolvendo curto-circuito na fase A da linha que vai da barra 692 para a barra 675, sendo o curto do tipo SF, ou seja, série-shunt com cabo caído pelo lado da fonte. As variações que ocorrem em cada simulação são relacionadas à localização da falta e à resistência de falta.

Figura E. 1 – *Script* para geração do banco de dados de treinamento das RNA

```

//Script para a geração de casos de curto circuito na linha entre as
barras 692-675

// GERANDO TODOS OS CURTOS SCA, COM VARIAÇÃO DE RF (Rf1) E LOCALIZAÇÃO DA
FALTA
// A métrica de geração do SCA será: para em um local (1, 25, 50, 75, 99)
e faça todas as Rf (Rf1: 1, 10, 20, 50, 80, 100)

//RODANDO CURTOS SFA NA FASE "A" A 1% DA BARRA FROM:

/* ##### SERIE-SHUNT LADO DA FONTE DE 1 OHM ##### */

//CONFIGURANDO LOCALIZAÇÃO DO CURTO (1%):

// PARTE 1 DA LINHA (1%):
SUSPEND 0.1;
SetSlider "DraftVariables : L111" = 1.12E-6;
SUSPEND 0.1;
SetSlider "DraftVariables : L121" = 8.2E-8;
SUSPEND 0.1;
SetSlider "DraftVariables : L131" = -3.2E-8;
SUSPEND 0.1;
SetSlider "DraftVariables : L231" = 8.2E-8;
SUSPEND 0.1;
SetSlider "DraftVariables : Cg1" = 1.22E-4;
SUSPEND 0.1;
SetSlider "DraftVariables : R111" = 7.56E-4;
SUSPEND 0.1;
SetSlider "DraftVariables : R121" = 3.02E-4;

// PARTE 2 DA LINHA (99%):
SUSPEND 0.1;
SetSlider "DraftVariables : L112" = 1.11E-4;
SUSPEND 0.1;
SetSlider "DraftVariables : L122" = 8.12E-6;
SUSPEND 0.1;
SetSlider "DraftVariables : L132" = -3.56E-6;
SUSPEND 0.1;
SetSlider "DraftVariables : L232" = 8.12E-6;
SUSPEND 0.1;
SetSlider "DraftVariables : Cg2" = 1.2E-2;
SUSPEND 0.1;
SetSlider "DraftVariables : R112" = 7.48E-2;
SUSPEND 0.1;
SetSlider "DraftVariables : R122" = 2.99E-2;

//CONFIGURANDO A RF (Rf1):

SUSPEND 0.1;
SetSlider "DraftVariables : Rf1" = 1;

```

```

//CONFIGURANDO TIPO DE CURTO, COM FLT COMO OS CURTOS:
SetSwitch "Subsystem #1 : CTLs : Inputs : FLTA2" = 1;
SUSPEND 0.1;
SetSwitch "Subsystem #1 : CTLs : Inputs : FLTB2" = 0;
SUSPEND 0.1;
SetSwitch "Subsystem #1 : CTLs : Inputs : FLTC2" = 0;
SUSPEND 0.1;

//CONFIGURANDO TIPO DE CURTO, COM BRK COMO O DISJUNTOR:
SetSwitch "Subsystem #1 : CTLs : Inputs : BRKA2" = 1;
SUSPEND 0.1;
SetSwitch "Subsystem #1 : CTLs : Inputs : BRKB2" = 0;
SUSPEND 0.1;
SetSwitch "Subsystem #1 : CTLs : Inputs : BRKC2" = 0;

//INICIANDO A SIMULAÇÃO:
SUSPEND 0.1;
Start;

// PROVOCANDO O CURTO
SUSPEND 0.1;
PushButton "Subsystem #1 : CTLs : Inputs : PB10";
SUSPEND 0.1;
ReleaseButton "Subsystem #1 : CTLs : Inputs : PB10";
SUSPEND 3;

//SALVANDO AS CURVAS:
ContradePlotSave "Substation Bus
Voltage", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAV6926750001001.cfg", YEAR,1991,MIN,0,MAX,65535;
SUSPEND 0.1;
SavePlot "Substation Bus
Voltage", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAV6926750001001.mpb";
SUSPEND 0.1;
SavePlotToJpeg "Substation Bus
Voltage", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAV6926750001001.jpg", COMPRESSION,100, WIDTH,1000.0,
HEIGHT,653.01, UNITS,pixels;
SUSPEND 0.1;
ContradePlotSave "Substation Breaker
Current", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAI6926750001001.cfg", YEAR,1991,MIN,0,MAX,65535;
SUSPEND 0.1;
SavePlot "Substation Breaker
Current", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAI6926750001001.mpb";
SUSPEND 0.1;
SavePlotToJpeg "Substation Breaker
Current", "C:\Users\angelo.oliveira\Desktop\CASOS-692-675-
IEEE13\SCAI6926750001001.jpg", COMPRESSION,100, WIDTH,1000.0,
HEIGHT,653.01, UNITS,pixels;
SUSPEND 0.1;

// FIM DA SIMULAÇÃO:
Stop;

```

Fonte: Elaborado pelo autor, 2018.

APÊNDICE F - Dados Sistema CESP 8 Barras

As Tabelas F.1 e F.2 contém os valores utilizados para as simulações do sistema teste CESP 8 barras.

Tabela F. 1 - Dados da Linha de Distribuição Sistema CESP 8 Barras.

Parâmetro	Valor
<i>Comprimento</i>	<i>80km</i>
R+	0,1883 Ω /km
R0	0,3647 Ω /km
L+	1,0700 mH/km
L0	5,3060 mH/km
C+	1,043E-6 F/km
C0	0,449E-6 F/km

Fonte: Elaborado pelo autor, 2018.

Tabela F. 2 - Dados do Sistema de Distribuição Sistema CESP 8 Barras.

Parâmetro	Valor
Reatância do Transformador	j0,07875 Ω
Tensão do Alimentador	13.800 V
Carga/Fase	0,432 Ω

Fonte: Elaborado pelo autor, 2018.

APÊNDICE G - Relés Utilizados na Proteção de Alimentadores de Distribuição

Para o desenvolvimento dos testes *Hardware-in-the-Loop* foi feito um estudo dos equipamentos de proteção existentes no mercado, a fim de se verificar as funcionalidades e sobretudo a frequência de amostragem com a qual trabalham. O resultado desse estudo está sumarizado no quadro abaixo (Quadro G.1), que contém informações sobre cada um dos equipamentos. O que pode ser observado é que a maioria deles trabalha com uma frequência de amostragem de 32 amostras por ciclo. Essa frequência foi utilizada nos testes HIL.

Quadro G. 1 - Relés para proteção de alimentadores de média tensão disponíveis no mercado.

Foto	Fabricante	Modelo	Amostragem
	NOJA	RC10	32 por ciclo
	PEXTRON	URP 5500	32 por ciclo
	PEXTRON	IED S640,	32 por ciclo

 <p>The image shows a SEL SEL-751A Field Protection Relay. It is a blue, rack-mounted device with a green LCD screen displaying 'ARC-FLASH PROT ENABLED'. Below the screen are several control buttons: 'ENABLE', 'TRIP', 'INSTANTaneous', 'PHASE DISCONNECT', 'DISCRETEAL INTERLOCK', 'NO. SEL OVERCURRENT', 'OVERCURRENT PROTECTION', and 'BRANCH FAILURE'. On the right side, there are four large circular buttons labeled 'AUX 1', 'LOCK', 'CLOSE', and 'TRIP'.</p>	<p>SEL</p>	<p>SEL 751</p>	<p>32 por ciclo</p>
 <p>The image shows an SEL SEL 651R Protection Relay. It is a grey, rack-mounted device with its front door open, revealing internal components. A blue control panel is visible inside the door, featuring a small screen and several buttons.</p>	<p>SEL</p>	<p>SEL 651R</p>	<p>32 por ciclo (digital)</p>
 <p>The image shows a SEL SEL-451 Protection Relay. It is a blue, rack-mounted device with a green LCD screen displaying a circuit diagram. To the right of the screen are several control buttons, including 'AUX 1', 'AUX 2', 'TRIP', and 'LOCK'.</p>	<p>SEL</p>	<p>SEL 451</p>	<p>32 por ciclo</p>
 <p>The image shows a SEL SEL-351S Protection System. It is a blue, rack-mounted device with a green LCD screen displaying numerical values for IA, IB, IC, and IG. Below the screen are several control buttons, including 'GROUND ENABLED', 'HOT LINE TAG', 'REMOTE ENABLED', 'AUX 1', 'AUX 2', 'BREAKER CLOSED', 'BREAKER OPEN', 'LOCK', and 'TRIP'.</p>	<p>SEL</p>	<p>SEL 351</p>	<p>32 por ciclo</p>
 <p>The image shows an ABB REB650 Protection Relay. It is a grey, rack-mounted device with a large blue LCD screen displaying a complex circuit diagram. Below the screen are several control buttons, including 'TRIP', 'LOCK', and 'BREAKER OPEN'.</p>	<p>ABB</p>	<p>REB650</p>	<p>20 por ciclo</p>

	AREVA	P122/P123	32 por ciclo
	WOODWA RD	MRI1	16 por ciclo

Fonte: Elaborado pelo autor, 2019.