

**UNIVERSIDADE FEDERAL DE JUIZ DE FORA**  
**FACULDADE DE ENGENHARIA**  
**CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**Eliana Gonzalez Silva**

**Estudo da Realimentação em Modo Comum em um Amplificador Totalmente  
Diferencial**

Juiz de Fora  
2024

**Eliana Gonzalez Silva**

**Estudo da Realimentação em Modo Comum em um Amplificador Totalmente  
Diferencial**

Trabalho apresentado ao Curso de Engenharia  
Elétrica da Universidade Federal de Juiz de  
Fora, Habilitação em Sistemas Eletrônicos,  
como requisito parcial à obtenção do título  
de Engenheira Eletricista.

Orientador: Prof. Dr. Estêvão Coelho Teixeira

Juiz de Fora

2024

Ficha catalográfica elaborada através do Modelo Latex do CDC da UFJF  
com os dados fornecidos pelo(a) autor(a)

Silva, Eliana Gonzalez.

Estudo da Realimentação em Modo Comum em um Amplificador Totalmente Diferencial / Eliana Gonzalez Silva. – 2024.

50 f. : il.

Orientador: Estêvão Coelho Teixeira

Trabalho de Conclusão de Curso (Graduação) – Universidade Federal de Juiz de Fora, Faculdade de Engenharia. Curso de Graduação em Engenharia Elétrica, 2024.

1. Realimentação de modo comum.
  2. Amplificador totalmente diferencial.
  3. Amplificador operacional de transcondutância.
- I. Teixeira, Estêvão Coelho, orient. II. Título.

**Eliana Gonzalez Silva**

**Estudo da Realimentação em Modo Comum em um Amplificador Totalmente Diferencial**

Trabalho apresentado ao Curso de Engenharia Elétrica da Universidade Federal de Juiz de Fora, Habilitação em Sistemas Eletrônicos, como requisito parcial à obtenção do título de Engenheira Eletricista.

**BANCA EXAMINADORA**

---

Prof. Dr. Estêvão Coelho Teixeira - Orientador  
Universidade Federal de Juiz de Fora

---

Prof. Dr. Marcelo Antônio Alves Lima  
Universidade Federal de Juiz de Fora

---

Prof. Dr. Augusto Santiago Cerqueira  
Universidade Federal de Juiz de Fora

Este trabalho é dedicado à todos que me apoiaram e motivaram ao longo desta jornada.

## **AGRADECIMENTOS**

À minha família, meus pais e meu irmão, por todo o apoio e suporte, pelos valores ensinados e por serem parte do que sou. Todo o caminho que percorri reflete o papel que desempenham na minha vida. Agradeço, em especial, a todos os professores que tive até este momento. Pelo conhecimento, pela contribuição direta e indireta na minha formação e, principalmente, por terem me dado uma visão mais ampla do mundo e de mim mesma.

Agradeço ao Prof. Estêvão Coelho Teixeira, pelo interesse em ajudar, pela assistência e por todo o conhecimento transmitido durante o desenvolvimento deste trabalho. Expresso também meu agradecimento aos professores da banca, e a todos os demais que fizeram parte do meu aprendizado e desenvolvimento na Universidade Federal de Juiz de Fora. Por fim, agradeço a todos que pude conviver durante a graduação e que influenciaram de alguma forma esta jornada.

“A única coisa de que necessitamos para ser filósofos  
é a capacidade de nos admirarmos com as coisas.”

Jostein Gaarder

## RESUMO

O presente trabalho descreve o projeto de um amplificador operacional de transcondutância (OTA - *Operational Transconductance Amplifier*) totalmente diferencial, baseado na topologia *cascode current mirror* de saída simples. Além disto, discute-se a integração de um circuito de realimentação de modo comum (CMFB - *Common Mode Feedback*) inicialmente de forma próxima à ideal e em abordagens mais práticas, com a finalidade de estabilizar a tensão de modo comum dos terminais de saída do OTA. O objetivo é apresentar um estudo das formas de realimentação de modo a entender suas vantagens e desvantagens. Algumas destas topologias são então projetadas com a tecnologia *Complementary Metal-Oxide-Semiconductor* (CMOS) de 180 nm e a tensão de alimentação dos circuitos é de 1,8 V. Por fim, são apresentados os resultados das simulações com os diferentes circuitos de realimentação aplicados ao amplificador, em que os níveis de modo comum nas saídas são preservados com sucesso e as respostas diferenciais possuem distorções razoáveis para o ganho obtido.

**Palavras-chave:** Realimentação de modo comum; Amplificador totalmente diferencial; Amplificador operacional de transcondutância.

## ABSTRACT

This work describes the design of a fully differential operational transconductance amplifier (OTA) based on the single-output cascode current mirror topology. In addition, the integration of a common-mode feedback (CMFB) circuit initially in near-ideal form and in more practical approaches are discussed, aiming the stabilization of the common-mode voltage of the OTA output terminals. The goal is to present a study of the feedback circuits in order to understand their advantages and disadvantages. Some of these topologies are then designed with the 180 nm Complementary Metal-Oxide-Semiconductor (CMOS) technology and the supply voltage of the circuits is 1.8 V. Finally, the results of the simulations with the different feedback circuits applied to the amplifier are presented, in which the common mode levels at the outputs are successfully preserved and the differential responses have reasonable distortions for the gain obtained.

**Keywords:** Common-mode feedback; Fully differential amplifier; Operational transconductance amplifier.

## LISTA DE ILUSTRAÇÕES

Figura 1 - Símbolo do amplificador operacional de saída simples . . . . .	13
Figura 2 - Símbolo do amplificador operacional totalmente diferencial . . . . .	14
Figura 3 - Nível da tensão de modo comum . . . . .	16
Figura 4 - Modelo simplificado de um amplificador de alto ganho . . . . .	17
Figura 5 - Corte do sinal de saída devido ao aumento do nível de modo comum . . .	17
Figura 6 - Conceito para a realimentação de modo comum . . . . .	18
Figura 7 - Circuito sensor de modo comum resistivo . . . . .	19
Figura 8 - Circuito sensor de modo comum resistivo com seguidores de fonte . . . .	19
Figura 9 - Circuito sensor de modo comum com seguidores de fonte . . . . .	20
Figura 10 - Circuito sensor de modo comum com transistores operando na região de triodo . . . . .	21
Figura 11 - Circuito de CMFB com dois pares diferenciais . . . . .	23
Figura 11 - Símbolo do OTA de saída simples . . . . .	25
Figura 12 - Circuito equivalente do amplificador operacional . . . . .	25
Figura 13 - Circuito equivalente do OTA . . . . .	26
Figura 14 - Símbolo do OTA totalmente diferencial . . . . .	26
Figura 15 - OTA <i>cascode current mirror</i> de saída simples . . . . .	27
Figura 16 - OTA <i>cascode current mirror</i> de saída diferencial adaptado . . . . .	28
Figura 17 - Topologia do espelho de corrente <i>cascode</i> . . . . .	29
Figura 18 - Topologia do espelho de corrente modificado para baixas tensões . . . .	29
Figura 19 - Circuito de polarização do OTA . . . . .	32
Figura 20 - OTA com realimentação e carga capacitiva para simulação no tempo . .	33
Figura 21 - Circuito de implementação da CMFB ideal . . . . .	33
Figura 22 - Simulação AC: Tensão de saída diferencial do OTA com CMFB ideal .	34
Figura 23 - Simulação transitória: Tensões de saída simples e diferencial do OTA com CMFB ideal . . . . .	35
Figura 24 - Circuito do amplificador projetado por par diferencial com carga ativa simulado para obtenção da resistência de saída . . . . .	36
Figura 25 - Circuito de implementação da CMFB com amplificador projetado e detector de modo comum resistivo . . . . .	37
Figura 26 - Simulação AC: Tensão de saída diferencial do OTA com detector de modo comum resistivo . . . . .	37
Figura 27 - Simulação transitória: Tensões de saída simples e diferencial do OTA com detector de modo comum resistivo . . . . .	38
Figura 28 - Circuito de implementação da CMFB com amplificador projetado e detector de modo comum resistivo com seguidores de fonte . . . . .	39

Figura 29 - Simulação AC: Tensão de saída diferencial do OTA com detector de modo comum resistivo e seguidores de fonte . . . . .	40
Figura 30 - Simulação transiente: Tensões de saída simples e diferencial do OTA com detector de modo comum resistivo e seguidores de fonte . . . . .	40
Figura 31 - Circuito de implementação da CMFB com dois pares diferenciais . . . . .	41
Figura 32 - Simulação AC: Tensão de saída diferencial do OTA com CMFB de pares diferenciais . . . . .	41
Figura 33 - Simulação transiente: Tensões de saída simples e diferencial do OTA com CMFB de pares diferenciais . . . . .	42

## LISTA DE TABELAS

Tabela 1 – Parâmetros de transcondutância dos transistores . . . . .	30
Tabela 2 – Parâmetros de dimensionamento dos transistores do OTA . . . . .	31
Tabela 3 – Parâmetros para o amplificador projetado que compõe a CMFB . . . . .	35
Tabela 4 – Resultados das simulações DC e AC . . . . .	43
Tabela 5 – Resultados das simulações no tempo para $V_{iP} = 80\text{ mV}$ . . . . .	43
Tabela 6 – Resultados das simulações no tempo para $V_{iP} = 110\text{ mV}$ . . . . .	44
Tabela 7 – Resultados das simulações no tempo para $V_{iP} = 140\text{ mV}$ . . . . .	44
Tabela 8 – Resultados das simulações no tempo para $V_{iP} = 170\text{ mV}$ . . . . .	44

## LISTA DE ABREVIATURAS E SIGLAS

amp op	Amplificador operacional
AC	<i>Alternating Current</i> (Corrente alternada)
CM	<i>Common-Mode</i> (Modo comum)
CMFB	<i>Common Mode Feedback</i> (Realimentação de modo comum)
CMOS	<i>Complementary Metal-Oxide-Semiconductor</i> (Semicondutor de óxido metálico complementar)
DC	<i>Direct Current</i> (Corrente contínua)
MOS	<i>Metal-Oxide-Semiconductor</i> (Semicondutor de óxido metálico)
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> (Transistor de efeito de campo de semicondutor de óxido metálico)
NMOS	Transistor MOS (MOSFET) com corpo de semicondutor tipo <i>p</i> e regiões de fonte e dreno do tipo <i>n</i>
OTA	<i>Operational Transconductance Amplifier</i> (Amplificador operacional de transcondutância)
PMOS	Transistor MOS (MOSFET) com corpo de semicondutor tipo <i>n</i> e regiões de fonte e dreno do tipo <i>p</i>
THD	<i>Total Harmonic Distortion</i> (Distorção harmônica total)

## SUMÁRIO

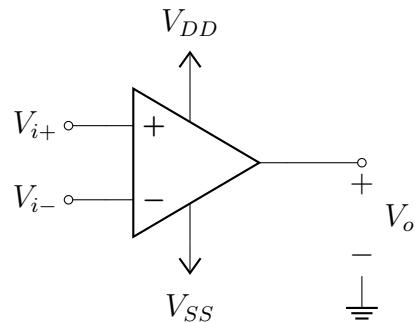
<b>1</b>	<b>INTRODUÇÃO . . . . .</b>	<b>13</b>
1.1	Objetivo . . . . .	14
1.2	Organização . . . . .	15
<b>2</b>	<b>ESTRUTURAS DE REALIMENTAÇÃO EM MODO COMUM (CMFB) . . . . .</b>	<b>16</b>
2.1	Tensão de Modo Comum . . . . .	16
2.2	Conceito da Realimentação de Modo Comum . . . . .	16
2.3	Topologias para Detecção do Sinal de Modo Comum . . . . .	18
2.4	Topologia de Realimentação de Modo Comum . . . . .	22
<b>3</b>	<b>PROJETO DO OTA TOTALMENTE DIFERENCIAL . . . . .</b>	<b>25</b>
3.1	O Amplificador Operacional de Transcondutância (OTA) . . . . .	25
3.2	Topologia do OTA Totalmente Diferencial . . . . .	27
3.3	Dimensionamento do OTA Totalmente Diferencial . . . . .	30
<b>4</b>	<b>SIMULAÇÕES . . . . .</b>	<b>32</b>
4.1	OTA com Saída Diferencial e Realimentação Ideal . . . . .	33
4.2	OTA com Saída Diferencial e Realimentação com Circuito Detector de Modo Comum Resistivo . . . . .	35
4.3	OTA com Saída Diferencial e Realimentação com Circuito Detector de Modo Comum Resistivo e Seguidores de Fonte . . . . .	38
4.4	OTA com Saída Diferencial e Realimentação com Dois Pares Diferenciais	40
4.5	Discussão de Resultados . . . . .	42
<b>5</b>	<b>CONCLUSÃO . . . . .</b>	<b>45</b>
	<b>REFERÊNCIAS . . . . .</b>	<b>46</b>
	<b>ANEXO A – Modelo SPICE de MOSFETs para Simulação . .</b>	<b>47</b>

## 1 INTRODUÇÃO

O termo “amplificador operacional” (amp op) foi inventado na década de 1940, antes mesmo da invenção do transistor e de circuitos integrados. Eram desenvolvidos com válvulas a vácuo e os amp ops formava o núcleo de circuitos que implementavam diferentes operações matemáticas, o termo “operacional” foi adotado. Durante o mesmo período, o conceito de sinais e amplificadores “diferenciais” também passou a ser utilizado (RAZAVI, 2017).

A amplificação de sinais é uma função essencial na maioria dos circuitos análogicos e em muitos circuitos digitais também. Seja para ampliação de um sinal para acionamento de uma carga, para superar o ruído de um estágio subsequente ou fornecer níveis lógicos para um circuito digital (RAZAVI, 2016). Por consequência, amp ops têm larga aplicação em circuitos eletrônicos discretos e integrados. Atuam principalmente como blocos fundamentais para diversas funcionalidades, como filtros ativos, conversores análogo-digitais, entre outros (RAZAVI, 2017). Na Figura 1, tem-se a representação de um amp op ideal de saída simples.

Figura 1 - Símbolo do amplificador operacional de saída simples



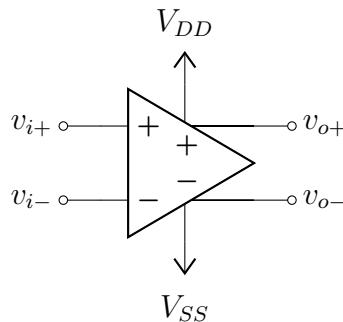
Fonte: Elaborada pela autora (2024).

Um amplificador operacional gera tensão como sinal de saída e portanto, idealmente, possui impedância de saída igual a zero. No entanto, para muitas aplicações é necessário um sinal de saída em corrente com valor proporcional à tensão de entrada. Este tipo de relação é fornecida pelo amplificador operacional de transcondutância (OTA - *Operational Transconductance Amplifier*). Circuitos reais de OTAs são caracterizados pela alta impedância de saída, por alcançarem velocidades maiores e consumirem menos potência do que os amp ops correspondentes. Portanto, são encontrados em diferentes partes de circuitos integrados em que não é necessário um estágio de saída com baixa impedância, sendo empregados como substitutos de amp ops em diversas situações (MALOBERTI, 2011).

Grande parte das aplicações com circuitos integrados atualmente utiliza sinais diferenciais em suas fases de processamento, como sistemas de áudio, transmissão e

aquisição de dados e telefonia (KARKI, 2016). Uma das principais vantagens ao se empregar sinais diferenciais é a rejeição de sinais de modo comum ou ruídos indesejados. Além disto, a amplitude do sinal de saída é duplicada em relação ao sinal de saída simples, sendo uma importante característica quando a tensão de alimentação do circuito é relativamente baixa e a faixa dinâmica deve ser grande (ALLEN, HOLBERG, 2012). Na Figura 2, é possível observar a simbologia para o amp op com saída diferencial, em contraste com o de saída simples (Figura 1).

Figura 2 - Símbolo do amplificador operacional totalmente diferencial



Fonte: Elaborada pela autora (2024).

Um problema comum no uso de amplificadores totalmente diferenciais (sinais de entrada e saída diferenciais) é a necessidade de um circuito extra, chamado circuito de realimentação de modo comum (CMFB - *Common Mode Feedback*). Tais circuitos têm o objetivo de estabilizar a tensão de modo comum de circuitos amplificadores diferenciais. (LAH, CHOMA, DRAPER, 2000). Em amplificadores de alto ganho, o nível da tensão de saída de modo comum é sensível às propriedades dos dispositivos e descasamento entre seus transistores. O circuito de CMFB tem o papel de detectar o nível de modo comum dos dois terminais de saída e ajustar uma das correntes de polarização do amplificador (RAZAVI, 2016).

### 1.1 Objetivo

Este trabalho tem como objetivo o estudo da implementação de um circuito de CMFB em um OTA totalmente diferencial. A topologia para o amplificador principal é projetada a partir do circuito de saída simples. Para a realimentação aplicada ao amplificador totalmente diferencial, são analisados diferentes circuitos com esta função e seus respectivos resultados de simulação.

As topologias são projetadas com a tecnologia *Complementary Metal-Oxide-Semiconductor* (CMOS) de 180 nm e tensão de alimentação de 1,8 V.

## 1.2 Organização

No capítulo 2, o funcionamento dos circuitos de realimentação de modo comum é descrito e diferentes abordagens para implementá-los são revisadas, a fim de fundamentar as simulações que são realizadas posteriormente. O capítulo 3 apresenta uma topologia de OTA *cascode current mirror* com entrada diferencial e saída simples, assim como uma adaptação para seu correspondente com entrada e saída diferencial.

No capítulo 4, são descritas as simulações realizadas com os circuitos propostos de realimentação de modo comum, aplicados ao OTA apresentado no capítulo anterior. No capítulo 5, os aprendizados, conclusões e possibilidades para trabalhos futuros são apresentados.

## 2 ESTRUTURAS DE REALIMENTAÇÃO EM MODO COMUM (CMFB)

### 2.1 Tensão de Modo Comum

Para entender a aplicação da realimentação em um amplificador é importante entender também as definições de tensão usadas para descrever o amplificador. A Figura 2 mostra os sinais de tensão usados em um amplificador totalmente diferencial.

A diferença dos sinais de entrada  $V_{i+}$  e  $V_{i-}$  é a tensão de entrada diferencial  $V_{id}$ . A média das duas tensões de entrada é a chamada tensão de entrada de modo comum  $V_{icm}$ .

$$V_{id} = V_{i+} - V_{i-} \quad (2.1)$$

$$V_{icm} = \frac{V_{i+} + V_{i-}}{2} \quad (2.2)$$

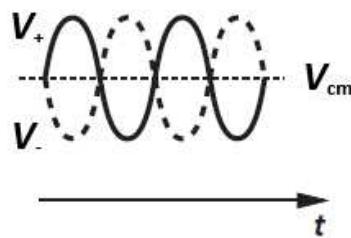
Analogamente, a diferença entre as tensões de saída do amplificador  $V_{o+}$  e  $V_{o-}$  é a tensão de saída diferencial  $V_{od}$ . E a tensão de saída de modo comum  $V_{ocm}$  é a média dos dois sinais de saída (KARKI, 2016).

$$V_{od} = V_{o+} - V_{o-} \quad (2.3)$$

$$V_{ocm} = \frac{V_{o+} + V_{o-}}{2} \quad (2.4)$$

A Figura 3 exibe como o nível de modo comum de dois sinais senoidais complementares, ou seja, de amplitude igual e fases opostas, representa a parcela DC da diferença entre estas tensões.

Figura 3 - Nível da tensão de modo comum



Fonte: Elaborada pela autora (2024).

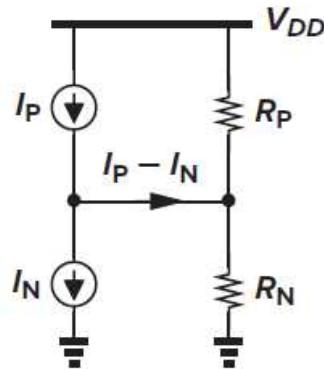
### 2.2 Conceito da Realimentação de Modo Comum

Em circuitos de tecnologia CMOS, transistores do tipo NMOS e PMOS possuem etapas diferentes no processo de fabricação, fazendo com que possuam diferenças em suas características físicas. Consequentemente, descasamentos estão sempre presentes em circuitos reais, uma vez que os amplificadores são formados por blocos com ambos os tipos de transistores em conjunto (FREITAS, 2019).

Como as fontes de corrente (implementadas por espelhos de corrente) e o par diferencial que constituem um amplificador possuem transistores do tipo P e N, o descasamento que afeta as correntes de dreno nestes transistores, entre os diferentes tipos, geram um erro finito na saída do par diferencial. Como resultado, os transistores são forçados a atuar na região de triodo, ao invés da região de saturação.

Este problema é intensificado em amplificadores de alto ganho devido à alta impedância de saída dos mesmos. Como ilustrado na Figura 4, a diferença entre as correntes resultantes de fontes do tipo P e N,  $I_P$  e  $I_N$ , percorre a impendânciavista na saída do amplificador, gerando uma mudança na tensão de saída de  $(I_P - I_N)(R_P||R_N)$ . Como  $(R_P||R_N)$  é alto, o erro entre as correntes pode provocar uma alta diferença de tensão, levando o transistor tipo P ou o tipo N para a região de triodo (RAZAVI, 2016).

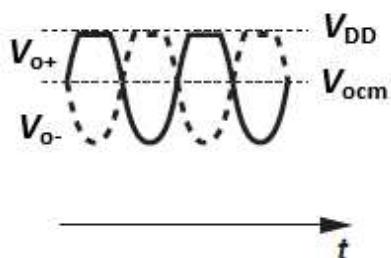
Figura 4 - Modelo simplificado de um amplificador de alto ganho



Fonte: Razavi (2016).

Desta forma, torna-se necessário o uso da realimentação para o controle da tensão de saída de modo comum, uma vez que o erro causado pelo descasamento pode fazer com que este nível se aproxime de  $V_{DD}$  ou terra (tensões de alimentação) e o sinal seja cortado, resultando em uma saída distorcida, como exemplificado na Figura 5.

Figura 5 - Corte do sinal de saída devido ao aumento do nível de modo comum

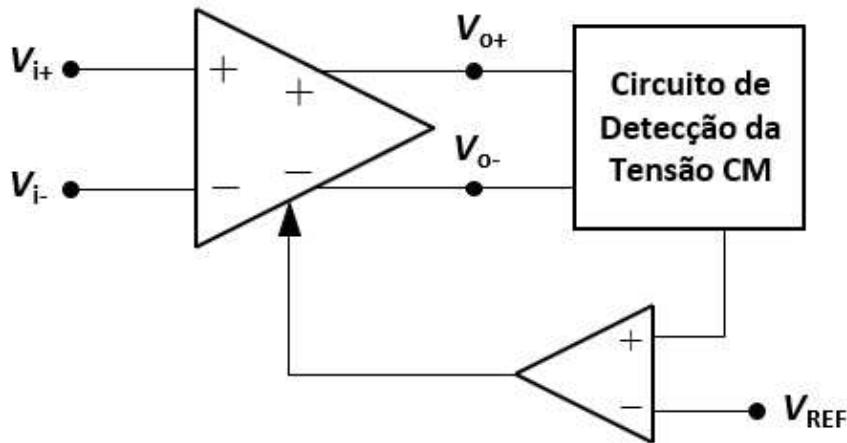


Fonte: Elaborada pela autora (2024).

Em amplificadores com saída simples, esta diferença de tensão na saída pode ser compensada através da realimentação diferencial negativa, ligando a saída a entrada inversora do amplificador. Porém, para amplificadores com saída diferencial, este tipo de realimentação (diferencial) não fornece a estabilização dos níveis de tensão de modo comum, apenas a componente de saída diferencial (DUQUE-CARRILLO, 1993). Assim, a compensação de modo comum na saída do amplificador totalmente diferencial deve ser realizada por um circuito adicional, chamado de realimentação de modo comum (CMFB).

Este circuito deve identificar o nível de modo comum dos dois terminais de saída e ajustar uma ou mais correntes de polarização dos transistores que compõe as fontes de corrente do circuito. Portanto, o CMFB tem três operações básicas: detectar a tensão CM de saída, comparar com o valor desejado de referência e retornar o erro à rede de polarização do amplificador (RAZAVI, 2016). A Figura 6 ilustra conceitualmente esta ideia.

Figura 6 - Conceito para a realimentação de modo comum



Fonte: Elaborada pela autora (2024).

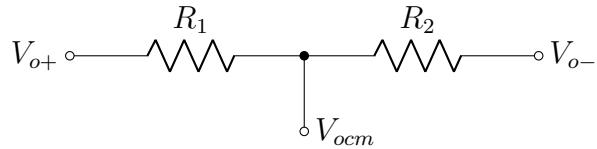
### 2.3 Topologias para Detecção do Sinal de Modo Comum

Diversas topologias para implementação de circuitos sensores de modo comum, empregados nos CMFB's, estão presentes na literatura. Talvez a forma mais simples de obtenção da tensão de saída de modo comum do amplificador seja através de um circuito com dois resistores em série (RAZAVI, 2016), como mostra a Figura 7. A topologia atua como um divisor resistivo de tensão, em que a tensão  $V_{ocm}$ , dada por

$$V_{ocm} = \frac{V_{o-}R_1 + V_{o+}R_2}{R_1 + R_2},$$

é reduzida à  $V_{ocm} = \frac{V_{o+} + V_{o-}}{2}$ , quando  $R_1 = R_2$ .

Figura 7 - Circuito sensor de modo comum resistivo

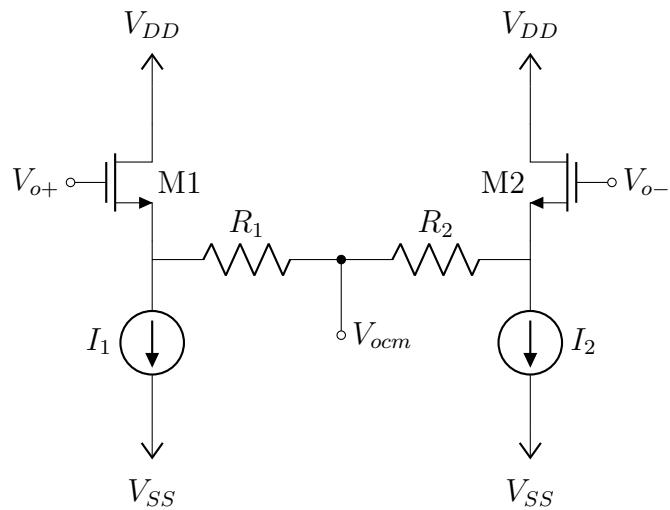


Fonte: Elaborada pela autora (2024).

A principal desvantagem desta solução é a redução da impedância de saída do OTA, gerando uma consequente perda de ganho do amplificador. Torna-se necessário o uso de resistores de alto valor para mitigar este impacto, porém pode ser inviável sua implementação na fabricação de circuitos integrados CMOS dado o grande consumo de área de silício, além da capacidade parasita no substrato (LAH, CHOMA, DRAPER, 2000).

O circuito apresentado na Figura 8 é uma alternativa à topologia anterior, unicamente resistiva. Este conta com a inserção de seguidores de fonte (*buffers*) entre cada saída do amplificador,  $V_{o+}$  e  $V_{o-}$ , e o resistor correspondente. Neste caso, os transistores  $M_1$  e  $M_2$  são utilizados na configuração dreno comum: as tensões  $V_{o+}$  e  $V_{o-}$  são aplicadas aos terminais de *gate*, fazendo com que ambos os ganhos de tensão sejam quase unitários (as tensões nos terminais de *source* seguem as variações de  $V_{o+}$  e  $V_{o-}$ ).

Figura 8 - Circuito sensor de modo comum resistivo com seguidores de fonte



Fonte: Elaborada pela autora (2024).

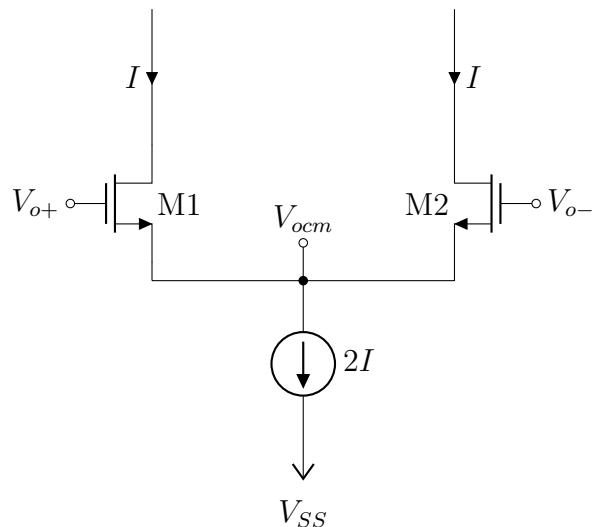
Desta forma, os resistores  $R_1$  e  $R_2$  atuam como um divisor de tensão de maneira similar à topologia somente resistiva da Figura 7, porém em relação às tensões de *source* de  $M_1$  e  $M_2$ , quando  $R_1 = R_2$ .

Um ponto relevante na configuração dreno comum é que a tensão aplicada no terminal de *gate* dos transistores deve ter um nível mínimo de aproximadamente  $V_{th}$  (tensão de limiar), característica para a formação do canal para indução de corrente nos transistores CMOS, garantindo que os mesmos operem na região de saturação. Do mesmo modo, como as fontes de corrente para polarização são implementadas por estruturas de espelho de corrente (configuração também com transistores CMOS), uma tensão de *overdrive*,  $V_{OV}$ , é requerida em  $I_1$  e  $I_2$ . Portanto, há uma limitação de excursão do sinal de saída do amplificador.

Assim, a elevada impedância de entrada característica da configuração dreno comum é uma vantagem, pois resolve o grande problema da topologia anterior, que é a redução da impedância vista na saída do amplificador, gerando a diminuição no ganho diferencial do mesmo. Em contrapartida, sua principal desvantagem é a necessidade do nível DC da tensão aplicada aos transistores  $M_1$  e  $M_2$  ser razoavelmente alto para que não haja distorção do sinal na saída dos seguidores de fonte. Este ponto deve ser levado em consideração, especialmente porque os circuitos integrados modernos tendem a possuir baixa tensão de alimentação (RAZAVI, 2016).

Outra forma de detectar a parcela de modo comum na saída de um amplificador está presente na Figura 9. Os transistores  $M_1$  e  $M_2$  atuam como seguidores de fonte, ou seja, na configuração dreno comum, assim como na topologia apresentada anteriormente. A principal vantagem deste circuito é a não utilização de resistores, tornando-o mais factível em relação à fabricação em circuitos integrados.

Figura 9 - Circuito sensor de modo comum com seguidores de fonte



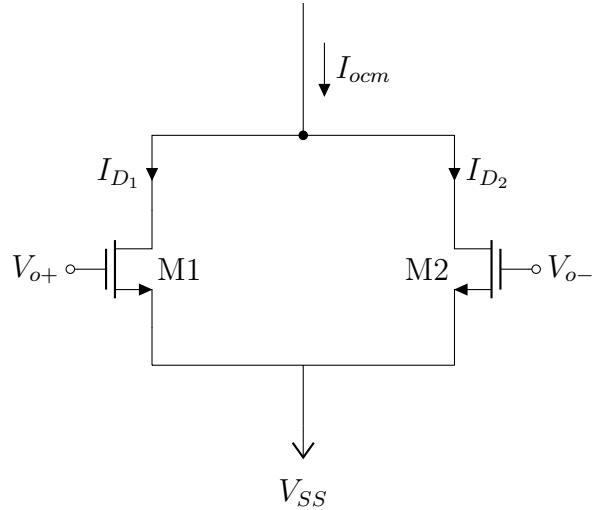
Fonte: Elaborada pela autora (2024).

A tensão  $V_{ocm}$  segue a parcela de modo comum das tensões  $V_{o+}$  e  $V_{o-}$ , uma vez que na configuração dreno comum a tensão no terminal de *source* segue a tensão aplicada ao

terminal de *gate* do transistor. Tal como os seguidores de fonte da topologia representada na Figura 8, tem-se uma limitação à excursão do sinal na saída do amplificador, pois as tensões de entrada neste circuito sensor devem possuir um nível mínimo, de aproximadamente  $V_{th}$ , para garantir a operação dos transistores  $M_1$  e  $M_2$ . Além disto, uma grande desvantagem desta configuração de CMFB é sua não-linearidade devido às características intrínsecas dos transistores CMOS (DUQUE-CARRILLO, 1993).

A Figura 10 apresenta um circuito sensor de modo comum em que os transistores idênticos  $M_1$  e  $M_2$  operam na região de triodo, ou seja, atuam como resistores controlados por tensão.

Figura 10 - Circuito sensor de modo comum com transistores operando na região de triodo



Fonte: Elaborada pela autora (2024).

Como  $M_1$  e  $M_2$  possuem as mesmas dimensões  $W$  e  $L$ , a corrente no terminal de *drain* de cada um dos transistores é dada por

$$I_{D_{1,2}} = \mu_n C_{ox} \frac{W}{L} \left[ (V_{GS_{1,2}} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2.5)$$

Sabendo que  $I_{ocm} = I_{D_1} + I_{D_2}$ , e as tensões *gate-source* são

$$V_{GS_1} = V_{o+} - V_{SS} \quad \text{e} \quad V_{GS_2} = V_{o-} - V_{SS}, \quad (2.6)$$

temos a seguinte relação entre  $I_{ocm}$ ,  $V_{o+}$  e  $V_{o-}$

$$I_{ocm} = \mu_n C_{ox} \frac{W}{L} \left[ (V_{o+} - V_{SS} - V_{th}) V_{DS} + (V_{o-} - V_{SS} - V_{th}) V_{DS} - V_{DS}^2 \right] \quad (2.7)$$

Rearranjando 2.7 e sabendo que a tensão de saída de modo comum é dada pela equação (2.4), tem-se

$$\begin{aligned}
I_{ocm} &= 2\mu_n C_{ox} \frac{W}{L} \left[ \left( \frac{V_{o+} + V_{o-}}{2} - V_{SS} - V_{th} \right) V_{DS} - \frac{V_{DS}^2}{2} \right] \\
&= 2\mu_n C_{ox} \frac{W}{L} \left[ (V_{ocm} - V_{SS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right]
\end{aligned} \tag{2.8}$$

Portanto, a equação (2.8) indica que a corrente  $I_{ocm}$  é um função da tensão de modo comum  $V_{ocm}$ , independente da variação do sinal diferencial  $V_{od} = V_{o+} - V_{o-}$ , o que caracteriza a detecção de modo comum (RAZAVI, 2016).

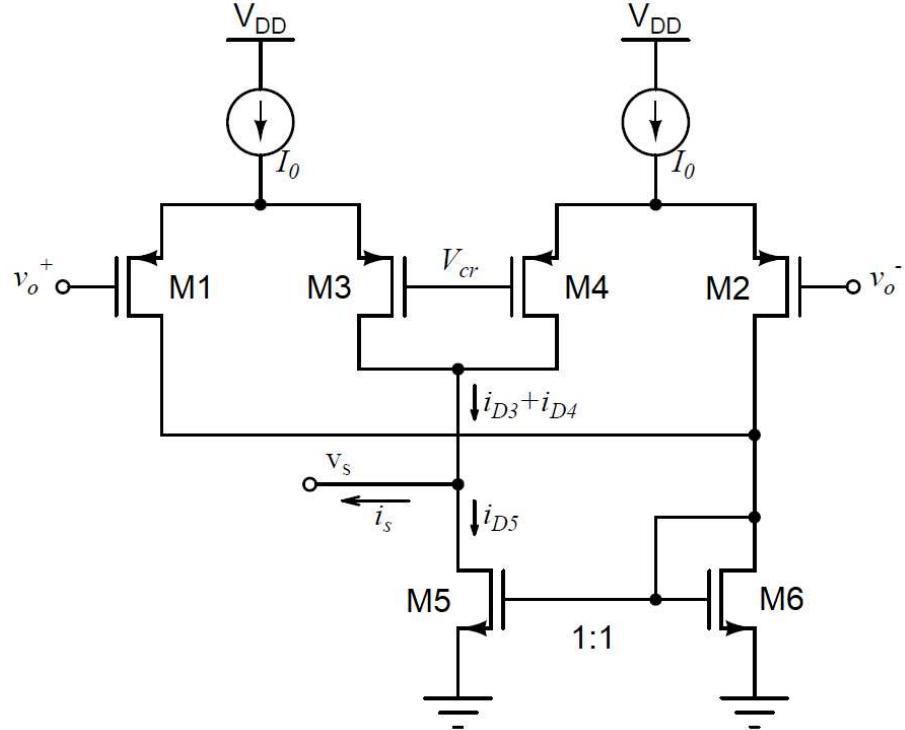
Além da relação linear entre  $I_{ocm}$  e  $V_{ocm}$  (a resistência equivalente vista na saída do circuito da Figura 10 é proporcional à  $V_{ocm}$ ), esta estrutura apresenta como vantagem uma elevada impedância de entrada. Logo, a impedância vista na saída do amplificador não é reduzida significativamente, tendo um baixo impacto no ganho do mesmo. No entanto, mudanças na modulação do comprimento do canal dos transistores podem causar o surgimento de não linearidades na saída desta topologia (DUQUE-CARRILLO, 1993).

## 2.4 Topologia de Realimentação de Modo Comum

Uma opção de circuito de CMFB que utiliza apenas transistores é demonstrada na Figura 11. Esta topologia tem a grande vantagem de ser construtivamente simples em relação às mencionadas anteriormente, dado que a detecção do modo comum e comparação com a tensão de referência acontece em conjunto. Isto é, torna-se desnecessária a inclusão de um circuito amplificador em sua saída, como para as topologias estudadas na seção anterior.

Neste caso, os pares diferenciais  $M_1-M_3$  e  $M_2-M_4$  juntos detectam a tensão de modo comum de saída e geram um sinal de corrente que é proporcional à diferença entre  $V_{ocm}$  e a tensão de referência do modo comum  $V_{cr}$ .  $M_1$  a  $M_4$  são idênticos, assim como  $M_5$  e  $M_6$  têm as mesmas dimensões.

Figura 11 - Circuito de CMFB com dois pares diferenciais



Fonte: Dehghani (2013).

Assumindo que o ganho de modo comum dos pares diferenciais é zero, as correntes de dreno de seus elementos são

$$I_{d1} = \frac{I_0}{2} + g_m \frac{(-V_{o+} + V_{cr})}{2} \quad (2.9)$$

$$I_{d2} = \frac{I_0}{2} + g_m \frac{(V_{o+} - V_{cr})}{2} \quad (2.10)$$

$$I_{d3} = \frac{I_0}{2} + g_m \frac{(V_{o-} - V_{cr})}{2} \quad (2.11)$$

$$I_{d4} = \frac{I_0}{2} + g_m \frac{(-V_{o-} + V_{cr})}{2} \quad (2.12)$$

Das equações acima e da relação entre  $M_5$  e  $M_6$ , temos

$$\begin{aligned} I_{d5} &= I_{d6} = I_{d1} + I_{d2} = I_0 - g_m \left( \frac{V_{o+} + V_{o-}}{2} - V_{cr} \right) \\ &= I_0 - g_m (V_{ocm} - V_{cr}) \end{aligned} \quad (2.13)$$

Portanto, a corrente de saída do circuito de realimentação de modo comum  $I_s$ , proporcional a diferença entre  $V_{ocm}$  e  $V_{cr}$  (DEHGHANI, 2013), é dada por

$$I_s = I_{d3} + I_{d4} - I_{d5} = 2g_m (V_{ocm} - V_{cr}) \quad (2.14)$$

Sendo assim, relacionada à corrente  $I_s$ , existe o sinal de tensão  $V_s$  na saída da realimentação que será igual a, aproximadamente,  $I_s r_{ds5}$ , onde  $r_{ds5}$  é a resistência *drain-source* de  $M_5$ . Alternativamente,  $V_s = I_s / g_{ds5}$ , onde  $g_{ds5}$  é a condutância *drain-source* do transistor  $M_5$ .

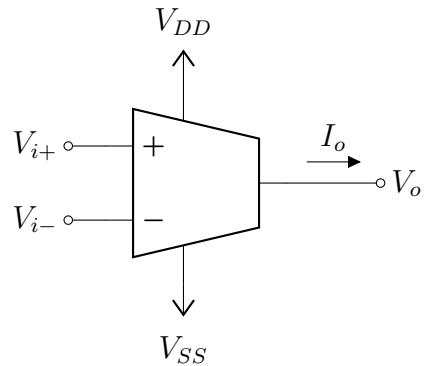
### 3 PROJETO DO OTA TOTALMENTE DIFERENCIAL

#### 3.1 O Amplificador Operacional de Transcondutância (OTA)

O amplificador operacional de transcondutância, representado na Figura 11, tem como objetivo a conversão da tensão de entrada diferencial em uma corrente elétrica na saída. A relação entre estes sinais é proporcional ao ganho de transcondutância  $g_m$  do amplificador, em que

$$I_o = g_m (V_{i+} - V_{i-}) \quad (3.1)$$

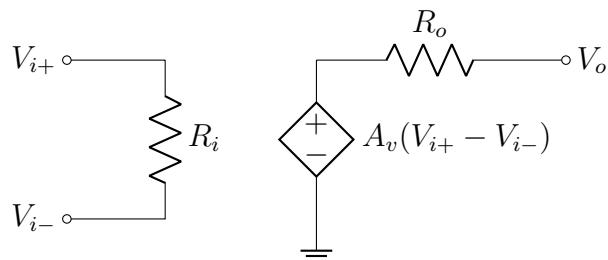
Figura 11 - Símbolo do OTA de saída simples



Fonte: Elaborada pela autora (2024).

Idealmente, um amp op executa a mesma função que uma fonte de tensão controlada por tensão, isto é, sua saída é similar à uma fonte de tensão. Sendo assim, sua impedância de entrada é, em teoria, infinita e sua impedância de saída é igual a zero. A Figura 12 representa seu circuito equivalente mais próximo ao real, com resistência de entrada e de saída  $R_i$  e  $R_o$ , respectivamente.

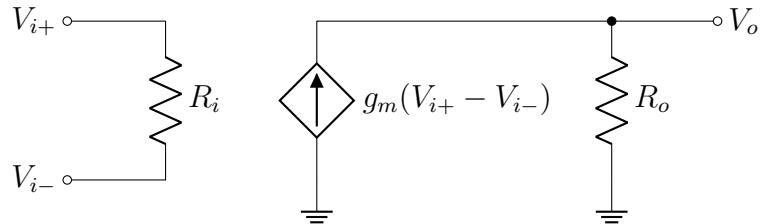
Figura 12 - Circuito equivalente do amplificador operacional



Fonte: Elaborada pela autora (2024).

Por outro lado, o OTA ideal pode ser representado por uma fonte de corrente controlada por tensão, com impedâncias de entrada e saída infinitas. Seu circuito equivalente, considerando estas impedâncias não ideais,  $R_i$  e  $R_o$ , e o ganho de transcondutância  $g_m$ , é apresentado na Figura 13.

Figura 13 - Circuito equivalente do OTA

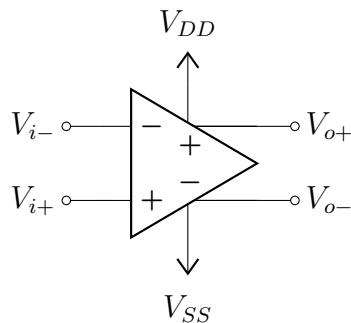


Fonte: Elaborada pela autora (2024).

Quando utilizados em arquiteturas de circuitos integrados, amplificadores operacionais são empregados principalmente para acionar cargas capacitivas - terminais de *gate* de transistores, capacitores ou redes de capacitores. Para tais cargas, uma impedância de saída baixa do amplificador não é necessária, ao contrário de cargas resistivas. Isto porque o comportamento temporal da tensão de saída é controlado principalmente pelo ganho de transcondutância e é quase independente da resistência de saída. Deste modo, amp ops são frequentemente substituídos por OTAs, nos quais a resistência de saída é relativamente alta e pode ser usada, na prática, para aumentar o ganho de tensão (MALOBERTI, 2001).

Na Figura 14 tem-se a representação do OTA em que a referência é a saída de tensão, como é aplicado usualmente em circuitos integrados, e dois terminais de saída (saída diferencial).

Figura 14 - Símbolo do OTA totalmente diferencial

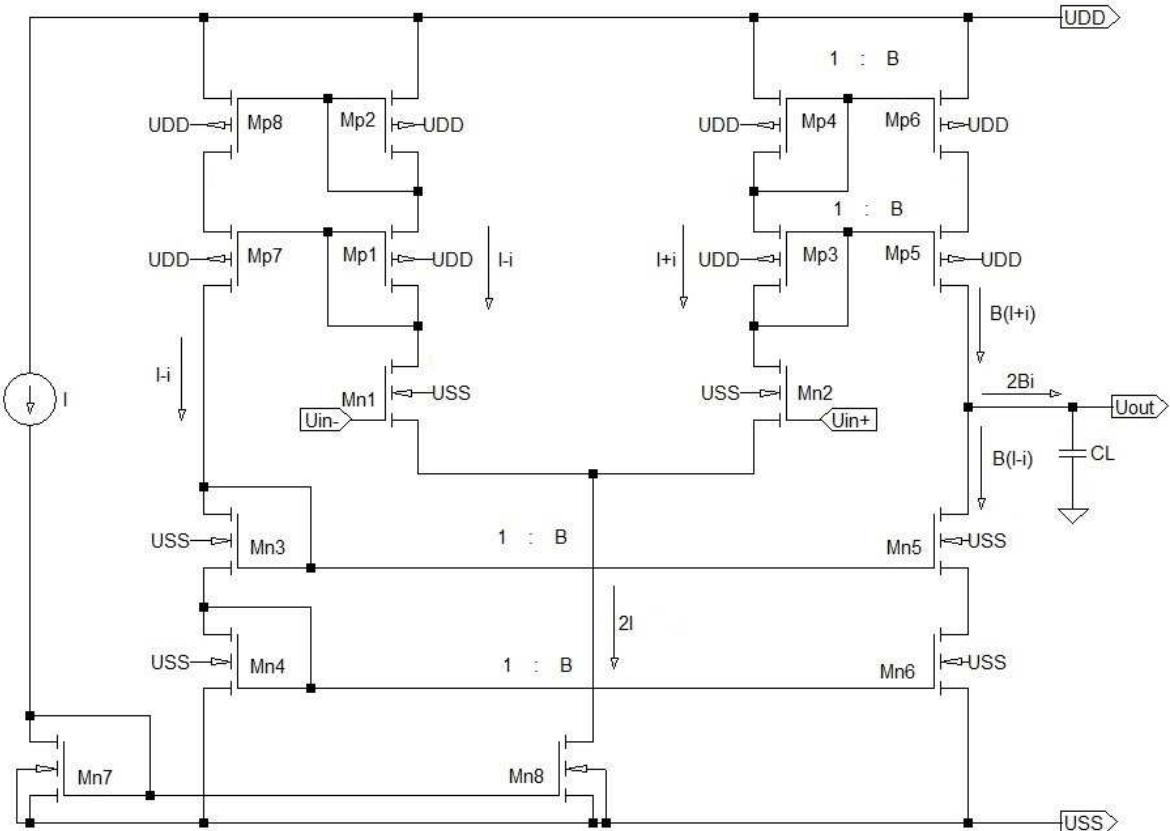


Fonte: Elaborada pela autora (2024).

### 3.2 Topologia do OTA Totalmente Diferencial

A topologia de OTA utilizada neste trabalho possui dois estágios e é uma adaptação para saída diferencial do circuito de saída simples (Figura 15) apresentado como *cascode current mirror* em (MANOLOV, 2017).

Figura 15 - OTA *cascode current mirror* de saída simples



Fonte: Manolov (2017).

O estágio de entrada consiste em um amplificador diferencial com saída simétrica — composto pelo par diferencial ( $M_{n1}$  e  $M_{n2}$ ) e a saída do espelho de corrente ( $M_{n8}$ ) para polarização do par — e com carga ativa (transistores  $M_{p1}$  e  $M_{p3}$  conectados como diodo) para melhor supressão de sinais de modo comum. O estágio de saída funciona como um amplificador *push-pull*, com os transistores  $M_{p5}-M_{p6}$  e  $M_{n5}-M_{n6}$ .

No circuito da Figura 15,  $B$  é o fator multiplicativo através da razão das dimensões dos espelhos de corrente  $(M_{p3}, M_{p4}) - (M_{p5}, M_{p6})$  e  $(M_{n3}, M_{n4}) - (M_{n5}, M_{n6})$ . Já o fator de espelhamento para  $(M_{p1}, M_{p2}) - (M_{p7}, M_{p8})$  é 1 e para o espelho de corrente de polarização do par diferencial,  $M_{n7} - M_{n8}$ , é 2.

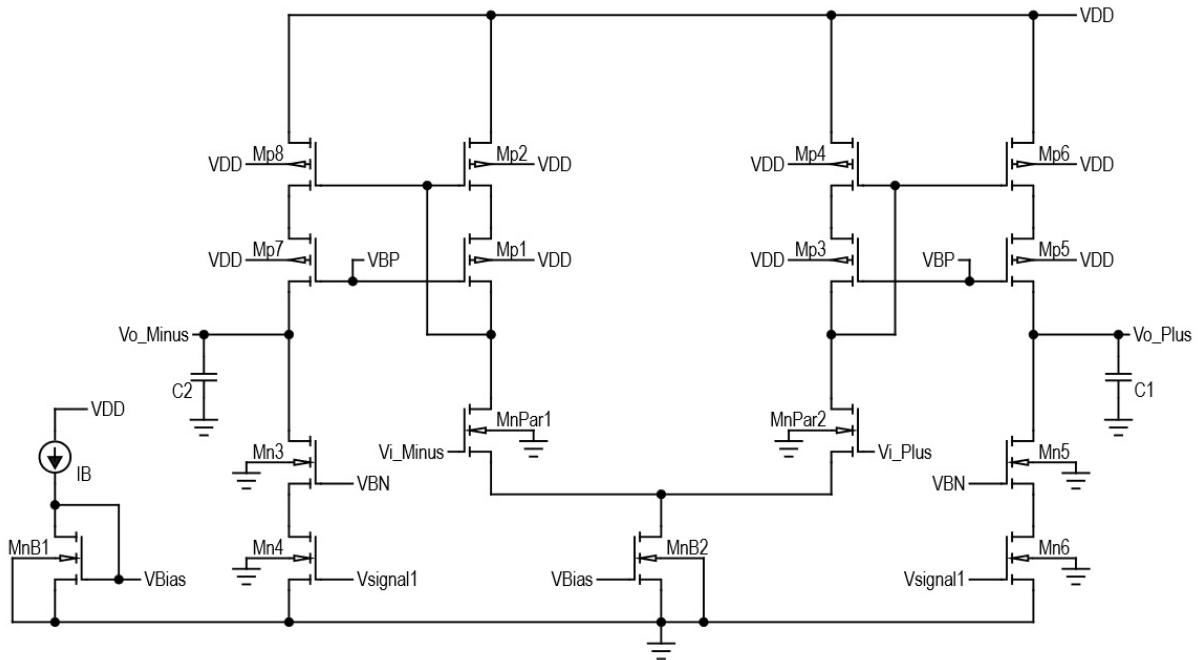
A configuração dos espelhos de corrente em *cascode* gera uma maior resistência de saída para o OTA e, consequentemente, um aumento do ganho. A corrente AC de saída  $i_o$  é dada por

$$\begin{aligned} i_o &= 2Bi \\ &= 2B \left( g_{mn} \frac{v_i}{2} \right), \end{aligned} \quad (3.2)$$

onde  $i$  é gerada pela tensão AC diferencial de entrada  $v_i$  e  $g_{mn}$  é a transcondutância de  $M_{n1}$  e  $M_{n2}$  (MANOLOV, 2017).

O circuito do OTA empregado neste trabalho é apresentado na Figura 16. Tal como a estrutura da Figura 15, o estágio de entrada é formado pelo par diferencial ( $M_{nPar1}$  e  $M_{nPar2}$ ) e o espelho de corrente  $M_{nB1}$  e  $M_{nB2}$ , para polarização do par. Os transistores  $M_{n3}$ ,  $M_{n4}$ ,  $M_{n5}$  e  $M_{n6}$  compõem o estágio de saída, sendo  $V_{BN}$  uma tensão de polarização externa para  $M_{n3}$  e  $M_{n5}$  e  $V_{signal1}$  é o sinal resultante na saída do circuito de realimentação de modo comum que polariza os transistores  $M_{n4}$  e  $M_{n6}$ .

Figura 16 - OTA cascode current mirror de saída diferencial adaptado

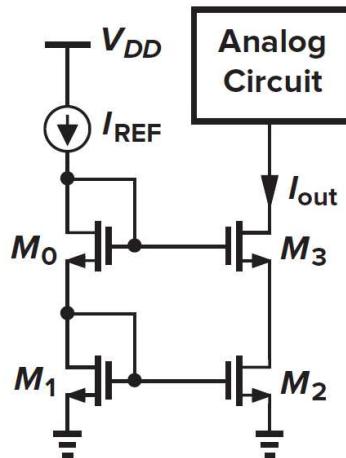


Fonte: Elaborada pela autora (2024).

Os espelhos de correntes ( $M_{p3}, M_{p4}) - (M_{p5}, M_{p6})$  e  $(M_{p1}, M_{p2}) - (M_{p7}, M_{p8})$  são uma modificação da configuração *cascode*, ideal para aplicações com baixa tensão de alimentação. Estes possuem uma alta resistência de saída, assim como os espelhos *cascode* usuais, sendo uma boa característica para o circuito. Porém, a vantagem e o diferencial, neste caso, é uma maior margem para a tensão de saída de cada espelho (SANSEN, 2006). Em contrapartida, esta configuração exige duas tensões de polarização para o circuito,  $V_{BP}$  e  $V_{BN}$ .

Em um espelho de corrente *cascode* tradicional (Figura 17), a tensão mínima de saída é limitada por aproximadamente duas vezes a tensão de saturação ou *overdrive* mais a tensão de limiar  $V_{th}$ , assumindo os transistores idênticos, para garantir que os mesmos operem na região de saturação. Já o espelho de corrente modificado para baixa tensão (Figura 18), tem a tensão de saída limitada por apenas duas vezes a tensão de *overdrive* dos transistores.

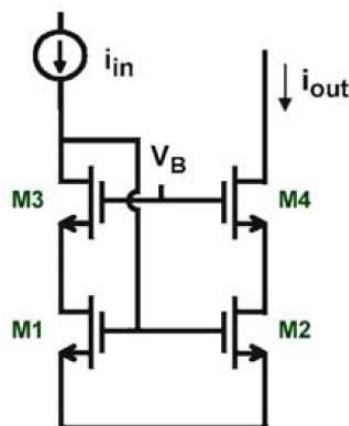
Figura 17 - Topologia do espelho de corrente *cascode*



Fonte: Razavi (2016).

Nesta configuração, uma tensão de polarização externa  $V_B$  é aplicada nos terminais de *gate* dos transistores  $M_3$  e  $M_4$ . A tensão  $V_{DS1}$  é forçada a ser igual à  $V_{DS2}$ , quando  $V_{GS3} = V_{GS4}$ . Além disto,  $V_B = V_{GS3} + V_{DS1}$  e  $V_B$  pode ser determinado para manter  $M_1$  no limite da região de saturação, ou seja,  $V_B$  deve ser igual ou um pouco maior que  $V_{GS3} + (V_{GS1} - V_{th1})$  (RAZAVI, 2016).

Figura 18 - Topologia do espelho de corrente modificado para baixas tensões



Fonte: Sansen (2006).

### 3.3 Dimensionamento do OTA Totalmente Diferencial

O OTA desenvolvido neste trabalho é projetado para um processo de fabricação CMOS de 180 nm genérico e tensão de alimentação de 1,8 V. O modelo SPICE preditivo utilizado para os transistores MOSFET em todas as simulações está presente no Anexo A.

Primeiramente, para o dimensionamento dos transistores que compõem o OTA, foram realizadas simulações com o NMOS e PMOS em região de saturação, variando-se  $V_{GS}$ , a fim de se obter os parâmetros de transcondutância do processo  $k_n$  e  $k_p$ , respectivamente. Seus valores dependem da tecnologia de fabricação, além do tipo de portadores do canal (N ou P) (MALOBERTI, 2001). Considerando a relação

$$I_D = \frac{1}{2}k \frac{W}{L} V_{D_{sat}}^2 (1 + \lambda V_{DS}) \quad (3.3)$$

$$k = \frac{2I_D}{\frac{W}{L} V_{D_{sat}}^2 (1 + \lambda V_{DS})}, \quad (3.4)$$

os resultados médios obtidos através do ponto de operação dos circuitos são apresentados na Tabela 1, onde  $k_n/k_p = 3,61$ .

Tabela 1 – Parâmetros de transcondutância dos transistores

Parâmetro	Valor ( $\mu\text{A}/\text{V}^2$ )
$k_n$	325
$k_p$	90

Fonte: Elaborada pela autora (2024).

Para a definição da razão de aspecto  $W/L$  dos transistores — característica de construção destes componentes — da Figura 16, em que  $W$  é a largura e  $L$  é o comprimento do canal, foram adotadas diferentes abordagens. Com o intuito de manter os transistores próximos a região de inversão moderada, para que haja um equilíbrio entre velocidade e potência dissipada no circuito, admitiu-se a tensão de *overdrive*  $V_{OV}$  igual a 0,1 V, para todos os transistores. Esta escolha também se traduz em uma maior margem para as oscilações dos sinais de tensão no circuito.

Como a tensão de *overdrive* pode ser descrita por

$$V_{OV} = \sqrt{\frac{2I_D}{k \frac{W}{L}}}, \quad (3.5)$$

temos

$$\frac{W}{L} = \frac{2I_D}{kV_{OV}^2}. \quad (3.6)$$

Logo, considerando a corrente de polarização  $I_B$  igual a 40  $\mu\text{A}$  e a proporção de espelhamento unitária para todos os espelhos de corrente, foram calculadas as razões de aspecto  $W/L$  através da equação (3.6) com os parâmetros da Tabela 1 (SANSEN, 2006).

Para os transistores  $M_{nB1}$  e  $M_{nB2}$ , a corrente de dreno será  $I_D = I_B = 40 \mu\text{A}$ . Já os demais serão percorridos por uma corrente com metade deste valor devido a topologia do par diferencial empregada na entrada do OTA. Como referência a partir das razões de aspecto, o comprimento dos transistores foi escolhido para ser maior que o mínimo para a tecnologia de 180 nm, para aumentar a resistência *drain-source* dos transistores e, ao mesmo tempo, possibilitar o melhor casamento dos componentes em um futuro trabalho em que se desenvolva o *layout* do OTA. A Tabela 2 apresenta as razões de aspecto e dimensões calculadas para os transistores.

Tabela 2 – Parâmetros de dimensionamento dos transistores do OTA

Transistores	$I_D(\mu\text{A})$	$k(\mu\text{A}/\text{V}^2)$	$W/L$	$W(\mu\text{m})$	$L(\mu\text{m})$
$M_{nB1} - M_{nB2}$	40	320	24	21,6	0,9
$M_{p1} - M_{p8}$	20	90	44	39,6	0,9
$M_{n3} - M_{n6}$	20	320	12	10,8	0,9
$M_{nPar1} - M_{nPar2}$	20	320	12	10,8	0,9

Fonte: Elaborada pela autora (2024).

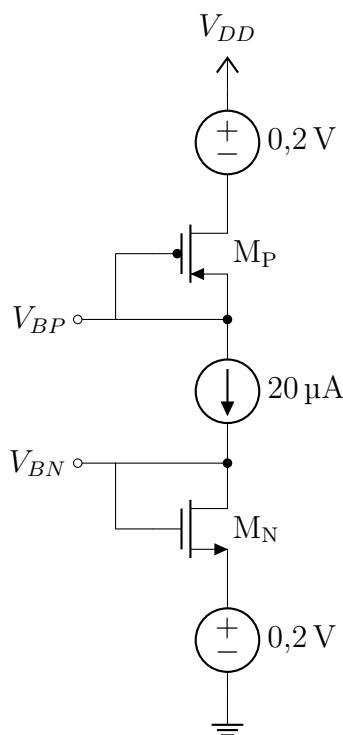
4 SIMULAÇÕES

Neste capítulo, são apresentados os resultados de simulações realizadas com diferentes circuitos de realimentação de modo comum aplicados ao OTA proposto no capítulo 3 (Figura 16). Para isto, os circuitos de CMFB são desenvolvidos com componentes ideais e também projetados, com base no estudo discorrido no capítulo 2. O intuito é realizar um comparativo entre os resultados destas topologias e as formas de aplicação.

Todas as simulações foram realizadas através do *software* LTspice, utilizando o modelo preditivo de 180 nm para os MOSFETs que se encontra no Anexo A. A tensão de alimentação  $V_{DD}$  em todos os circuitos é igual a 1,8 V. Um capacitor de 1 pF foi conectado em cada terminal de saída do OTA representando a carga em um circuito integrado.

Ademais, o circuito representado na Figura 19 foi empregado para polarização dos transistores do OTA  $M_{n3}$  e  $M_{n5}$  com  $V_{BN}$ , e  $M_{p1}$ ,  $M_{p7}$ ,  $M_{p3}$  e  $M_{p5}$  com  $V_{BP}$ . Ambos os transistores deste circuito possuem as dimensões iguais aos respectivos elementos que polarizam. Vale ressaltar que a implementação prática da configuração para polarização da Figura 19 está além do escopo deste trabalho.

Figura 19 - Circuito de polarização do OTA

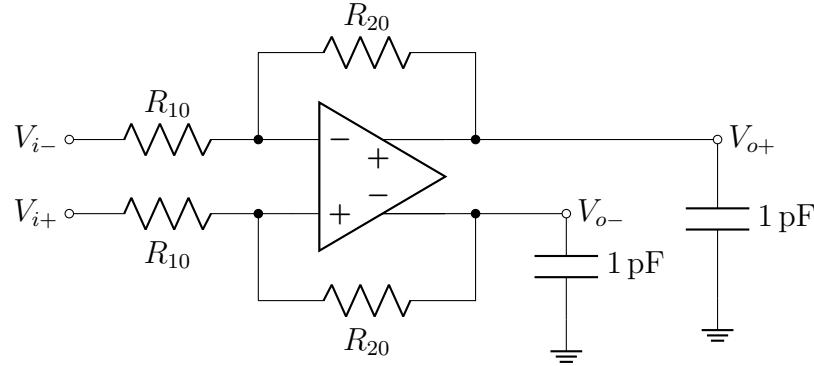


Fonte: Elaborada pela autora (2024).

Em todas as análises transientes foi empregada a realimentação resistiva no circuito completo do amplificador totalmente diferencial (OTA com CMFB), além da carga capacitiva para simulação, conforme a Figura 20 (GRAY, MEYER, HURST, LEWIS, 2009).

Já as simulações do ponto de operação e análises AC foram realizadas em malha aberta, apenas com os capacitores de 1 pF nas saídas do amplificador com as CMFBs.

Figura 20 - OTA com realimentação e carga capacitiva para simulação no tempo

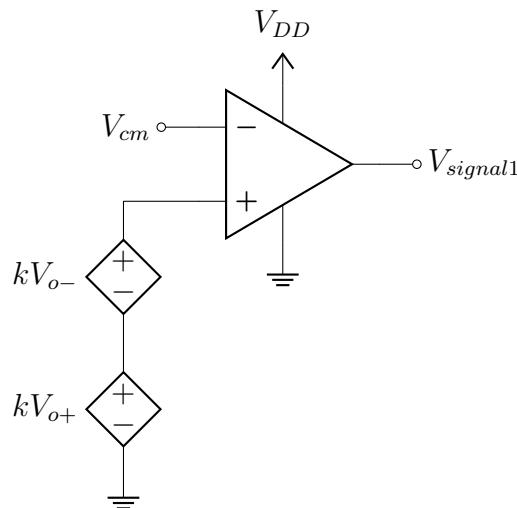


Fonte: Elaborada pela autora (2024).

#### 4.1 OTA com Saída Diferencial e Realimentação Ideal

Inicialmente, um circuito de CMFB quase ideal é implementado conforme a Figura 21. A detecção de modo comum das tensões de saída do OTA é realizada por duas fontes de tensão controladas por tensão, em que  $k = 0,5$ . Assim, temos  $V_{ocm} = 0,5V_{o+} + 0,5V_{o-} = \frac{V_{o+}+V_{o-}}{2}$ . Este sinal é então comparado à tensão de referência  $V_{cm} = \frac{V_{DD}}{2}$  por meio de um amplificador operacional.

Figura 21 - Circuito de implementação da CMFB ideal

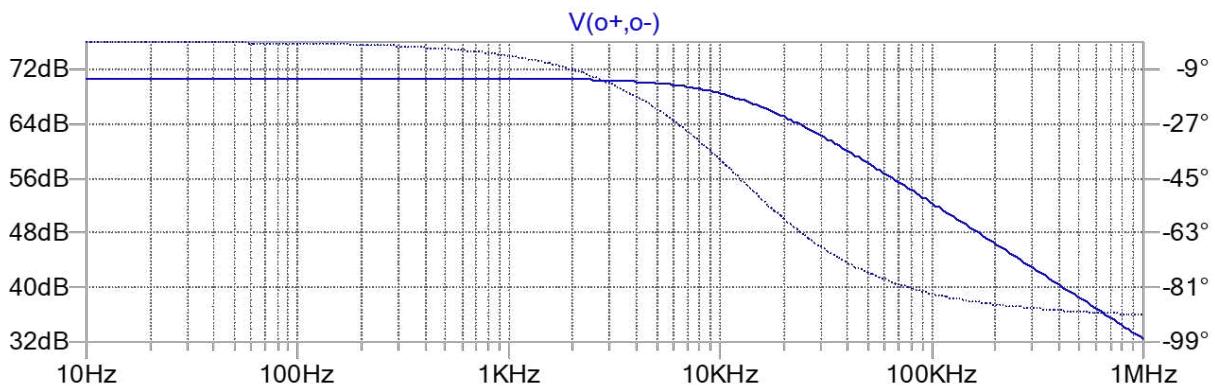


Fonte: Elaborada pela autora (2024).

Para o amplificador operacional, uma vez que não existe um modelo de amp op ideal no LTspice, foi utilizado o modelo SPICE universal level3a, com ganho DC de malha aberta igual a 1000 ou 60 dB, ganho de banda passante igual a 100 MHz e resistência de entrada de  $500\text{ M}\Omega$ .

Como resultado da simulação do ponto de operação do OTA aplicando-se o circuito de realimentação da Figura 21, obteve-se os sinais contínuos de saída  $V_{O+} = 0,89963\text{ V}$  e  $V_{O-} = 0,89963\text{ V}$ . Já a Figura 22 mostra a resposta em frequência da tensão diferencial de saída do OTA, através da simulação AC. É possível destacar que o ganho é próximo de 70,6 dB e a frequência de corte está em torno de 12,3 kHz.

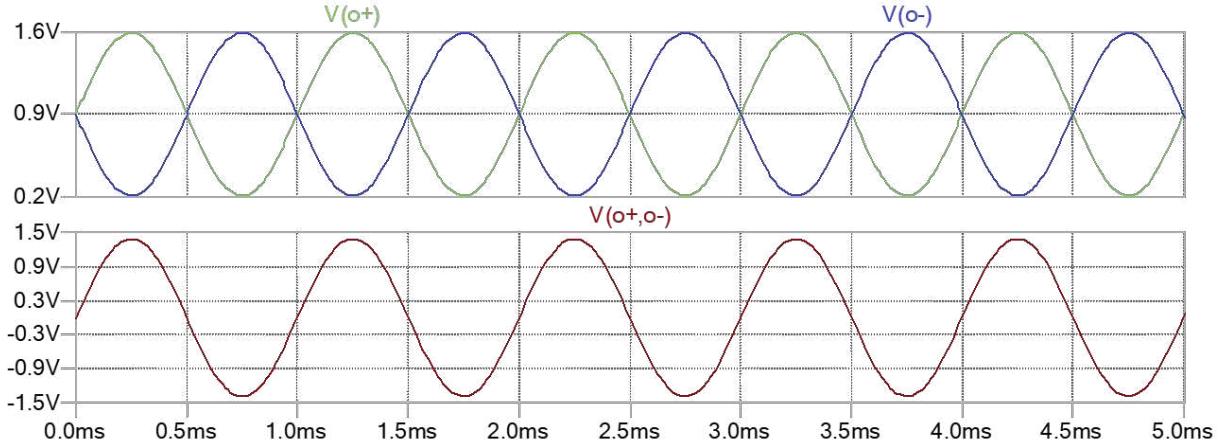
Figura 22 - Simulação AC: Tensão de saída diferencial do OTA com CMFB ideal



Fonte: Elaborada pela autora (2024).

Na análise temporal, considerando  $R_{10} = 2\text{ M}\Omega$  e  $R_{20} = 10\text{ M}\Omega$  na realimentação (ganho igual a 5 em cada saída e igual a 10 para a saída diferencial), foram aplicados sinais de entrada senoidais complementares com frequência de 1 kHz. A Figura 23 mostra as tensões de saída simples e diferencial obtidas com a entrada diferencial de 140 mV. É valido ressaltar que as tensões simples  $V_{o+}$  e  $V_{o-}$  não possuem distorção e alcançam a faixa de 1,4 V, enquanto a faixa da saída diferencial é aproximadamente 2,8 V.

Figura 23 - Simulação transiente: Tensões de saída simples e diferencial do OTA com CMFB ideal



Fonte: Elaborada pela autora (2024).

#### 4.2 OTA com Saída Diferencial e Realimentação com Circuito Detector de Modo Comum Resistivo

No caso do circuito CMFB com a detecção do modo comum implementada por dois resistores de igual valor,  $R_1$  e  $R_2$ , adotou-se para as simulações a resistência de  $100\text{ M}\Omega$  para ambos — valor relativamente alto para que não haja perda significativa de ganho, embora não seja factível para implementação real. A comparação da tensão de modo comum da saída do OTA com a referência  $V_{cm} = 0,9\text{ V}$ , neste caso, é realizada por um amplificador de um estágio projetado com um par diferencial ( $M_{Npar1}$  e  $M_{Npar2}$ ) e um espelho de corrente ( $M_{P1}$  e  $M_{P2}$ ). O mesmo tem transistores dimensionados conforme a Tabela 3 e corrente de polarização  $I_{bias} = 40\text{ }\mu\text{A}$ .

Tabela 3 – Parâmetros para o amplificador projetado que compõe a CMFB

Transistores	$W(\mu\text{m})$	$L(\mu\text{m})$	$W/L$
$M_{P1} - M_{P2}$	39,6	0,9	44
$M_{Npar1} - M_{Npar2}$	10,8	0,9	12

Fonte: Elaborada pela autora (2024).

A partir dos valores de transcondutância dos transistores obtidos na simulação DC do amplificador projetado, e considerando a relação

$$|A_v| = g_{mN}(r_{oN}) |r_{oP}) \quad (4.1)$$

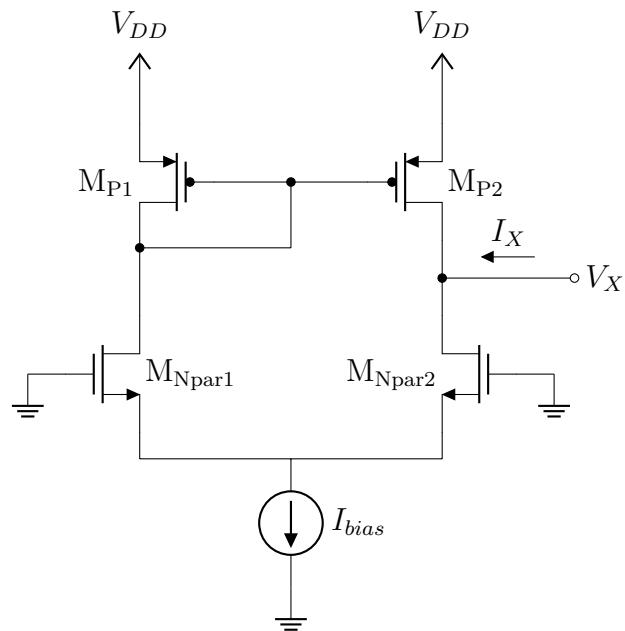
para o ganho na saída desta topologia (par diferencial com carga ativa) e

$$Z_{out} = r_{oN} / |r_{oP}| \quad (4.2)$$

para a impedância de saída da mesma, o ganho de tensão calculado é de 50,36 ou aproximadamente 34,04 dB e a impedância de saída é igual a 180,5 kΩ (RAZAVI, 2016).

Já na simulação AC deste amplificador projetado, obteve-se 34,01 dB de ganho e 177,9 kΩ de resistência vista na saída. Para obter a resistência de saída, os terminais de *gate* de  $M_{Npar1}$  e  $M_{Npar2}$  foram aterrados, uma tensão  $V_X$  foi aplicada na saída (terminal de *drain* de  $M_{P2}$ ) e a relação entre este sinal e a corrente  $I_X$  por este ramo foi observada. A Figura 24 demonstra esta topologia para a simulação AC descrita.

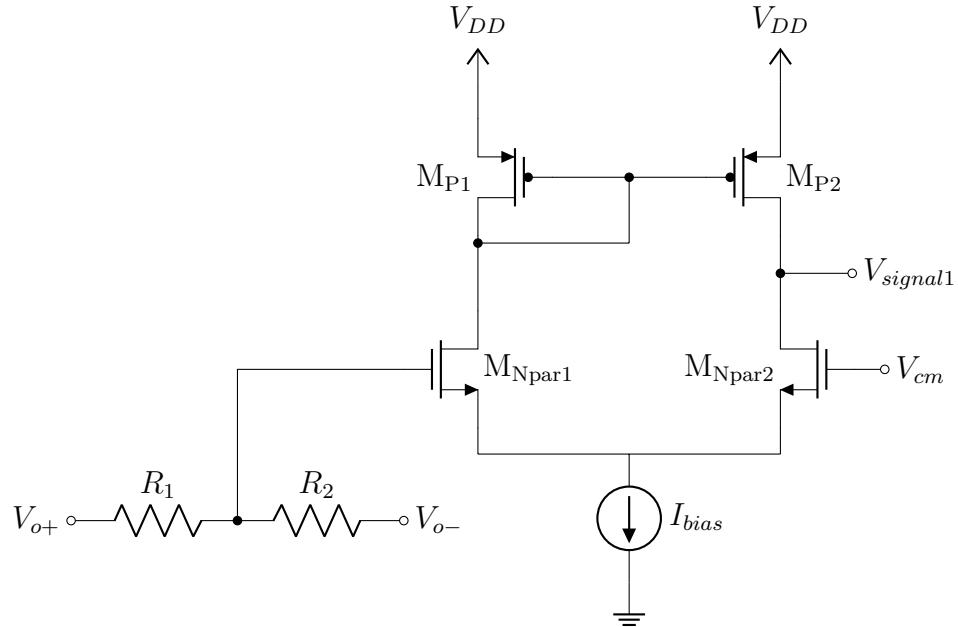
Figura 24 - Circuito do amplificador projetado por par diferencial com carga ativa simulado para obtenção da resistência de saída



Fonte: Elaborada pela autora (2024).

A Figura 25 exemplifica a topologia completa da CMFB (amplificador de um estágio projetado para comparação e resistores  $R_1$  e  $R_2$  para detecção do modo comum).

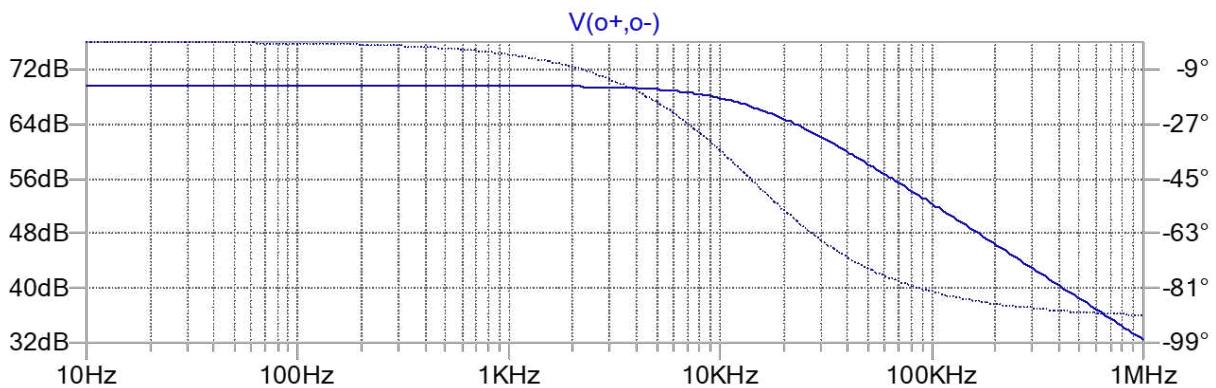
Figura 25 - Circuito de implementação da CMFB com amplificador projetado e detector de modo comum resistivo



Fonte: Elaborada pela autora (2024).

Para a análise DC do OTA com a CMFB da Figura 25, as tensões de saída foram  $V_{O+} = 0,886292$  V e  $V_{O-} = 0,886292$  V. Já na resposta em frequência da saída diferencial (Figura 26), foram obtidos o ganho de 69,6 dB e frequência de corte de aproximadamente 13,9 kHz.

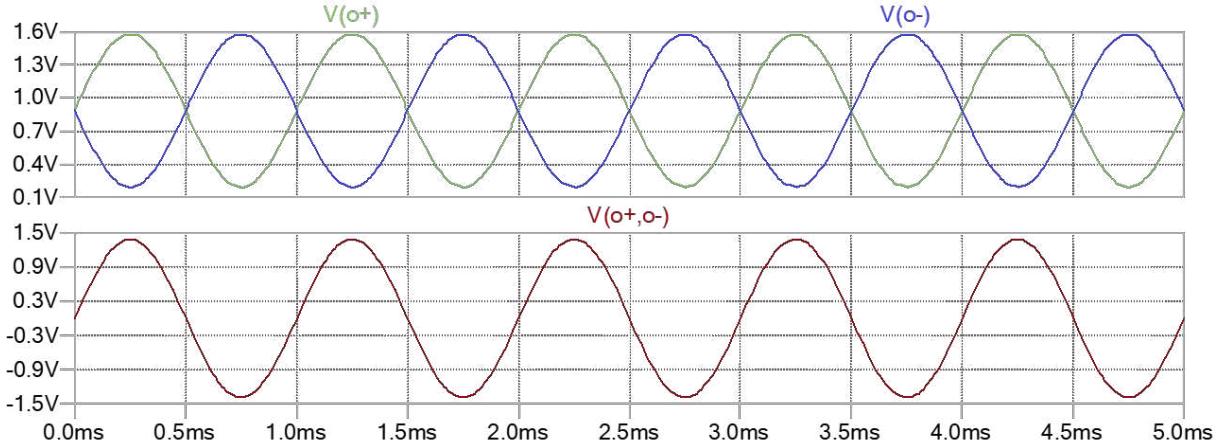
Figura 26 - Simulação AC: Tensão de saída diferencial do OTA com detector de modo comum resistivo



Fonte: Elaborada pela autora (2024).

O resultado da simulação transiente apresentado na Figura 27 mostra as tensões de saída, também para o caso de  $R_{10} = 2 \text{ M}\Omega$ ,  $R_{20} = 10 \text{ M}\Omega$  e sinal de entrada senoidal de 140 mV de amplitude e 1 kHz.

Figura 27 - Simulação transiente: Tensões de saída simples e diferencial do OTA com detector de modo comum resistivo



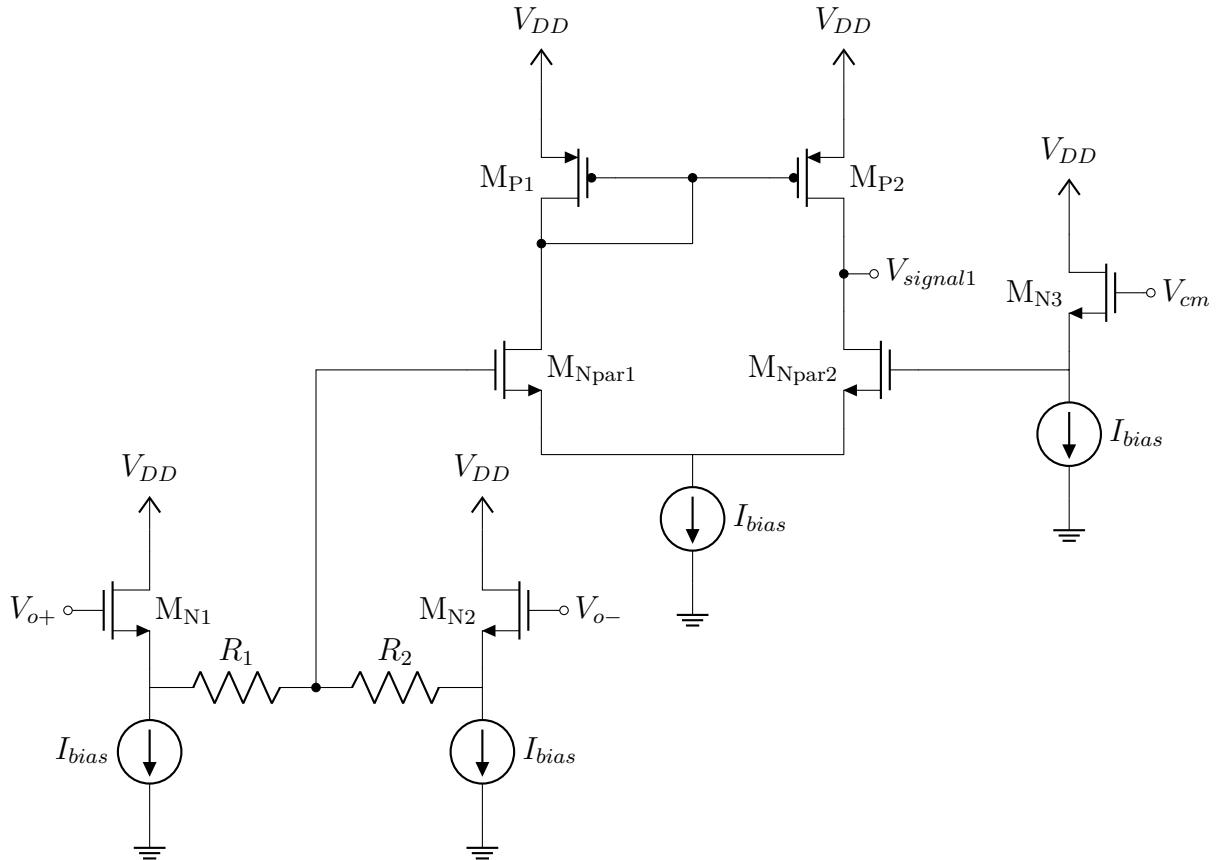
Fonte: Elaborada pela autora (2024).

#### 4.3 OTA com Saída Diferencial e Realimentação com Circuito Detector de Modo Comum Resistivo e Seguidores de Fonte

O terceiro circuito de CMFB aplicado ao OTA, ilustrado na Figura 28, possui os mesmos elementos da topologia utilizada na seção anterior. No entanto, nesta configuração temos o emprego de seguidores de fonte entre  $V_{o+}$  e  $V_{o-}$  e os resistores  $R_1$  e  $R_2$ . Além disto, para que a tensão de referência  $V_{cm}$  tenha o mesmo nível DC de *offset* que a tensão de modo comum obtida após  $R_1$  e  $R_2$ , um seguidor de fonte de iguais dimensões está localizado em uma das entradas do par diferencial que compõe o amplificador de comparação dos sinais. Assim, as tensões de saída do OTA e  $V_{cm}$  passam por compensações iguais e não há desequilíbrio no sinal de saída da CMFB (GRAY, MEYER, HURST, LEWIS, 2009).

Os transistores  $M_{Npar1}$ ,  $M_{Npar2}$ ,  $M_{P1}$  e  $M_{P2}$  possuem parâmetros de construção conforme a Tabela 3. A corrente de polarização dos blocos  $I_{bias}$  é igual a  $20 \mu\text{A}$  e as dimensões dos transistores NMOS  $M_{N1}$  -  $M_{N3}$  são iguais aos de  $M_{Npar1}$  e  $M_{Npar2}$ . Uma vez que os seguidores de fonte proporcionam uma alta impedância de entrada vista na saída do OTA, independente de  $R_1$  e  $R_2$ , no circuito da Figura 28 foi adotado um valor menor e mais funcional para estes resistores:  $100 \text{ k}\Omega$ .

Figura 28 - Circuito de implementação da CMFB com amplificador projetado e detector de modo comum resistivo com seguidores de fonte

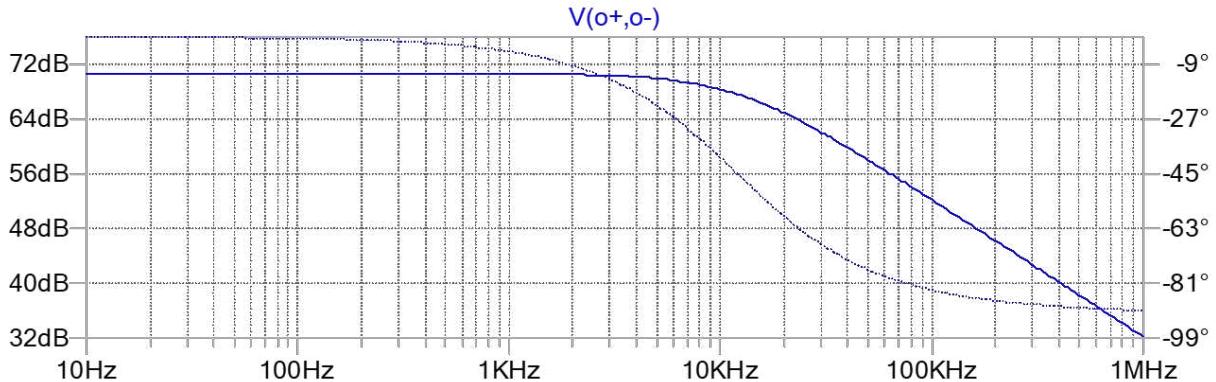


Fonte: Elaborada pela autora (2024).

Na análise do ponto de operação do OTA com o emprego do circuito de CMFB acima, foram obtidos os sinais de saída  $V_{O+} = 0,884260\text{ V}$  e  $V_{O-} = 0,884260\text{ V}$ . Em seguida, no resultado da simulação AC apresentado na Figura 29, o ganho diferencial e a frequência de corte foram de aproximadamente  $70,6\text{ dB}$  e  $12,1\text{ kHz}$ , respectivamente.

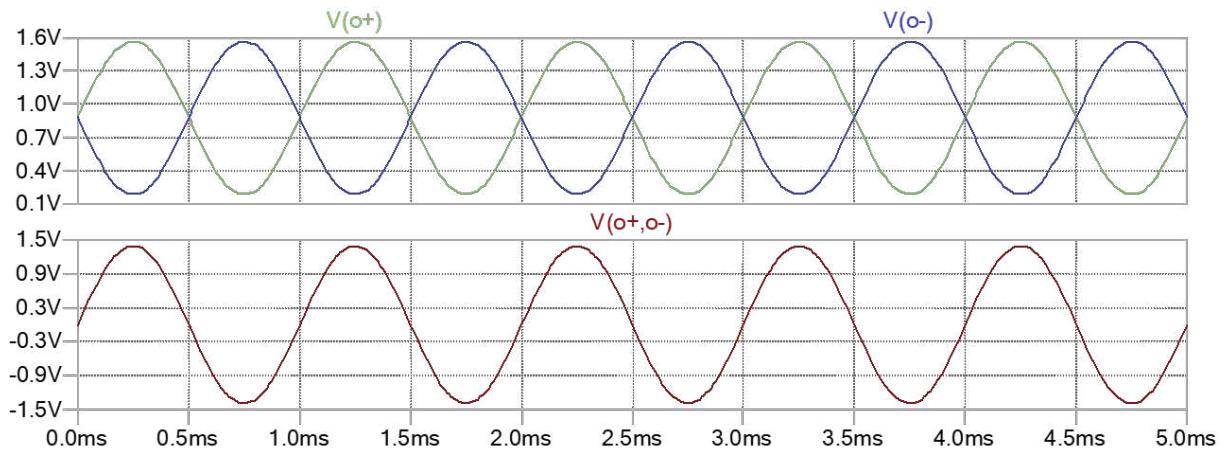
Para a simulação transitória da Figura 30, foram adotados  $R_{10} = 2\text{ M}\Omega$ ,  $R_{20} = 10\text{ M}\Omega$  e sinal de entrada senoidal com  $140\text{ mV}$  de amplitude e frequência de  $1\text{ kHz}$ . As tensões simples  $V_{o+}$  e  $V_{o-}$  não apresentam distorções visíveis e a tensão de saída diferencial varia de  $1,4\text{ V}$  a  $-1,4\text{ V}$ , tendo excursão de sinal bem próxima à  $2,8\text{ V}$ .

Figura 29 - Simulação AC: Tensão de saída diferencial do OTA com detector de modo comum resistivo e seguidores de fonte



Fonte: Elaborada pela autora (2024).

Figura 30 - Simulação transiente: Tensões de saída simples e diferencial do OTA com detector de modo comum resistivo e seguidores de fonte

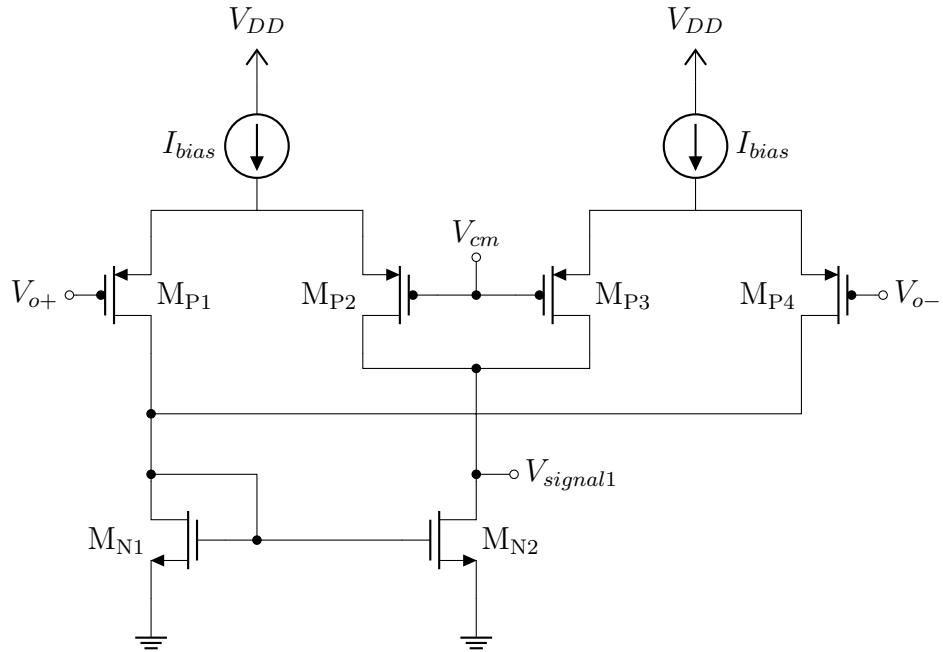


Fonte: Elaborada pela autora (2024).

#### 4.4 OTA com Saída Diferencial e Realimentação com Dois Pares Diferenciais

Por fim, o OTA foi simulado com o circuito de CMFB mostrado na Figura 31 e estudado na seção 2.4. Os transistores dos pares diferenciais PMOS,  $M_{P1}$  -  $M_{P4}$ , foram projetados com  $W = 10,8 \mu\text{m}$  e  $L = 0,9 \mu\text{m}$ . Enquanto a corrente de polarização  $I_{bias}$  é igual a  $40 \mu\text{A}$ , os transistores do espelho de corrente,  $M_{N1}$  e  $M_{N2}$ , foram dimensionados com  $W = 21,6 \mu\text{m}$  e  $L = 0,9 \mu\text{m}$ .

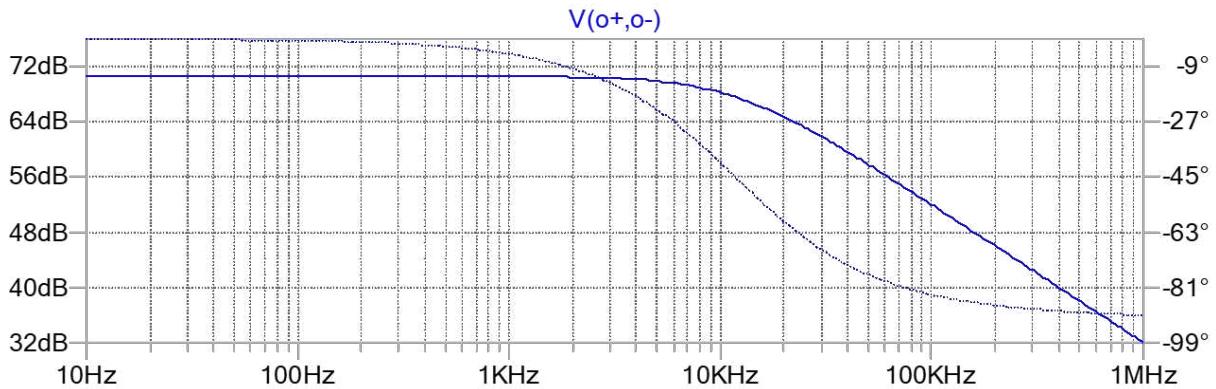
Figura 31 - Circuito de implementação da CMFB com dois pares diferenciais



Fonte: Elaborada pela autora (2024).

A simulação do ponto de operação resultou nos sinais DC de saída  $V_{O+} = 0,900041$  V e  $V_{O-} = 0,900041$  V. Na mesma linha que a análise das topologias anteriores, a resposta em frequência do OTA com a realimentação de modo comum formada por dois pares diferenciais apresenta ganho diferencial de 70,6 dB e frequência de corte próxima de 11,8 kHz. Esta análise AC da saída diferencial pode ser vista na Figura 32.

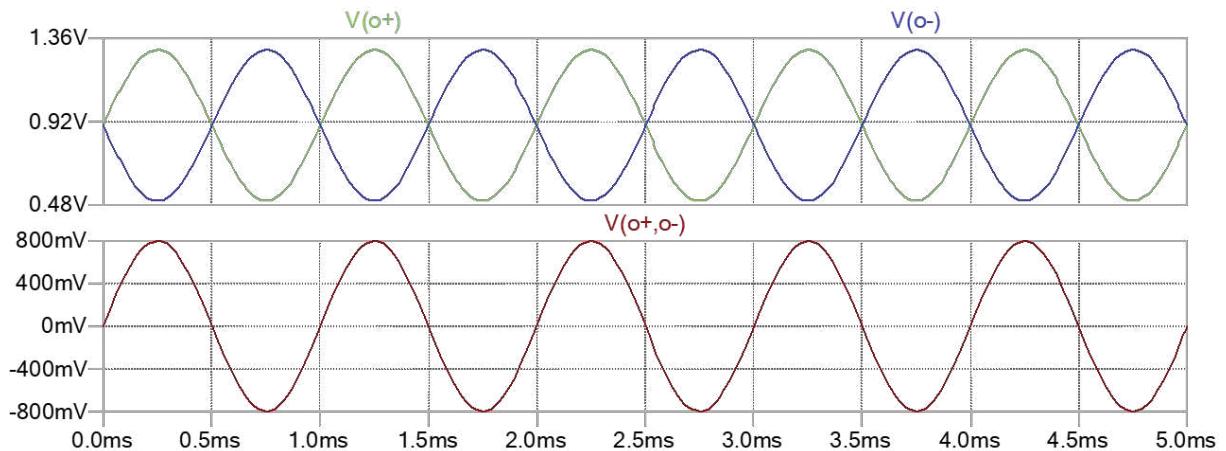
Figura 32 - Simulação AC: Tensão de saída diferencial do OTA com CMFB de pares diferenciais



Fonte: Elaborada pela autora (2024).

Fazendo  $R_{10} = 2\text{ M}\Omega$  e  $R_{20} = 10\text{ M}\Omega$ , no circuito da Figura 20, para a análise transiente do OTA com a CMFB, obteve-se os gráficos apresentados na Figura 33 para as tensões de saída. Neste cenário, a tensão de entrada senoidal possui amplitude de 80 mV e frequência de 1 kHz.

Figura 33 - Simulação transiente: Tensões de saída simples e diferencial do OTA com CMFB de pares diferenciais



Fonte: Elaborada pela autora (2024).

## 4.5 Discussão de Resultados

Nesta seção são apresentados os resultados das simulações no LTspice com efeito de comparação entre os circuitos de realimentação de modo comum integrados ao OTA. Nas tabelas a seguir, a ordenação de CMFBs é correspondente às topologias desenvolvidas nas seções anteriores deste capítulo, respectivamente.

A Tabela 4 resume os níveis DC das tensões de saída e os parâmetros obtidos na simulação AC. Nota-se que os quatro circuitos tiveram valores bem próximos à 0,9 V no nível da tensão de saída, sendo a topologia de resistores com seguidores de fonte na detecção da tensão CM a que apresenta a maior diferença. O ganho diferencial  $A_d$  foi afetado apenas na topologia com resistores como detecção da tensão de saída CM, como havia sido previsto, dado o impacto na impedância vista na saída do OTA. As frequências de corte se mantiveram próximas a 12 kHz e as frequências de ganho unitário (0 dB) entre 38 e 40 MHz.

Nas simulações transientes, os sinais de entrada senoidais de 1 kHz, com nível DC igual a 0,9 V e amplitude variando entre 80 mV e 170 mV foram empregados ao circuito da Figura 20. Em todos os casos  $R_{10} = 2\text{ M}\Omega$  e  $R_{20} = 10\text{ M}\Omega$ , fazendo com que o ganho aplicado à  $V_{iP}$  para a saída diferencial seja igual a 10.

Tabela 4 – Resultados das simulações DC e AC

Parâmetros	CMFB (1)	CMFB (2)	CMFB (3)	CMFB (4)
$V_{o+}$ (V)	0,899630	0,886292	0,884260	0,900041
$V_{o-}$ (V)	0,899630	0,886292	0,884260	0,900041
$A_d$ (dB)	70,6	69,6	70,6	70,6
Freq. de Corte (kHz)	12,3	13,9	12,1	11,8
Freq. de Ganho Unit. (MHz)	40,1	40,0	39,2	38,4

Fonte: Elaborada pela autora (2024).

As Tabelas 5 a 8 apresentam os valores atingidos pela tensão de saída simples e diferencial, além da magnitude da componente de terceira harmônica da série de Fourier e a distorção harmônica total (*THD - Total Harmonic Distortion*) de  $V_{od}$ , a partir da simulação .four, a fim de comparar as distorções neste sinal de saída. É notável que quanto maior é o sinal de entrada, maior também é a distorção na saída do amplificador, em que  $V_o$  máximo é mais próximo da tensão de alimentação do circuito de 1,8 V.

Com o circuito de realimentação de modo comum por pares diferenciais – CMFB (4) –, para  $V_{iP}$  maior que 110 mV, as tensões  $V_{o+}$  e  $V_{o-}$  passaram a não apresentar características senoidais, sendo visivelmente distorcidas na simulação .tran. Neste caso, estas tensões simples de saída apresentaram THD acima de 5%. Entretanto,  $V_{od}$  se mantém uma senóide com THD abaixo ou próximo de 2% para  $V_{iP}$  até 170 mV.

Tabela 5 – Resultados das simulações no tempo para  $V_{iP} = 80$  mV

Parâmetros	Ideal	CMFB (1)	CMFB (2)	CMFB (3)	CMFB (4)
$V_{o+,o-}$ máx (V)	1,300	1,292	1,284	1,278	1,297
$V_{o+,o-}$ mín (V)	0,500	0,495	0,488	0,481	0,500
$V_{od}$ máx (V)	0,800	0,797	0,796	0,796	0,796
$V_{od}$ mín (V)	-0,800	-0,797	-0,796	-0,796	-0,796
Comp. 3 <sup>a</sup> Harmônica (mV)	0	0,105	0,130	0,130	0,130
THD (%)	0	0,252	0,256	0,256	0,256

Fonte: Elaborada pela autora (2024).

Tabela 6 – Resultados das simulações no tempo para  $V_{iP} = 110$  mV

Parâmetros	Ideal	CMFB (1)	CMFB (2)	CMFB (3)	CMFB (4)
$V_{o+,o-}$ máx (V)	1,450	1,441	1,434	1,425	1,475
$V_{o+,o-}$ mín (V)	0,350	0,346	0,339	0,329	0,380
$V_{od}$ máx (V)	1,100	1,095	1,095	1,095	1,094
$V_{od}$ mín (V)	-1,100	-1,095	-1,095	-1,095	-1,094
Comp. 3 <sup>a</sup> Harmônica (mV)	0	0,284	0,289	1,093	0,048
THD (%)	0	0,156	0,159	0,172	0,175

Fonte: Elaborada pela autora (2024).

Tabela 7 – Resultados das simulações no tempo para  $V_{iP} = 140$  mV

Parâmetros	Ideal	CMFB (1)	CMFB (2)	CMFB (3)	CMFB (4)
$V_{o+,o-}$ máx (V)	1,600	1,586	1,578	1,567	-
$V_{o+,o-}$ mín (V)	0,200	0,201	0,194	0,184	-
$V_{od}$ máx (V)	1,400	1,384	1,384	1,383	1,376
$V_{od}$ mín (V)	-1,400	-1,384	-1,384	-1,383	-1,376
Comp. 3 <sup>a</sup> Harmônica (mV)	0	1,658	1,497	1,678	4,193
THD (%)	0	0,253	0,269	0,287	0,506

Fonte: Elaborada pela autora (2024).

Tabela 8 – Resultados das simulações no tempo para  $V_{iP} = 170$  mV

Parâmetros	Ideal	CMFB (1)	CMFB (2)	CMFB (3)	CMFB (4)
$V_{o+,o-}$ máx (V)	1,750	1,685	1,677	1,663	-
$V_{o+,o-}$ mín (V)	0,050	0,102	0,096	0,088	-
$V_{od}$ máx (V)	1,700	1,584	1,581	1,575	1,584
$V_{od}$ mín (V)	-1,700	-1,584	-1,581	-1,575	-1,584
Comp. 3 <sup>a</sup> Harmônica (mV)	0	21,540	22,330	23,740	21,470
THD (%)	0	2,470	2,548	2,699	2,386

Fonte: Elaborada pela autora (2024).

## 5 CONCLUSÃO

A proposta de estudo das topologias de circuitos de CMFB para um OTA totalmente diferencial foi executada, partindo do entendimento de suas limitações e vantagens e atingindo o objetivo de simular alguns destes circuitos implementados ao amplificador. Os resultados finais do ganho diferencial de tensão na faixa de passagem do OTA foram satisfatórios, visto que houve pouca variação entre os circuitos de realimentação de modo comum. O ganho, em todos os casos, se manteve próximo a 70 dB, sendo apropriado para a aplicação do OTA como um estágio intermediário em um circuito integrado completo, por exemplo.

Além disto, as tensões CM de saída do OTA se mantiveram bem próximas da referência adotada de 0,9 V, chegando ao erro relativo máximo de 1,75% com o circuito composto pela detecção de modo comum resistivo com seguidores de fonte – CMFB (3). Porém, é válido ressaltar que esta topologia possui uma importante vantagem construtiva em relação ao circuito CMFB (2) com detecção apenas resistiva: os resistores adotados possuem resistência 1000 vezes menor. Ou seja, ocupam um espaço físico menor no processo de fabricação CMOS, e ao contrário dos valores de  $100\text{ M}\Omega$ , são praticáveis atualmente.

Já o circuito de realimentação de modo comum mais funcional para ser utilizado em um circuito integrado real, o CMFB (4), por dispor apenas de transistores, apresentou bons resultados de ganho diferencial e tensão CM nas saídas do OTA quando comparado às demais topologias avaliadas. Para a resposta no tempo, os sinais de saída se mantiveram coerentes para tensões de entrada com amplitude de até 110 mV. Isto corresponde a excursão da tensão de saída diferencial de até  $\pm 1,1\text{ V}$  utilizando este circuito, sendo um limite razoável para aplicações com tensões de entrada de baixa amplitude.

Para trabalhos futuros, considera-se a aplicação de CMFBs em um projeto de OTA totalmente diferencial mais complexo, com a implementação de mais estágios para aperfeiçoamento da resposta em frequência do amplificador, como aumento do ganho e banda de passagem. Ademais, o aprofundamento no estudo da realimentação de modo comum com pares diferenciais, a fim de melhorar a excursão dos sinais de saída simples, seria interessante para um possível desenvolvimento do *layout* e posterior fabricação do OTA estudado com o objetivo de avaliar o desempenho do circuito real.

## REFERÊNCIAS

- ALLEN, P. E.; HOLBERG, D. R. **CMOS Analog Circuit Design**. 3rd ed. New York: Oxford University Press, 2012.
- DEHGHANI, R. **Design of CMOS Operational Amplifiers**. Norwood, Massachusetts: Artech House, 2013.
- DUQUE-CARRILLO, J. F. Control of the common-mode component in CMOS continuous-time fully differential signal processing. **Analog Integrated Circuits and Signal Processing**. 1993, vol. 4, pp. 131-140, doi: 10.1007/BF01254864.
- FREITAS, J. P. G. **Amplificador Operacional de Transcondutância totalmente diferencial com alta linearidade e circuito de compensação de modo comum**. Dissertação (Mestrado) - UFRJ/COPPE/Programa de Engenharia Elétrica, Rio de Janeiro, 2019.
- GRAY, P. R.; MEYER, R. G.; HURST, P. J.; LEWIS, S. H. **Analysis and Design of Analog Integrated Circuits**. 5th ed. Hoboken, New Jersey: Wiley-Blackwell, 2009.
- KARKI, J. Texas Instruments. **Fully-Differential Amplifiers**. Application Report SLOA054E. 2016. Disponível em: <https://www.ti.com/lit/pdf/sloa054>. Acesso em: 7 abr. 2024.
- LAH, L.; CHOMA, J.; DRAPER, J. A continuous-time common-mode feedback circuit (CMFB) for high-impedance current-mode applications. **IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing**. 2000, vol. 47, no. 4, pp. 363-369, doi: 10.1109/82.839673.
- MALOBERTI, F. **Analog Design for CMOS VLSI Systems**. Dordrecht: Kluwer Academic Publishers, 2001.
- MALOBERTI, F. **Understanding Microelectronics: A Top-Down Approach**. 1st ed. United Kingdom: Wiley-Blackwell, 2011.
- MANOLOV, E. D. Design of cascode current mirror OTA in ultra-deep submicron CMOS technology. **XXVI International Scientific Conference Electronics (ET)**. Sozopol, Bulgaria, 2017, pp. 1-4, doi: 10.1109/ET.2017.8124365.
- RAZAVI, B. **Design of Analog CMOS Integrated Circuits**. 2nd ed. New York: McGraw-Hill, 2016.
- RAZAVI, B. **Fundamentos de Microeletrônica**. 2<sup>a</sup> ed. Rio de Janeiro: LTC, 2017.
- SANSEN, W. M. C. **Analog Design Essentials**. 1st ed. New York: Springer, 2006.
- VANPETEGHEM, P. M.; DUQUE-CARRILLO, J. F. A general description of common-mode feedback in fully-differential amplifiers. **IEEE International Symposium on Circuits and Systems**. New Orleans, USA, 1990, vol. 4, pp. 320-312, doi: 10.1109/ISCAS.1990.112716.

## ANEXO A – Modelo SPICE de MOSFETs para Simulação

```

*
* Predictive Technology Model Beta Version
* 180nm NMOS SPICE Parametersv (normal one)
*

.model NMOS NMOS
+Level = 49

+Lint = 4.e-08 Tox = 4.e-09
+Vth0 = 0.3999 RdsW = 250

+lmin=1.8e-7 lmax=1.8e-7 wmin=1.8e-7 wmax=1.0e-4 Tref=27.0 version =3.1
+Xj= 6.000000E-08 Nch= 5.950000E+17
+lln= 1.0000000 lwn= 1.0000000 wln= 0.00
+wwn= 0.00 ll= 0.00
+lw= 0.00 lwl= 0.00 wint= 0.00
+wl= 0.00 ww= 0.00 wwl= 0.00
+Mobmod= 1 binunit= 2 xl= 0
+xw= 0 binflag= 0
+Dwg= 0.00 Dwb= 0.00

+K1= 0.5613000 K2= 1.000000E-02
+K3= 0.00 Dvt0= 8.0000000 Dvt1= 0.7500000
+Dvt2= 8.0000000E-03 Dvt0w= 0.00 Dvt1w= 0.00
+Dvt2w= 0.00 Nlx= 1.6500000E-07 W0= 0.00
+K3b= 0.00 Ngate= 5.0000000E+20

+Vsat= 1.3800000E+05 Ua= -7.0000000E-10 Ub= 3.5000000E-18
+Uc= -5.2500000E-11 Prwb= 0.00
+Prwg= 0.00 Wr= 1.0000000 U0= 3.5000000E-02
+A0= 1.1000000 Keta= 4.0000000E-02 A1= 0.00
+A2= 1.0000000 Ags= -1.0000000E-02 B0= 0.00
+B1= 0.00

+Voff= -0.12350000 NFactor= 0.9000000 Cit= 0.00
+Cdsc= 0.00 Cdscb= 0.00 Cdscd= 0.00
+Eta0= 0.2200000 Etab= 0.00 Dsub= 0.8000000

```

```

+Pclm= 5.000000E-02      Pdiblc1= 1.200000E-02      Pdiblc2= 7.500000E-03
+Pdiblc= -1.350000E-02    Drout= 1.799999E-02      Pscbe1= 8.660000E+08
+Pscbe2= 1.000000E-20     Pvag= -0.280000      Delta= 1.000000E-02
+Alpha0= 0.00              Beta0= 30.000000

+kt1= -0.370000          kt2= -4.000000E-02      At= 5.500000E+04
+Ute= -1.480000          Ua1= 9.5829000E-10      Ub1= -3.3473000E-19
+Uc1= 0.00                Kt1l= 4.000000E-09      Prt= 0.00

+Cj= 0.00365             Mj= 0.54                  Pb= 0.982
+Cjsw= 7.9E-10            Mjsw= 0.31                 Php= 0.841
+Cta= 0                   Ctp= 0                   Pta= 0
+Ptp= 0                   JS=1.50E-08               JSW=2.50E-13
+N=1.0                    Xti=3.0                  Cgdo=2.786E-10
+Cgso=2.786E-10           Cgbo=0.0E+00             Capmod= 2
+NQSMOD= 0                 Elm= 5                   Xpart= 1
+Cgs1= 1.6E-10             Cgd1= 1.6E-10             Ckappa= 2.886
+Cf= 1.069e-10             Clc= 0.0000001            Cle= 0.6
+Dlc= 4E-08                Dwc= 0                   Vfbcv= -1

*
* Predictive Technology Model Beta Version
* 180nm PMOS SPICE Parametersv (normal one)
*

.model PMOS PMOS
+Level = 49

+Lint = 3.e-08 Tox = 4.2e-09
+Vth0 = -0.42 Rdsw = 450

+lmin=1.8e-7 lmax=1.8e-7 wmin=1.8e-7 wmax=1.0e-4 Tref=27.0 version =3.1
+Xj= 7.0000000E-08        Nch= 5.9200000E+17
+lln= 1.0000000          lwn= 1.0000000          wln= 0.00
+wwn= 0.00                 ll= 0.00
+lw= 0.00                  lwl= 0.00             wint= 0.00
+wl= 0.00                  ww= 0.00              wwl= 0.00

```

```

+Mobmod= 1           binunit= 2           xl= 0.00
+xw= 0.00
+binflag= 0          Dwg= 0.00          Dwb= 0.00

+ACM= 0              ldif=0.00          hdif=0.00
+rsh= 0              rd= 0              rs= 0
+rsc= 0              rdc= 0

+K1= 0.5560000      K2= 0.00
+K3= 0.00            Dvt0= 11.2000000    Dvt1= 0.7200000
+Dvt2= -1.0000000E-02 Dvt0w= 0.00       Dvt1w= 0.00
+Dvt2w= 0.00          Nlx= 9.5000000E-08 W0= 0.00
+K3b= 0.00            Ngate= 5.0000000E+20

+Vsat= 1.0500000E+05 Ua= -1.2000000E-10 Ub= 1.0000000E-18
+Uc= -2.9999999E-11 Prwb= 0.00
+Prwg= 0.00           Wr= 1.0000000      U0= 8.0000000E-03
+A0= 2.1199999      Keta= 2.9999999E-02 A1= 0.00
+A2= 0.4000000      Ags= -0.1000000     B0= 0.00
+B1= 0.00

+Voff= -6.4000000E-02 NFactor= 1.4000000 Cit= 0.00
+Cdsc= 0.00           Cdscb= 0.00       Cdscd= 0.00
+Eta0= 8.5000000      Etab= 0.00       Dsub= 2.8000000

+Pclm= 2.0000000      Pdiblc1= 0.1200000 Pdiblc2= 8.0000000E-05
+Pdiblc= 0.1450000    Drou= 5.0000000E-02 Pscbe1= 1.0000000E-20
+Pscbe2= 1.0000000E-20 Pvag= -6.0000000E-02 Delta= 1.0000000E-02
+Alpha0= 0.00          Beta0= 30.0000000

+kt1= -0.3700000      kt2= -4.0000000E-02 At= 5.5000000E+04
+Ute= -1.4800000      Ua1= 9.5829000E-10 Ub1= -3.3473000E-19
+Uc1= 0.00              Kt1l= 4.0000000E-09 Prt= 0.00

+Cj= 0.00138          Mj= 1.05          Pb= 1.24
+Cjsw= 1.44E-09        Mjsw= 0.43          Php= 0.841
+Cta= 0.00093          Ctp= 0             Pta= 0.00153
+Ptp= 0                 JS=1.50E-08        JSW=2.50E-13
+N=1.0                  Xti=3.0          Cgdo=2.786E-10

```

+Cgso=2.786E-10	Cgbo=0.0E+00	Capmod= 2
+NQSMOD= 0	Elm= 5	Xpart= 1
+Cgs1= 1.6E-10	Cgdl= 1.6E-10	Ckappa= 2.886
+Cf= 1.058e-10	Clc= 0.0000001	Cle= 0.6
+Dlc= 3E-08	Dwc= 0	Vfbcv= -1